

ESCUELA TÉCNICA SUPERIOR DE INGENIERÍA DE TELECOMUNICACIÓN

Universidad Politécnica de Cartagena



Proyecto Fin de Carrera

ESTUDIO DE TÉCNICAS DE DISEÑO PARA REDUCIR EL NIVEL DE RUIDO EN DISEÑOS DE LNAs PARA UN RADIOTELESCOPIO EN LA BANDA DE 1400 MHz



Autor: Gonzalo Peñafiel Beltrán
Directores: José Luis Gómez Tórnero
David Cañete Rebenaque

Cartagena, Julio 2007

Autor	Gonzalo Peñafiel Beltrán
E-mail del Autor	gonza_tc@hotmail.com
Director(es)	José Luis Gómez Tornero, David Cañete Rebenaque
E-mail del Director	josel.gomez@upct.es, david.canete@upct.es
Codirector(es)	
Título del PFC	Estudio de técnicas de diseño para reducir el nivel de ruido en diseños de LNAs para un radiotelescopio en la banda de 1400 MHz
Descriptor	Radiotelescopio, amplificadores de microondas, factor de ruido
<p>Resumen</p> <p>Este PFC se plantea como una mejora de las prestaciones del amplificador de bajo ruido diseñado en el PFC previo. Este amplificador, sintonizado a 1420 MHz, formará parte de un receptor de bajo ruido para aplicaciones de radioastronomía.</p> <p>El objetivo fundamental de este PFC será reducir el factor de ruido obtenido en el PFC previo de diseño del LNA, buscando establecerlo por debajo de 1 dB. Para conseguir tal objetivo realizaremos un diseño únicamente con componentes concentrados, en lugar de con líneas de transmisión y componentes concentrados, como se efectuó en el anterior proyecto.</p> <p>También cabe destacar que la metodología empleada en este proyecto será diferente respecto a los dos PFC previos de diseño del LNA, ya que se analizará qué coeficientes de reflexión necesitamos obtener a la entrada y a la salida de la red de adaptación para obtener un diseño de mínimo ruido, y se analizarán las posibles redes de adaptación, consiguiendo así un diseño bastante más sistematizado que en proyectos anteriores.</p> <p>La simulación de todos los circuitos se efectuará mediante el software de simulación circuital <i>Microwave Office</i>, que permite desarrollar circuitos reales.</p> <p>Una vez diseñados, simulados y optimizados, los circuitos serán fabricados y medidos, comprobando entonces si se han cumplido los objetivos propuestos.</p>	
Titulación	Ingeniería de Telecomunicación
Intensificación	Sistemas y Redes de Telecomunicación
Departamento	Tecnologías de la Información y las Comunicaciones
Fecha de Presentación	Julio- 2007

Índice

Capítulo 1: Introducción y Objetivos.....	5
1.1. Introducción.....	5
1.2. Objetivos.....	7
Capítulo 2: Proceso de Diseño.....	8
2.1. Diseño del transistor polarizado.....	9
2.1.1. Especificaciones del transistor ATF-35143.....	9
2.1.2. Red de polarización del transistor.....	13
2.1.2.1. Elección de las dimensiones óptimas de las líneas de transmisión de la red de polarización de surtidor. Comprobación de estabilidad.....	15
2.2. Diseño del amplificador bajo el criterio de mínimo ruido.....	27
2.2.1. Elección de los coeficientes de reflexión. Comprobación de estabilidad..	27
2.2.2. Diseño ideal de la red de adaptación de entrada.....	31
2.2.2.1. Primera red de adaptación de entrada.....	33
2.2.2.1.1. Primera red de adaptación de entrada con red de desacoplo y red de polarización de puerta.....	37
2.2.2.2. Segunda red de adaptación de entrada.....	46
2.2.2.2.1. Segunda red de adaptación de entrada con red de desacoplo y red de polarización de puerta.....	49
2.2.3. Diseño ideal de la red de adaptación de salida.....	54
2.2.3.1. Primera red de adaptación de salida.....	56
2.2.3.1.1. Primera red de adaptación de salida con red de desacoplo y red de polarización de drenador.....	58
2.2.3.2. Segunda red de adaptación de salida.....	60
2.2.3.2.1. Segunda red de adaptación de salida con red de desacoplo y red de polarización de drenador.....	63
2.2.4. Diseño ideal del amplificador.....	66
2.2.5. Diseño real del amplificador.....	69
2.2.5.1. Diseño real del amplificador 1_1 y sus alternativas de diseño.....	71
2.2.5.2. Diseño real del amplificador 1_2 y su alternativa de diseño.....	79
2.2.5.3. Diseño real del amplificador 2_1 y su alternativa de diseño.....	84
2.2.5.4. Diseño real del amplificador 2_2.....	89
Capítulo 3: Fabricación y realización de medidas.....	95
3.1. Implementación física.....	95
3.1.1. Fabricación del circuito.....	116
3.2. Realización de medidas.....	120
3.2.1. Medida de los parámetros S.....	121

3.2.2. Medida de la figura de ruido.....	122
Capítulo 4: Resultados obtenidos y optimización.....	124
4.1. Resultados obtenidos.....	124
4.1.1. Amplificador 2_1 con plano de masa también en la cara superior.....	124
4.1.2. Amplificador 2_1.....	127
4.1.3. Amplificador 1_1 con plano de masa también en la cara superior.....	130
4.2. Optimización de los resultados obtenidos.....	133
4.2.1. Amplificador 2_1 con plano de masa también en la cara superior.....	133
4.2.1.1. Modificaciones en la red de adaptación de entrada.....	135
4.2.1.2. Modificaciones en la red de adaptación de salida.....	146
4.2.2. Amplificador 2_1.....	151
4.2.2.1. Modificaciones en la red de adaptación de entrada.....	153
4.2.2.2. Modificaciones en la red de adaptación de salida.....	163
4.2.3. Amplificador 1_1 con plano de masa también en la cara superior.....	174
4.3. Amplificador final de bajo ruido.....	178
4.3.1. Factor de ruido.....	180
4.3.2. Parámetros S.....	183
Capítulo 5: Conclusiones. Líneas futuras.....	191
5.1. Conclusiones.....	191
5.2. Líneas futuras.....	193
Anexos.....	195
Anexo A. Dimensiones físicas del transistor ATF-35143.....	195
Anexo B. Dimensiones físicas de las bobinas de la serie 36501J.....	196
Anexo C. Dimensiones físicas de los condensadores SMD Kemet formato 0603....	197
Anexo D. Dimensiones físicas de los condensadores SMD Epcos formato 0805.....	198
A nexos E. Chequeo de funcionamiento de la fuente de ruido.....	200
A nexos F. Introducción de la tabla de ENR al medidor de la figura de ruido.	201
Anexo G. Calibración del analizador de redes.....	202
Referencias.....	204
Agradecimientos.....	205

Capítulo 1

Introducción y Objetivos

1.1. Introducción

El presente proyecto fin de carrera se plantea como una mejora en el diseño de un amplificador de bajo ruido, LNA (Low Noise Amplifier), previamente realizado en el PFC titulado: “Mejoras en el diseño del amplificador de bajo ruido en la banda de 1420 MHz para aplicaciones de radioastronomía” [5]. Este amplificador formará parte del diseño de un pequeño radiotelescopio en la banda de 1420 MHz.

Un radiotelescopio es un receptor extremadamente sensible que puede captar señales mucho más débiles que las transmisiones de radio y televisión normales. La posibilidad de captar estas señales se debe a la presencia de una ventana en la atmósfera correspondiente al rango de longitudes de onda de 2 cm a 10 m, llamada Ventana de Radio. Con un valor tan elevado de longitud de onda, las ondas en su recorrido no interfieren apenas con el material que se encuentran a su paso, gas o polvo, permitiendo así el estudio de objetos en regiones densas y oscuras, como pueden ser las regiones de formación estelar, imposibles de observar con los telescopios ópticos. Estas regiones, en gran parte, están formadas por hidrógeno frío, debido a que el 90 % de los átomos del Universo son de hidrógeno. La longitud de onda de emisión de hidrógeno es de 21 cm, que corresponde a la frecuencia de 1420.4 MHz, lo que la convierte en frecuencia de interés para el diseño del radiotelescopio.

El esquema simplificado de un radiotelescopio se puede observar en la siguiente figura:

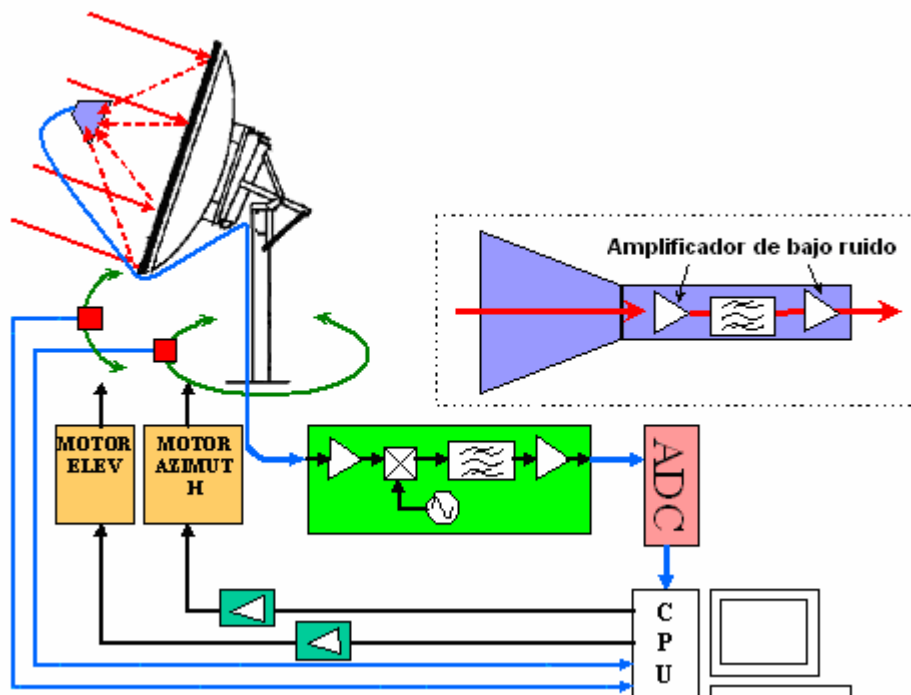


Figura 1.1-1. Esquema simplificado de un radiotelescopio.

El plato reflector recoge y enfoca la radiación hacia la bocina, a la que sigue un LNB (Low Noise Block), que constituye la primera etapa del sistema y que se compone de dos amplificadores de bajo ruido y un filtro paso banda que selecciona la frecuencia deseada. Como el LNA pertenece a la primera etapa del sistema, su parámetro de ruido contribuirá de manera significativa al parámetro de ruido total del radiotelescopio, tal y como refleja la formula de Friis:

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_n - 1}{G_1 G_2 \dots G_{n-1}}$$

Por lo tanto, nuestro principal objetivo no será alcanzar una gran amplificación, sino la consecución de un factor de ruido mínimo, realizando para tal fin un diseño únicamente con componentes concentrados, sin emplear líneas de transmisión, a diferencia de los PFC previos [4] y [5], y buscando una figura de ruido por debajo de 1 dB.

En [4] se diseñó un amplificador de bajo ruido con redes de adaptación formadas únicamente por líneas de transmisión, mientras que en [5] se efectuaron dos diseños de amplificador, uno empleando únicamente líneas de transmisión para el diseño de las redes de adaptación, y otro en el que se combinaron líneas de transmisión y componentes concentrados. En [5] se comprobó que el factor de ruido disminuye considerablemente cuando se efectúa un diseño combinando líneas de transmisión y componentes concentrados, NF = 1.17 dB, en lugar de únicamente líneas de transmisión, NF = 5.2 dB, ya que los componentes concentrados no introducen pérdidas al diseño. También cabe destacar la mejora que se produjo en adaptación a la entrada y a la salida, así como en ganancia, al realizar el diseño con líneas de transmisión y componentes concentrados respecto a la otra opción de diseño comentada.

El empleo de componentes concentrados para realizar el diseño de las redes de adaptación del amplificador conlleva también una disminución del tamaño del amplificador, respecto al caso de utilizar únicamente líneas de transmisión, lo que supone una gran ventaja, ya que el tamaño del amplificador constituye también un factor a tener muy en cuenta en el diseño. El principal problema de este tipo de elementos radica en el hecho de que, tras la optimización del circuito, podemos obtener valores no normalizados y, como tan sólo disponemos de ciertos valores de componentes, al fijar el valor normalizado al componente los resultados de la simulación se verán afectados, lo que supone una dificultad añadida a la hora de mejorar los parámetros del amplificador.

En el presente PFC, como ya hemos comentado, utilizaremos para el diseño de las redes de adaptación del amplificador únicamente componentes concentrados, buscando así reducir el nivel de ruido respecto a [5], aunque esto pueda suponer obtener una peor adaptación que la conseguida en [5], ya que para líneas de transmisión puedo fijar cualquier anchura y longitud, mientras que para componentes concentrados me tengo que ceñir a los valores concretos de los que dispongo.

En este PFC la metodología empleada, en relación a [4] y [5], será diferente. El motivo es que se explicará detenidamente cada uno de los pasos de diseño del amplificador final, analizando qué coeficientes de reflexión necesitamos obtener a la entrada y a la salida de la red de adaptación de entrada y salida para obtener un diseño de mínimo ruido. Asimismo, otra diferencia importante en este PFC respecto a [4] y [5] es que se analizarán todas las posibles redes de adaptación, comparando sus prestaciones. De esta forma, se pretende proponer un diseño mucho más sistematizado que los anteriores, abordando todas las posibles combinaciones, y sin dejar duda alguna.

Para la implementación física del amplificador emplearemos tecnología microstrip, en lugar de tecnología coaxial o guía de onda, debido a que es la tecnología que mejor permite la integración y conexión de componentes, es de fácil fabricación (circuitos impresos), lo que conlleva una reducción de costes, y la más utilizada, ya que el 90% de los circuitos de microondas emplean esta tecnología.

Las fases de este PFC serán las siguientes:

- Diseño teórico del amplificador de bajo ruido mejorado.
- Comparación de las diferentes redes de adaptación teóricas posibles.
- Selección de la(s) red(es) de adaptación más adecuadas.
- Sistematización del proceso de diseño, pasando de redes ideales a redes reales, que incluyan el efecto de líneas de transmisión reales (pérdidas, discontinuidades), así como de las redes de polarización.
- Estudio detallado de la posición que deben ocupar las redes de polarización, y su influencia en las redes de adaptación.
- Fabricación del amplificador diseñado.
- Medidas del amplificador fabricado.
- Optimización de los resultados obtenidos al medir.

1.2. Objetivos

Este PFC forma parte de un proyecto global de realización de un radiotelescopio en la banda de 1420 MHz, y sus objetivos fundamentales son los siguientes:

- Mejorar las prestaciones del PFC previo [5], es decir, reducir el factor de ruido y mejorar la adaptación, empleando para ello únicamente componentes concentrados.
- Rediseñar las redes de adaptación del amplificador, analizando qué coeficientes de reflexión son necesarios a la entrada y a la salida de las mismas para realizar el diseño final.
- Usar software de análisis circuital, *Microwave Office*, para confirmar el diseño y tener en cuenta los efectos de las líneas de transmisión reales (discontinuidades, pérdidas),
- Fabricar el LNA en tecnología de circuito impreso y medir sus prestaciones eléctricas.
- Reducir el tamaño del amplificador final fabricado, empleando para tal fin únicamente componentes concentrados.
- Proponer futuras mejoras para su aplicación como parte de un radiotelescopio.

Capítulo 2

Proceso de Diseño

En este proyecto fin de carrera se pretende mejorar el diseño de un amplificador de bajo ruido, (LNA, *Low Noise Amplifier*), sintonizado a frecuencia de 1420.4 MHz, respecto al PFC previo, [5]. Estas mejoras consistirán en reducir el factor de ruido, fundamentalmente, intentar mejorar la ganancia, parámetro S_{21} , y la adaptación a la entrada y a la salida del amplificador, intentando obtener unos parámetros S_{11} y S_{22} lo más cercanos posibles a cero en escala lineal, $-\infty$ dB en escala logarítmica, consiguiendo así máxima transferencia de potencia (MTP) de un puerto a otro.

El amplificador constará de una red de adaptación de entrada, un transistor, con su correspondiente red de polarización del surtidor, y una red de adaptación de salida. A las redes de adaptación de entrada y salida se les añadirá la red de polarización de puerta y de drenador, respectivamente.

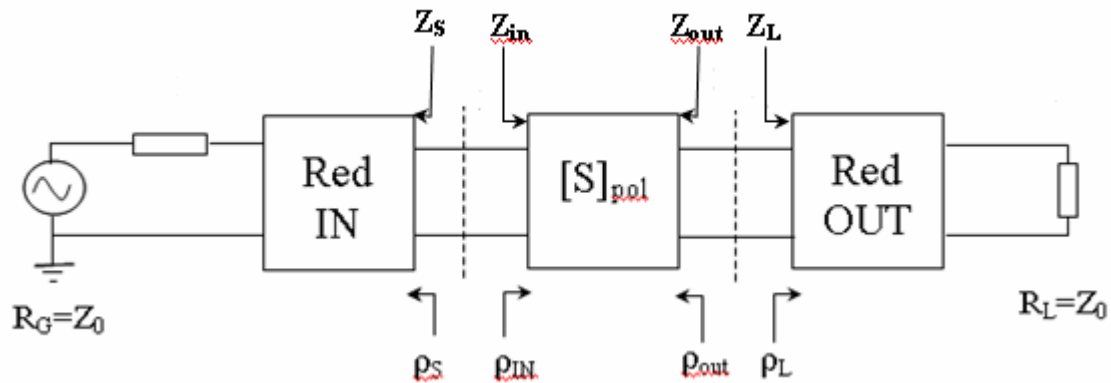


Figura 2-1. Esquema de un amplificador de microondas.

Nuestro objetivo será diseñar un amplificador de microondas bajo el criterio de mínimo ruido, que conlleva la imposición de dos condiciones:

$$\rho_s = \rho_{s \text{ OPT}}$$

$$\rho_L = \rho_{\text{OUT}}^*$$

Se realizarán diferentes diseños de las redes de adaptación de entrada y salida, y se elegirá el óptimo para el diseño final del amplificador. Se elaborará el layout del amplificador final en *Microwave Office* y se ultimarán sus detalles en *Circuit Cam*. Finalmente, el circuito será fabricado, empleando una máquina fresadora de modelo LPKF Protomat C60/S, controlada por el software *Board Master*, medido y, una vez comprobadas las prestaciones del amplificador, optimizado, buscando obtener los mejores resultados posibles.

El procedimiento de diseño comprende una serie de pasos en común: inicialmente, se realizará un diseño ideal, empleando para ello líneas de transmisión sin pérdidas, y se obtendrán sus parámetros eléctricos. Los parámetros obtenidos se convertirán en parámetros físicos mediante la herramienta de *Microwave Office*, *TxLine*, y a partir de ellos se realizará el diseño real. Para la implementación física de los diseños reales se tendrán en cuenta las características del sustrato a emplear en la fabricación, Duroid RT6006:

- Constante dieléctrica relativa: $\epsilon_r = 6.15 \pm 0.15$
- Altura del sustrato: $H = 1.27$

- Espesor del material conductor: $T = 0.035 \text{ mm}$.
- Tangente de pérdidas: $T_{\text{and}} = 0.0027$
- Resistividad normalizada respecto del oro: $\text{Rho} = 1$

En el PFC previo [5], se efectuaron dos diseños de amplificador, uno empleando únicamente líneas de transmisión para el diseño de las redes de adaptación, y otro en el que se combinaron líneas de transmisión y componentes concentrados. Se comprobó que el factor de ruido disminuye considerablemente cuando se efectúa un diseño combinando líneas de transmisión y componentes concentrados a cuando se realiza utilizando únicamente líneas de transmisión.

El empleo de componentes concentrados conlleva una disminución del tamaño del amplificador respecto al caso de utilizar únicamente líneas de transmisión. El principal problema de este tipo de elementos radica en que, tras la optimización del circuito, podemos obtener valores no normalizados y, como tan sólo disponemos de ciertos valores de componentes, al fijar el valor normalizado al componente los resultados de la simulación se verán afectados, lo que supone una dificultad añadida a la hora de mejorar los parámetros del amplificador.

En el presente PFC, como ya hemos comentado, utilizaremos para el diseño de las redes de adaptación del amplificador únicamente componentes concentrados, buscando así reducir el nivel de ruido respecto a [5], aunque esto pueda suponer obtener una peor adaptación que la conseguida en [5], ya que para líneas de transmisión puedo fijar cualquier anchura y longitud, mientras que para componentes concentrados me tengo que ceñir a los valores concretos de los que dispongo.

El primer paso en el proceso de diseño de un amplificador de microondas consiste en el diseño del transistor, con su correspondiente red de polarización del surtidor.

2.1. Diseño del transistor polarizado.

En este primer apartado del capítulo dedicado al proceso de diseño, se seguirá el desarrollo paso a paso del diseño de un circuito de transistor polarizado. Para la implementación de dicho circuito se ha optado por un transistor de tecnología MESFET de Arseniuro de Galio (GaAs) de modelo ATF-35143, debido a la compatibilidad de sus características con las especificaciones del diseño (la hoja de características se adjunta en el anexo A).

2.1.1. Especificaciones del transistor ATF- 35143.

Una vez elegido el transistor, se elegirá su punto de polarización, correspondiente al parámetro de mínima figura de ruido, y se diseñarán sus redes de polarización, optando por una red autopolarizada.

Los pasos realizados en el diseño del transistor son los siguientes:

- Elegir el punto de polarización del transistor y extraer sus parámetros S para la frecuencia de trabajo, 1420 MHz:

$$S(f_0)|_{pol} = \begin{bmatrix} S_{11}(f_0) & S_{12}(f_0) \\ S_{21}(f_0) & S_{22}(f_0) \end{bmatrix}$$

Las hojas del catálogo de características proporcionan los parámetros S del transistor para diferentes polarizaciones. Debido a que el diseño que se pretende realizar es de mínimo ruido, se seleccionarán los parámetros S del transistor que proporcionen un factor de ruido mínimo, NF_{min} . Realizando una comparación de los parámetros de ruido mínimo y ganancia para diferentes polarizaciones, a frecuencia de 1420 MHz, se llega a la conclusión de que el punto de polarización ha de ser $V_{DS} = 2$ V, $I_{DS} = 10$ mA, ya que es el que proporciona el mejor compromiso entre mínimo ruido y máxima ganancia.

Punto de Polarización	NF_{min} (dB)	G_a (dB)
$V_{DS} = 2$ V, $I_{DS} = 5$ mA	0.20	16.3
$V_{DS} = 2$ V, $I_{DS} = 10$ mA	0.15	17.5
$V_{DS} = 2$ V, $I_{DS} = 15$ mA	0.19	17.9

Tabla 2.1-1. Factores de ruido mínimos y ganancias para diferentes puntos de polarización del transistor ATF-35143.

La caracterización en parámetros S y parámetros de ruido, suministrada por el fabricante para el punto de polarización elegido, será la siguiente:

frec. (Ghz)	S_{11}		S_{21}		S_{12}		S_{22}	
	Mag	Ang	Mag	Ang	Mag	Ang	Mag	Ang
0.50	0.99	-19	6.23	165	0.024	78	0.63	-14
0.75	0.97	-29	6.16	156	0.036	71	0.61	-20
1.00	0.95	-38	6.03	148	0.047	65	0.60	-26
1.50	0.91	-56	5.73	134	0.066	54	0.57	-39
1.75	0.89	-64	5.57	127	0.074	49	0.56	-45
2.0	0.86	-72	5.40	120	0.082	44	0.54	-51
2.5	0.81	-88	5.08	107	0.096	35	0.51	-62
3.00	0.76	-103	4.76	95	0.107	26	0.47	-72
4.00	0.66	-135	4.17	72	0.122	9	0.41	-91
5.00	0.61	-165	3.67	50	0.131	-6	0.34	-110
6.00	0.58	166	3.26	30	0.136	-20	0.27	-129
7.00	0.57	137	2.91	11	0.139	-34	0.21	-150
8.00	0.58	111	2.61	-8	0.139	-46	0.17	-175
9.00	0.61	87	2.32	-26	0.138	-58	0.13	154
10.00	0.65	66	2.10	-44	0.138	-68	0.11	118
11.00	0.69	47	1.89	-62	0.137	-79	0.14	78
12.00	0.72	28	1.69	-80	0.135	-91	0.19	50
13.00	0.74	9	1.49	-97	0.129	-102	0.26	30
14.00	0.77	-5	1.31	-113	0.123	-111	0.33	9
15.00	0.82	-16	1.16	-129	0.118	-120	0.39	-8
16.00	0.82	-28	1.02	-145	0.115	-130	0.45	-22
17.00	0.84	-40	0.91	-159	0.115	-140	0.51	-32
18.00	0.86	-56	0.80	-175	0.108	-149	0.57	-44

Tabla 2.1-2. Parámetros S del transistor ATF-35143 polarizado a $V_{DS} = 2$ V, $I_{DS} = 10$ mA proporcionada por el fabricante.

frec. (GHz)	NF ópt	Gamma ópt		Rn/Zo
	dB	Mag	Ang	
0.50	0.10	0.88	5	0.15
0.90	0.11	0.84	14	0.15
1.00	0.12	0.83	16	0.15
1.50	0.17	0.77	26	0.15
1.80	0.20	0.74	32	0.15
2.00	0.23	0.71	37	0.14
2.50	0.29	0.66	49	0.14
3.00	0.34	0.60	61	0.12
4.00	0.46	0.52	87	0.12
5.00	0.58	0.45	115	0.08
6.00	0.69	0.40	146	0.05
7.00	0.81	0.37	178	0.05
8.00	0.92	0.35	-149	0.07
9.00	1.04	0.35	-116	0.12
10.00	1.16	0.37	-82	0.22

Tabla 2.1-3. Parámetros de ruido del transistor ATF-35143 polarizado a $V_{DS} = 2\text{ V}$, $I_{DS} = 10\text{ mA}$ proporcionados por el fabricante.

- Importar los parámetros del transistor para el punto de polarización elegido en formato de un archivo de datos con la extensión “.s2p” (“Data Files”→”Import Data File”). El archivo importado se asigna al transistor de nuestro diseño, dejándolo, de esta manera, totalmente caracterizado por los parámetros S y de ruido proporcionados por el fabricante.

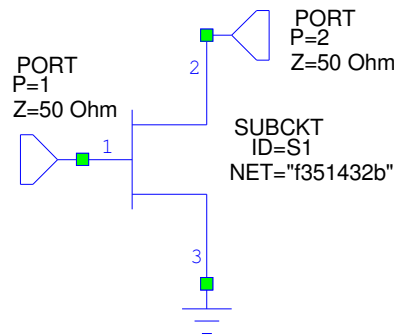


Figura 2.1-1. Esquemático del transistor ATF-35143.

Los parámetros S del transistor para la frecuencia de 1420.4 MHz se obtienen realizando una interpolación en *Microwave Office* (“Project options” →”Single point” →1420.4 MHz):

$$S_{f=1420.5\text{ MHz}} = \begin{pmatrix} 0.91017 \angle -53.06^\circ & 0.06286 \angle 55.3^\circ \\ 5.7539 \angle 136.31^\circ & 0.57273 \angle -36.85^\circ \end{pmatrix}$$

En cuanto a los parámetros de ruido, obtenemos:

$$NF_{\min} = 0.16209; \quad \rho_{S\text{ OPT}} = 0.77883 \angle 24.416^\circ; \quad Rn/Zo = 0.15$$

- Comprobar si es incondicionalmente estable empleando el factor de estabilidad K:

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 |S_{12}S_{21}|}; \quad \Delta = \det(S) = S_{11} \cdot S_{22} - S_{12} \cdot S_{21}$$

Obtenemos un valor de $K = 0.2361$, por tanto, $K < 1$, que representa:

$K = \infty$	Unilaterales ($S_{12} = 0$), Incondicionalmente estables y Adaptables.	
$K > 1$	$ \Delta \leq 1$	Incondicionalmente Estables y Adaptables.
	$ \Delta > 1$	Condicionamente Estables y Adaptables.
$-1 < K < 1$	Condicionamente Estables y No Adaptables.	
$K < -1$	Inestables con posibilidad de estabilización resistiva (padding)	

Tabla 2.1-4. Expresiones que determinan la estabilidad de un dispositivo.

$K < 1$ significa que el dispositivo es “condicionalmente estable y no adaptable”.

- Si no es incondicionalmente estable, como sucede en este caso, realizaremos un estudio de estabilidad a la entrada y a la salida, teniendo en cuenta los círculos de estabilidad de fuente y de carga, respectivamente, y escogeremos las redes de adaptación adecuadas para evitar que se produzca esta inestabilidad.

En la misma Carta de Smith representamos los círculos de ruido espaciados 0.3 dB, representados en color rosa, y el coeficiente de reflexión para mínimo ruido a la entrada del dispositivo, obtenido mediante la función “GMN” de *Microwave Office*.

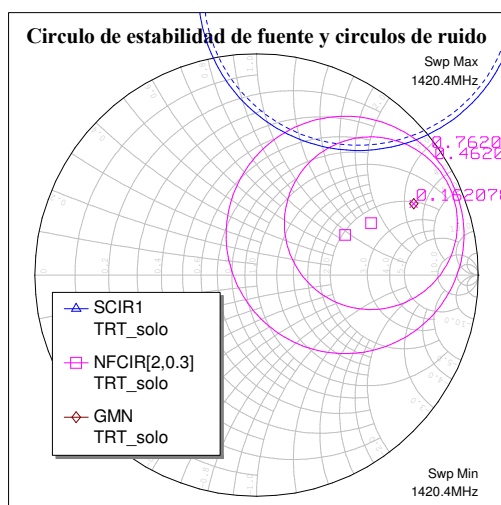


Figura 2.1-2. Círculo de estabilidad de fuente y círculos de ruido del TRT.

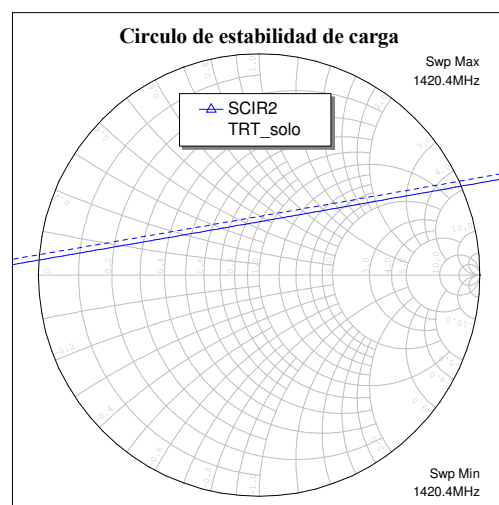


Figura 2.1-3. Círculo de estabilidad de carga del TRT.

La zona de la Carta de Smith que delimita el tramo de línea continua del círculo de estabilidad representa la región estable, y la línea discontinua “encierra” la región inestable. Esto también se puede comprobar observando el valor de los parámetros S_{11} y S_{22} . Así, como $|S_{22}| = 0.57 < 1$, el centro de la carta de Smith de fuente (ρ_S) es estable. De la misma forma, como $|S_{11}| = 0.91 < 1$, el centro de la carta de Smith de carga (ρ_L) también es estable. Como se puede observar en las figuras, se confirma que el transistor no es incondicionalmente estable, ya que los círculos definen zonas inestables en la carta de Smith. Sin embargo, se manifiesta que el diseño de mínimo ruido es posible, debido a que el coeficiente de reflexión para mínimo ruido se encuentra en la zona estable.

2.1.2. Red de polarización del transistor

A la hora de elegir la red de polarización para el transistor MESFET de Arseniuro de Galio se ha optado por una red autopolarizada, debido a su facilidad de diseño y el empleo de una única tensión de alimentación, en vez de una tensión continua para la puerta (G) y otra para el drenador (D) como ocurre en otras redes de polarización.

El esquema de la red a emplear es el siguiente:

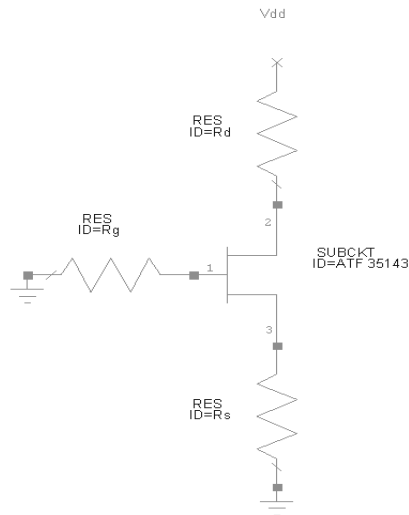


Figura 2.1-4. Red de alimentación autopolarizada.

El voltaje aplicado a la puerta (G), necesario para proporcionar la corriente deseada al drenador (D) de $I_{ds} = 10$ mA, depende de la tensión de pinchoff del dispositivo, y de la corriente de saturación I_{dss} . Para el cálculo de la tensión entre la puerta y el surtidor se recurre a la siguiente expresión:

$$V_{gs} = V_p \left(1 - \sqrt{\frac{I_d}{I_{dss}}} \right)$$

Para un transistor ATF-35143 con la corriente I_d de 10 mA, con una $I_{dss} = 60$ mA, y una tensión de pinchoff $V_p = -0.5$, el voltaje V_{gs} requerido será de -0.296 V.

De esta manera, la resistencia de surtidor, R_s , necesaria en la red de polarización será $R_s = \frac{-V_{gs}}{I_d} = 29,6\Omega$. Puesto que no hay resistencias normalizadas de $29,6\Omega$, se recurrirá a la normalizada más cercana, $R_s = 24\Omega$.

Por otro lado, para la puerta se elige un valor alto de resistencia normalizada, por ejemplo, $R_G = 47\Omega$.

Finalmente, para determinar los valores de R_d y V_{dd} se recurre a la expresión:

$$V_{dd} = V_{ds} + I_d (R_d + R_s)$$

Donde I_d es la corriente continua que alimenta la red de polarización por el drenador, mientras que V_{ds} es la tensión de polarización, cuyo valor deseado es de 2 V. Entonces fijando $V_{ds} = 2\text{ V}$, $I_d = 10\text{ mA}$, $R_s = 24\Omega$ y considerando que $R_D = 33\Omega$, obtenemos el valor de $V_{dd} = 2.57\text{ V}$.

El transistor elegido, ATF-35143, tiene cuatro patas de contacto: puerta (G), drenador (D) y dos patas para la fuente (S), tal y como se muestra en la figura de abajo:

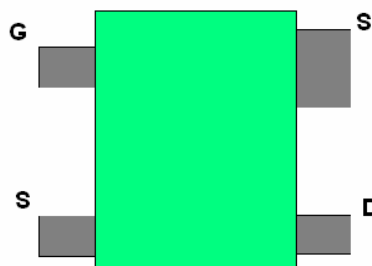


Figura 2.1-5. Posición de las patas de un transistor ATF-35143.

Dado que la fuente tiene dos patas, para formar una resistencia de 24Ω se conectarán dos resistencias de 47Ω en paralelo. Además se conectarán dos líneas de transmisión a cada una de las patas de la fuente, y un condensador de 33 pF en paralelo con las resistencias. La introducción de estas líneas de transmisión mejorará notablemente la estabilidad del circuito.

Al transistor inicialmente planteado se le añade la red de polarización del surtidor, únicamente la del surtidor, ya que las redes de polarización de la puerta y del drenador se añadirán a la red de adaptación de entrada y de salida, respectivamente.

Si cogemos sólo una de las dos patas del transistor para la fuente, para la red de polarización tendremos:

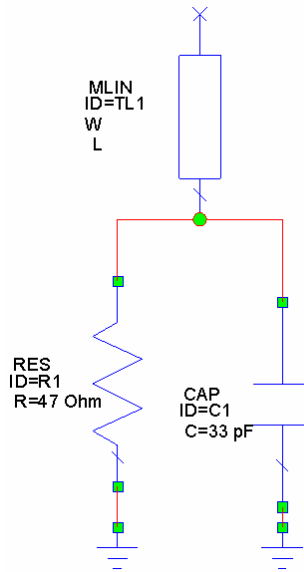


Figura 2.1-6. Red de polarización de una de las dos patas del surtidor del transistor.

Sabemos que la admitancia del condensador es $Y_C = j\omega C$. En DC, como $\omega = 0$, entonces, $Y_C = 0$, y el condensador se comporta como un circuito abierto, quedando la red de la siguiente forma:

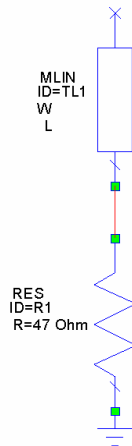


Figura 2.1-7. Red de polarización de surtidor en continua.

En radiofrecuencia, RF, $Y_C = j\omega C$ será muy alto, ya que ω es muy elevada, $\omega = 1420.4$ MHz, por lo que el condensador se comportará como un cortocircuito, anulando, por tanto, el paso de corriente por la resistencia, por lo que sólo me queda la línea de transmisión como parte de la red de polarización.

2.1.2.1. Elección de las dimensiones óptimas de las líneas de transmisión de la red de polarización de surtidor. Comprobación de estabilidad.

Las dimensiones de las líneas de transmisión de la red de polarización de surtidor, anchura (w) y longitud (L), van a influir en la estabilidad del transistor polarizado, como podremos apreciar a continuación.

- Elegimos, en primer lugar, una anchura $w = 0.5$ mm y una longitud $L = 9.956$ mm, tal y como se hizo en [5], quedando el transistor polarizado de la siguiente forma:

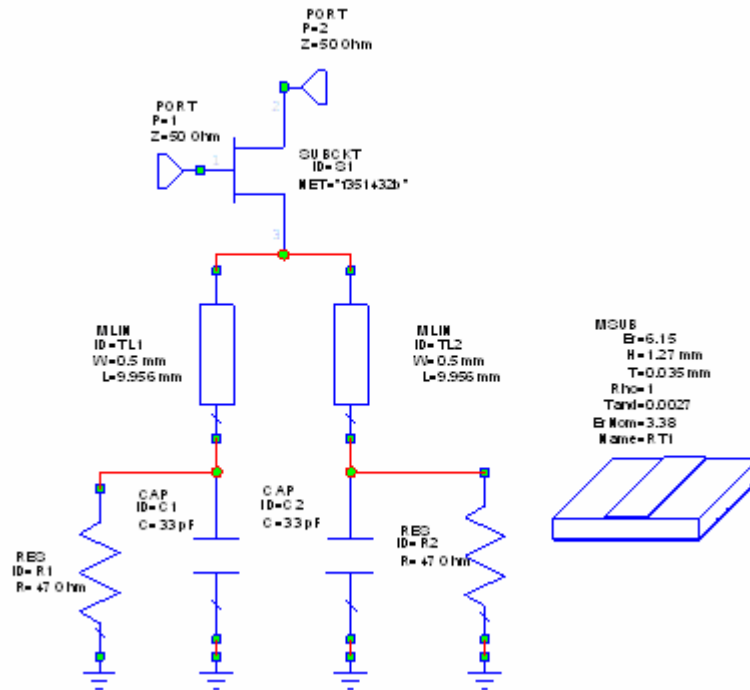


Figura 2.1-8. Transistor con red de polarización del surtidor.

Procedemos a estudiar la estabilidad del circuito, y elegir los coeficientes de reflexión de fuente y de carga que cumplan con el criterio de mínimo ruido.

Los parámetros S obtenidos a la frecuencia de 1420.4 MHz son los siguientes:

$$S_{f=1420.4MHz} = \begin{pmatrix} 0.7144 \angle -17.29 & 0.087 \angle 94.417 \\ 2.6039 \angle 99.588 & 0.7548 \angle -4.161 \end{pmatrix}$$

Representamos los círculos de ruido, el círculo de estabilidad de fuente y el coeficiente de reflexión de fuente óptimo, mediante la función GMN de Microwave Office, para la entrada del amplificador, y el círculo de estabilidad de carga para la salida del amplificador.

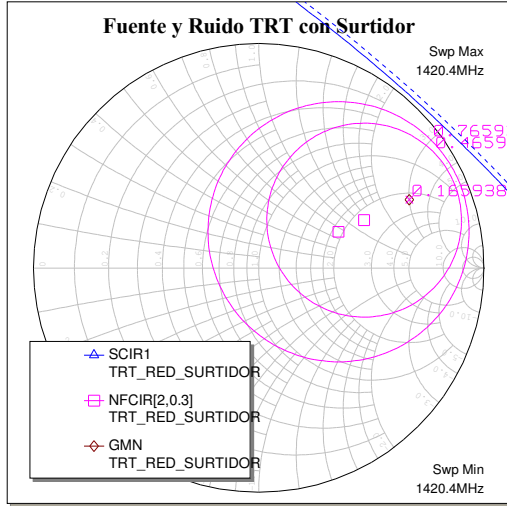


Figura 2.1-9. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=0.5\text{mm}$ y $L=9.956\text{mm}$.

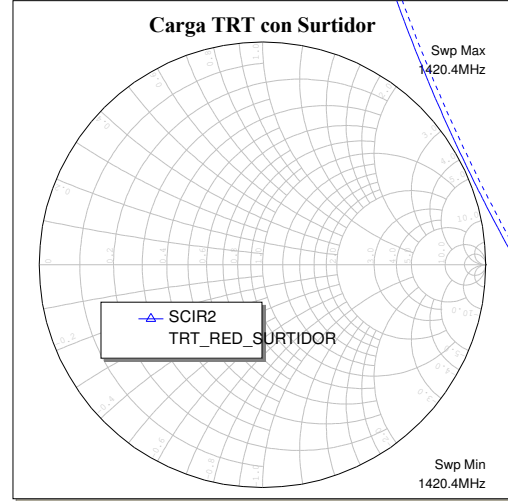


Figura 2.1-10. Círculo de estabilidad de carga del TRT polarizado para $w=0.5\text{mm}$ y $L=9.956\text{mm}$.

Así, como $|S_{22}| = 0.754 < 1$, el centro de la carta de Smith de fuente (ρ_s) será estable. De la misma forma, como $|S_{11}| = 0.714 < 1$, el centro de la carta de Smith de carga (ρ_L) también será estable. Como se puede observar en las figuras, se confirma que el transistor polarizado es incondicionalmente estable, ya que la zona inestable queda completamente fuera de la carta de Smith. El conseguir un transistor incondicionalmente estable supone una enorme ventaja, ya que cualquier ρ_s elegido pertenecerá siempre a la zona estable, elijamos un ρ_s u otro. El coeficiente ρ_s debe pertenecer siempre a la zona estable para que se pueda realizar el diseño del amplificador.

Por supuesto, el diseño de mínimo ruido será posible, ya que el valor del coeficiente de reflexión de fuente correspondiente a mínimo ruido se encuentra en la zona estable.

Podemos corroborar que se trata de un diseño incondicionalmente estable mediante el cálculo de K a partir de los parámetros S .

Aplicamos la ecuación anteriormente comentada:

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 |S_{12}S_{21}|}$$

Obtenemos un valor de $K = 1.0172 > 1$, con $|\Delta| = 0.7355 < 1$, lo cual, según explicábamos anteriormente, representa que el circuito es incondicionalmente estable.

El coeficiente de reflexión óptimo obtenido, mediante la función GMN de Microwave Office, es el siguiente:

$$\rho_{s \text{ OPT}} = 0.73438 \angle 24.468$$

Probamos con otras dimensiones de las líneas de transmisión que forman parte de la red de polarización del surtidor para comprobar si, reduciendo la longitud de la línea, el transistor polarizado sigue siendo incondicionalmente estable, condición que conseguíamos para $w = 0.5\text{mm}$, $L = 9.956\text{mm}$. Realizamos un estudio comparativo para distintas dimensiones de las líneas, y nos quedaremos con aquellas dimensiones que presenten una menor longitud,

principalmente, y una menor anchura, siempre y cuando el transistor polarizado mantenga la propiedad de ser incondicionalmente estable.

- Probamos, en segundo lugar, con $w = 1.856$ mm y una longitud $L = 1$ mm. Intentamos, principalmente, reducir la longitud de la línea, de ahí que probemos con longitudes inferiores a 9.956 mm, ya que se hace innecesario colocar una línea de 9.956 mm de longitud para simplemente un elemento de unión en la red de polarización del surtidor del transistor.

Representamos los círculos de estabilidad de fuente, de ruido y de carga para $w = 1.856$ mm, $L = 1$ mm. Elegimos una anchura de 1.856 mm porque es la anchura que se obtiene para una línea real cuando tenemos una línea ideal de 50Ω de impedancia y, en nuestro caso, una longitud eléctrica de 90° y frecuencia 1420.4 MHz.

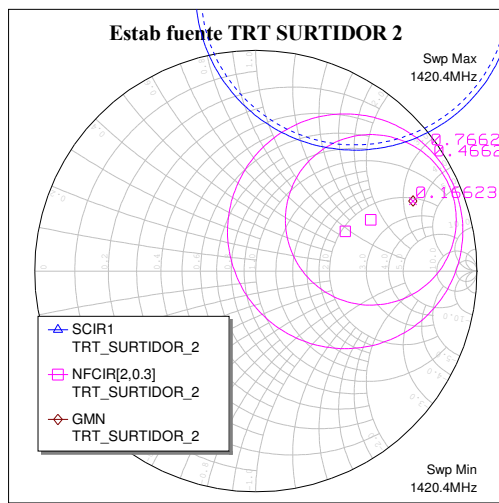


Figura 2.1-11. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=1.856$ mm y $L=1$ mm.

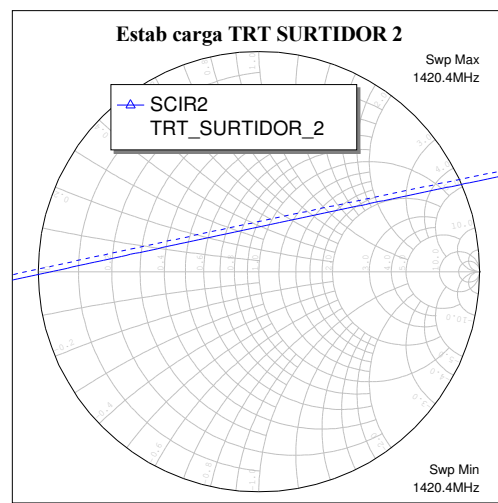


Figura 2.1-12. Círculo de estabilidad de carga del TRT polarizado para $w=1.856$ mm y $L=1$ mm.

Podemos comprobar que este transistor polarizado ya no presenta la propiedad de ser incondicionalmente estable, por lo que, aunque estas dimensiones sean menores, tendremos que descartarlas. Esto es así porque perdemos la propiedad fundamental de ser incondicionalmente estable, aunque $\rho_{S\text{ OPT}}$ se encuentre en la región estable, ya que finalmente elegiré un ρ_S que no será $\rho_{S\text{ OPT}}$, y tendré que asegurarme que ese ρ_S cae en región estable, y eso sólo lo puedo garantizar si el transistor polarizado es incondicionalmente estable.

- La siguiente comprobación es para $w = 1.856$ mm y $L = 5$ mm:

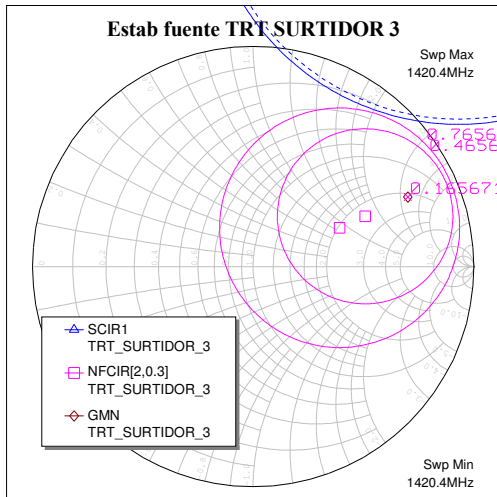


Figura 2.1-13. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=1.856\text{mm}$ y $L=5\text{mm}$.

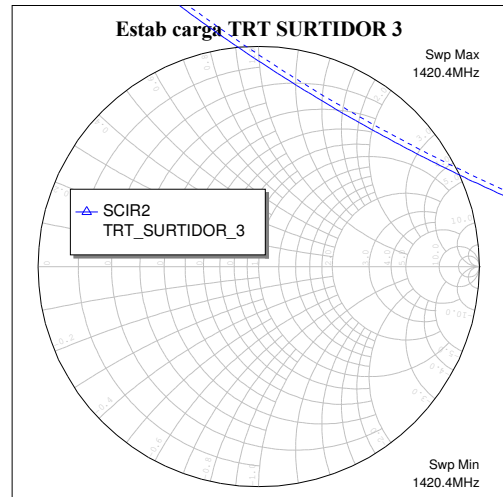


Figura 2.1-14. Círculo de estabilidad de carga del TRT polarizado para $w=1.856\text{mm}$ y $L=5\text{mm}$.

Podemos comprobar como este transistor polarizado tampoco es incondicionalmente estable, por lo que, aunque estas dimensiones sean menores, tendremos también que descartarlas.

•La siguiente comprobación es para $w=1.856\text{ mm}$ y $L=10\text{ mm}$:

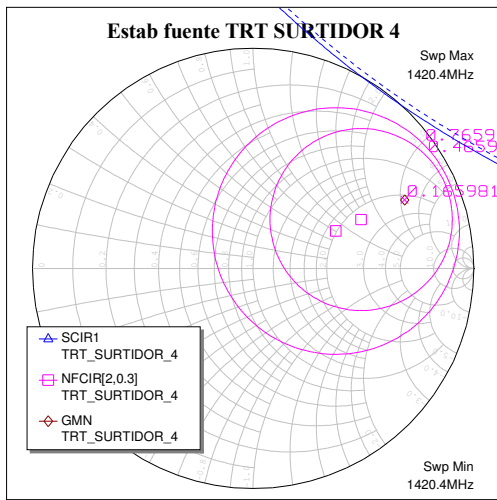


Figura 2.1-15. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=1.856\text{mm}$ y $L=10\text{mm}$.

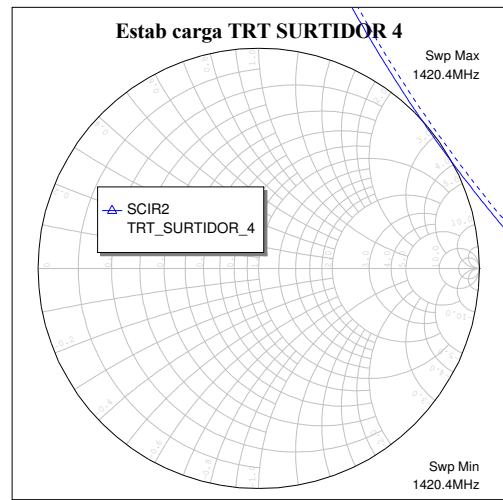


Figura 2.1-16. Círculo de estabilidad de carga del TRT polarizado para $w=1.856\text{mm}$ y $L=10\text{mm}$.

Si hacemos zoom sobre la carta de Smith podremos observar que no es incondicionalmente estable, ya que hay una pequeñísima zona de la carta de Smith que pertenece a la región inestable:

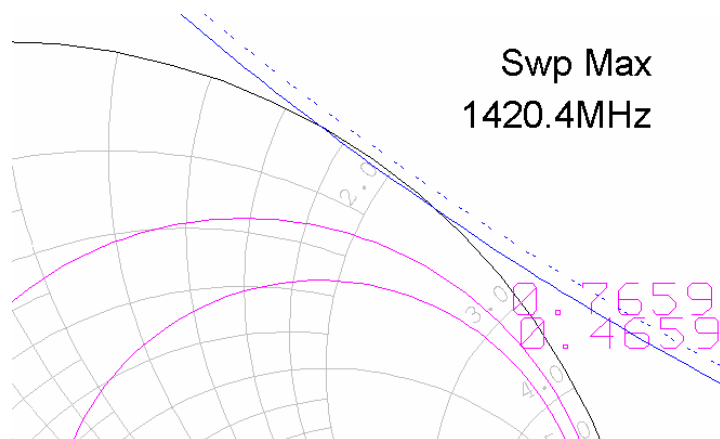


Figura 2.1-17. Zoom sobre la carta de Smith para $w=1.856\text{mm}$ y $L=10\text{mm}$.

Esta apreciación gráfica la podemos corroborar mediante el cálculo del parámetro K con Microwave Office:

Frequency (MHz)	K
1420.4	0.99038

Tabla 2.1-5. Parámetro K a la frecuencia de interés para $w=1.856\text{mm}$ y $L=10\text{mm}$.

$K = 0.99038 < 1$, por lo que, como sabemos, no es incondicionalmente estable, ya que una condición necesaria para serlo es que K sea mayor que 1.

- Probamos ahora con $w = 0.2\text{ mm}$ y $L = 5\text{ mm}$:

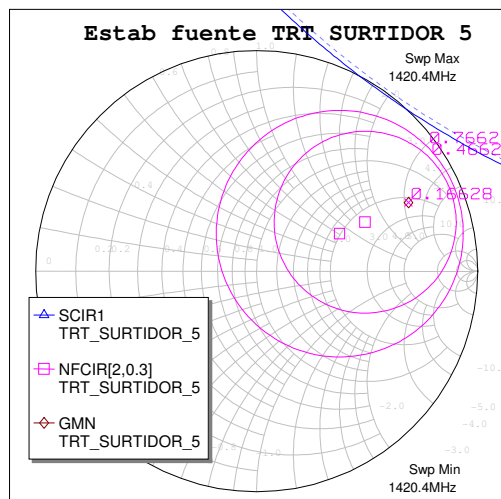


Figura 2.1-18. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=0.2\text{mm}$ y $L=5\text{mm}$.

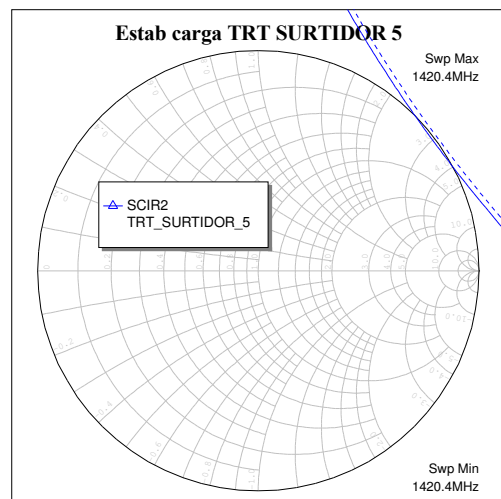


Figura 2.1-19. Círculo de estabilidad de carga del TRT polarizado para $w=0.2\text{mm}$ y $L=5\text{mm}$.

Si hacemos zoom sobre la carta de Smith podremos observar que no es incondicionalmente estable, ya que hay una pequeña zona de la carta de Smith que pertenece a la región inestable.

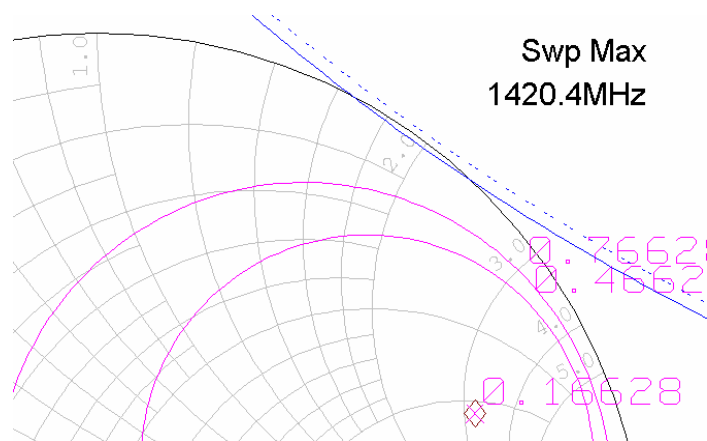


Figura 2.1-20. Zoom sobre la carta de Smith para $w=0.2\text{mm}$ y $L=5\text{mm}$.

Esta apreciación gráfica la podemos corroborar mediante el cálculo del parámetro K con Microwave Office:

Frequency (MHz)	K
1420.4	TRT_SURTIDOR_5
	0.98589

Tabla 2.1-6. Parámetro K a la frecuencia de interés para $w=0.2\text{mm}$ y $L=5\text{mm}$.

$K = 0.98589 < 1$, por lo que, como sabemos, no es incondicionalmente estable, ya que una condición necesaria para serlo es que K sea mayor que 1.

- Comprobamos que resultado obtenemos con $w = 0.2\text{ mm}$ y $L = 6\text{ mm}$, 1 mm más de longitud que en el caso anterior, intentando así que cumpla la condición de ser incondicionalmente estable. Obtenemos la siguiente situación:

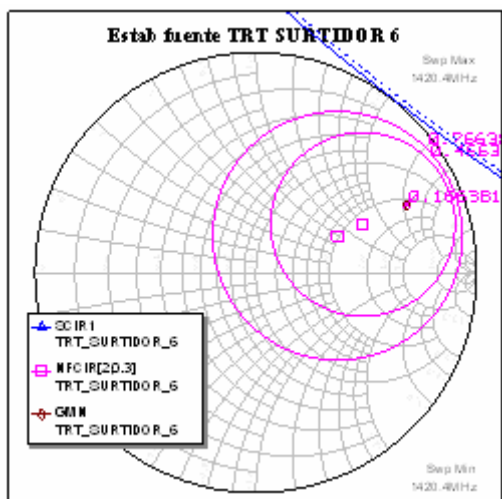


Figura 2.1-21. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=0.2\text{mm}$ y $L=6\text{mm}$.

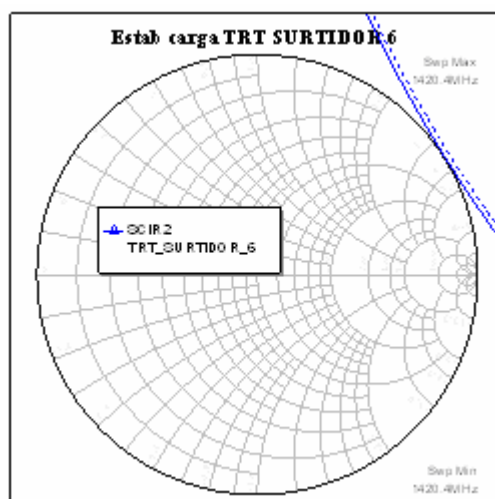


Figura 2.1-22. Círculo de estabilidad de carga del TRT polarizado para $w=0.2\text{mm}$ y $L=6\text{mm}$.

Si hacemos zoom sobre la carta de Smith podremos observar que la región inestable queda por completo fuera de la zona delimitada por la carta de Smith.

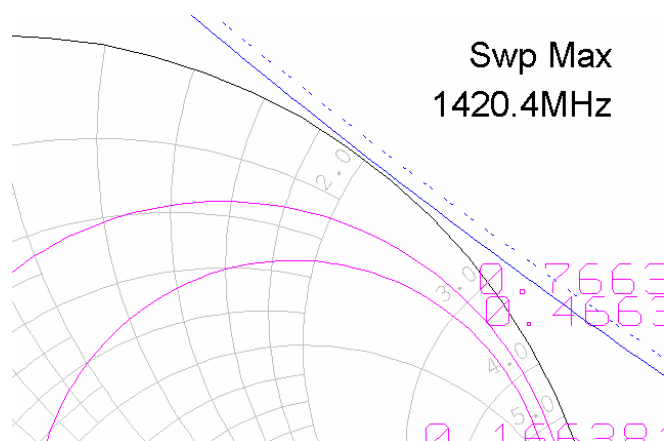


Figura 2.1-23. Zoom sobre la carta de Smith para $w=0.2\text{mm}$ y $L=6\text{mm}$.

Esta apreciación gráfica la podemos corroborar mediante el cálculo del parámetro K con Microwave Office:

Frequency (MHz)	K
1420.4	1.0052

Tabla 2.1-7. Parámetro K a la frecuencia de interés para $w=0.2\text{mm}$ y $L=6\text{mm}$.

$K > 1$, con $\Delta = \det(S) = S_{11} \cdot S_{22} - S_{12} \cdot S_{21}$, y unos parámetros S para el transistor polarizado:

Frequency (MHz)	$ S_{11} $ TRT_SURTIDOR_6	$\angle(S_{11})$ (Deg) TRT_SURTIDOR_6	$ S_{21} $ TRT_SURTIDOR_6	$\angle(S_{21})$ (Deg) TRT_SURTIDOR_6	$ S_{12} $ TRT_SURTIDOR_6	$\angle(S_{12})$ (Deg) TRT_SURTIDOR_6	$ S_{22} $ TRT_SURTIDOR_6	$\angle(S_{22})$ (Deg) TRT_SURTIDOR_6
1420.4	0.67606	-24.176	3.2219	105.53	0.077932	92.569	0.68744	-5.9862

Tabla 2.1-8. Parámetros S del transistor polarizado para $w=0.2\text{mm}$ y $L=6\text{mm}$.

Si pasamos estos parámetros a forma compleja tenemos:

$$\begin{aligned} S_{11} &= 0.617 - 0.277j. \\ S_{21} &= -0.863 + 3.104j. \\ S_{12} &= -3.493 \cdot 10^{-3} + 0.078j. \\ S_{22} &= 0.684 - 0.072j. \end{aligned}$$

$|\Delta| = 0.659 < 1$, por lo que hemos comprobado que el transistor polarizado es incondicionalmente estable.

• Comprobamos, por último, que sucede si en lugar de coger la anchura mínima posible en un diseño real, $w = 0.2\text{ mm}$, cogemos una anchura ligeramente superior, $w = 0.3\text{ mm}$, manteniendo la longitud anterior de $L = 6\text{ mm}$. En este caso obtenemos:

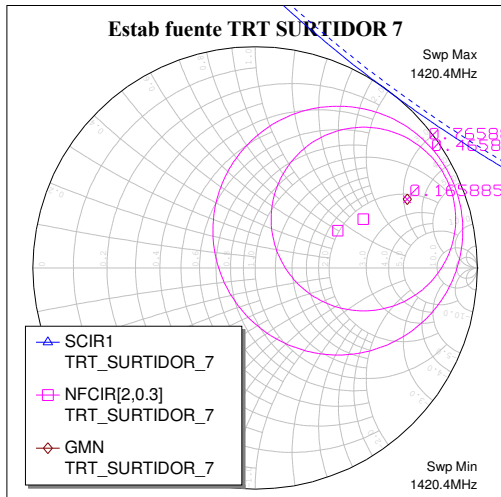


Figura 2.1-24. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=0.3\text{mm}$ y $L=6\text{mm}$.

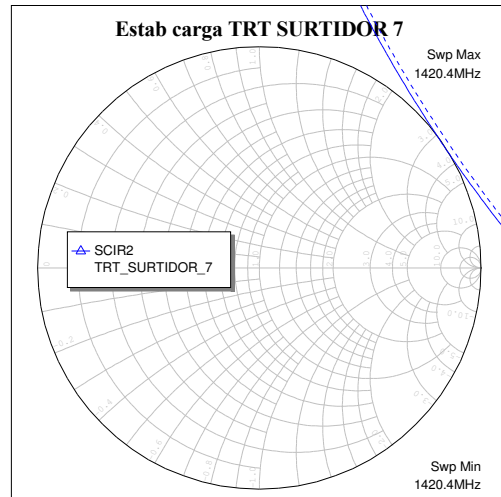


Figura 2.1-25. Círculo de estabilidad de carga del TRT polarizado para $w=0.3\text{mm}$ y $L=6\text{mm}$.

Hacemos zoom sobre la carta de Smith para observar mejor la situación:

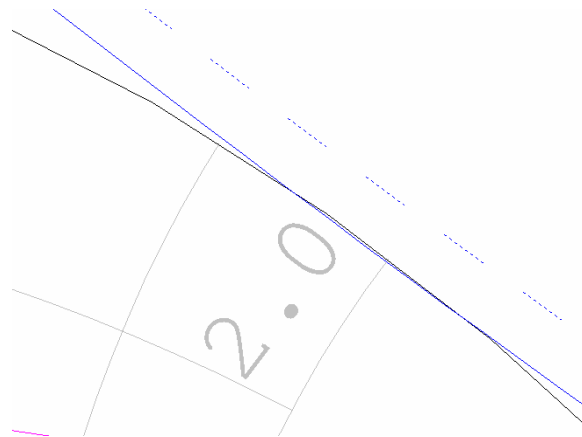


Figura 2.1-26. Zoom sobre la carta de Smith para $w=0.3\text{mm}$ y $L=6\text{mm}$.

Se puede apreciar como una pequeñísima zona perteneciente a la carta de Smith queda dentro de la región inestable, por lo que el transistor polarizado no es incondicionalmente estable. Este resultado se puede corroborar obteniendo el parámetro K:

Frequency (MHz)	K
1420.4	0.99801

Tabla 2.1-9. Parámetro K a la frecuencia de interés para $w=0.3\text{mm}$ y $L=6\text{mm}$.

Al ser $K < 1$, podemos garantizar que el resultado obtenido gráficamente era cierto y el transistor polarizado no es incondicionalmente estable, por lo que tendremos que descartar estas dimensiones.

- Si aumentamos aún más la anchura, de $w = 0.3\text{ mm}$ a $w = 0.4\text{ mm}$, manteniendo la misma longitud $L = 6\text{ mm}$, obtenemos:

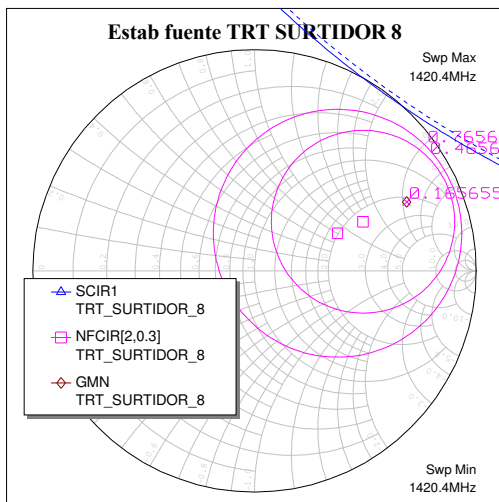


Figura 2.1-27. Círculo de estabilidad de fuente y círculos de ruido del TRT polarizado para $w=0.4\text{mm}$ y $L=6\text{mm}$.

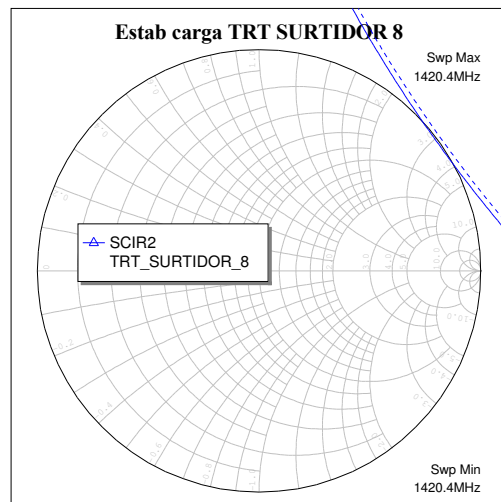


Figura 2.1-28. Círculo de estabilidad de carga del TRT polarizado para $w=0.4\text{mm}$ y $L=6\text{mm}$.

Si hacemos zoom sobre la carta de Smith observamos mejor la situación:

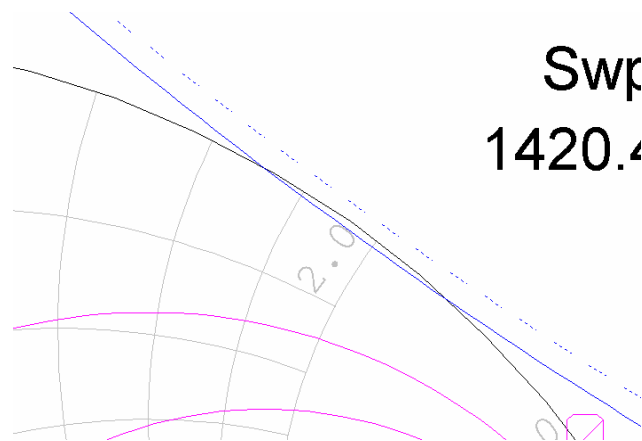


Figura 2.1-29. Zoom sobre la carta de Smith para $w=0.4\text{mm}$ y $L=6\text{mm}$

En este caso se aprecia mejor, respecto al caso de $w=0.3\text{ mm}$, como el transistor no es incondicionalmente estable. Por tanto, al aumentar la anchura w , el transistor será cada vez en menor medida incondicionalmente estable, hecho que no nos interesa.

Realizamos una comparativa de los círculos de estabilidad de fuente y de carga para una longitud L fija de 6 mm , y una anchura que varía, con $w=0.2\text{ mm}$, $w=0.3\text{ mm}$ y $w=0.4\text{ mm}$. En el esquemático “TRT_SURTIDOR_6”, la anchura es de 0.2 mm , en “TRT_SURTIDOR_7”, la anchura es 0.3 mm , mientras que en “TRT_SURTIDOR_8”, $w=0.4\text{ mm}$.

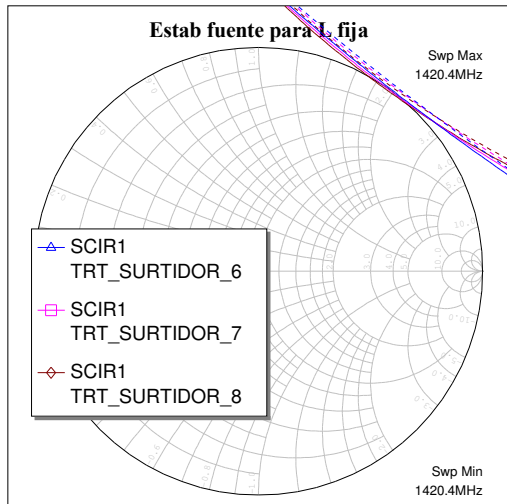


Figura 2.1-30. Comparación de círculos de estabilidad de fuente para L fija.

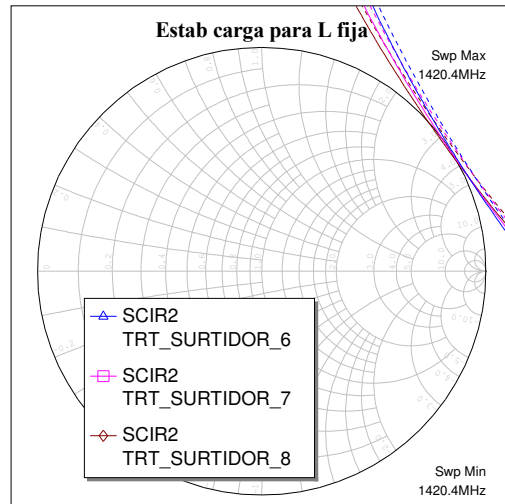


Figura 2.1-31. Comparación de círculos de estabilidad de carga para L fija.

Si hacemos zoom podemos observar mejor las pequeñísimas diferencias entre los círculos de estabilidad de fuente:

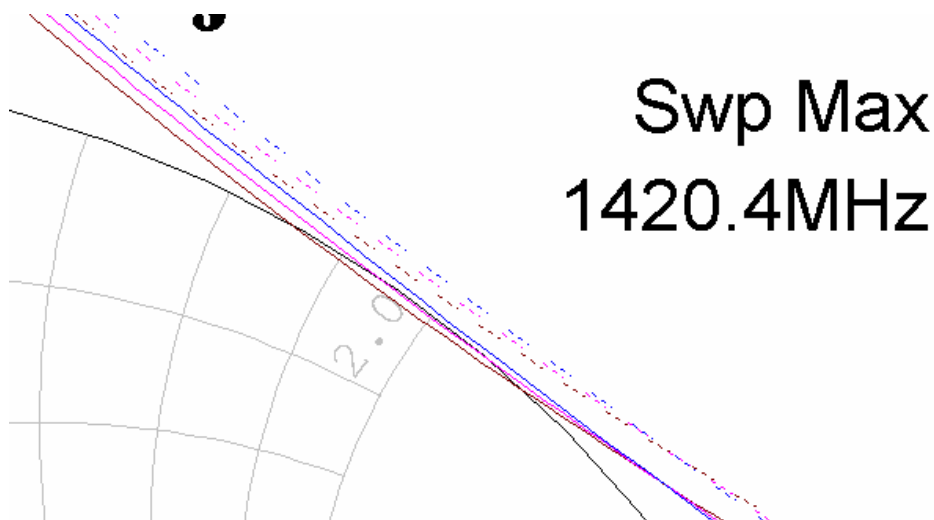


Figura 2.1-32. Zoom sobre la carta de Smith para L fija.

En esta gráfica, en color azul se representa para anchura $w = 0.2$ mm, en rosa para $w = 0.3$ mm, y en marrón para $w = 0.4$ mm. Por lo tanto, podemos observar que al aumentar la anchura w , el transistor tiende a ser cada vez menos incondicionalmente estable, hecho que no nos interesa que suceda.

Comparamos también que sucede cuando variamos la longitud L , manteniendo la anchura $w = 1.856$ mm, que es la anchura correspondiente a una línea de impedancia característica 50Ω .

En el esquemático “TRT_SURTIDOR_2”, la longitud es de 1 mm, en “TRT_SURTIDOR_3”, la longitud es 5 mm, mientras que en “TRT_SURTIDOR_4”, $L = 10$ mm.

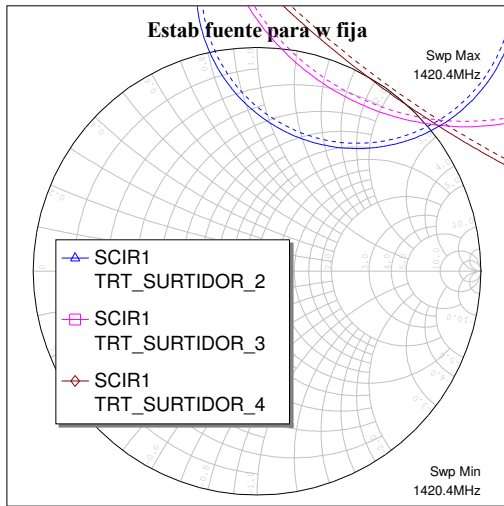


Figura 2.1-33. Comparación de círculos de estabilidad de fuente para w fija.

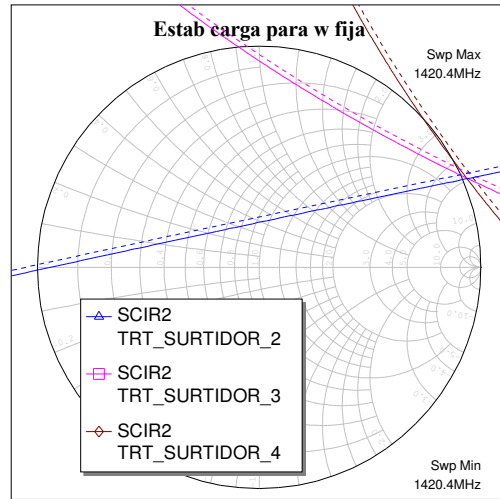


Figura 2.1-34. Comparación de círculos de estabilidad de carga para w fija.

Podemos apreciar como, conforme la longitud aumenta, el transistor polarizado se va aproximando a ser incondicionalmente estable, aunque no lo sea en ninguno de estos 3 casos.

Después del estudio llevado a cabo, elegiremos, por tanto, la anchura $w = 0.2$ mm y longitud $L = 6$ mm como dimensiones de las líneas de transmisión de la red de polarización del surtidor, ya que con estas dimensiones el transistor es incondicionalmente estable, y conseguimos así también reducir las dimensiones de la línea de $w = 0.5$ mm, $L = 9.956$ mm, obtenido para el primer caso, a $w = 0.2$ mm, $L = 6$ mm.

El transistor con la red de polarización del surtidor finalmente empleado es el siguiente:

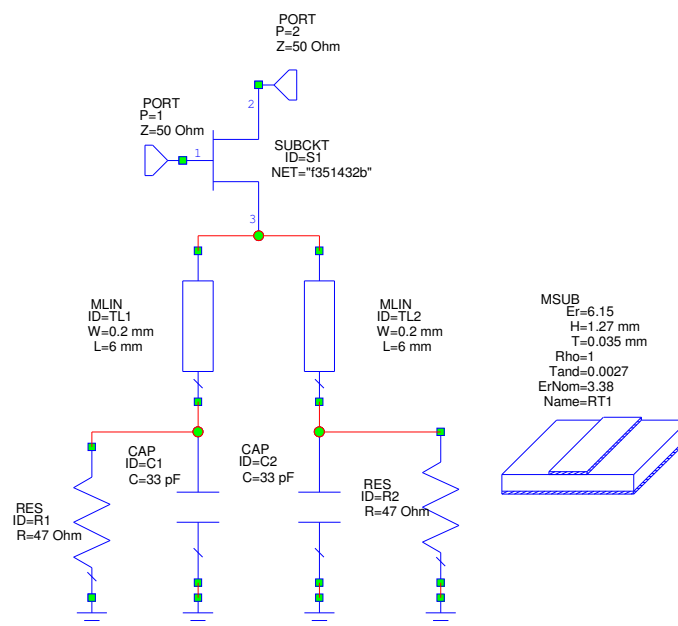


Figura 2.1-35. Transistor polarizado escogido.

El coeficiente de reflexión óptimo obtenido, mediante la función GMN de *Microwave Office*, es el siguiente:

$$\rho_{S\text{ OPT}} = 0.74853 \angle 24.357 = 0.682 + 0.309j.$$

Tanto NF_{min} como $\rho_{S\text{ OPT}}$ son dos parámetros que obtenemos para poder efectuar un diseño de mínimo ruido.

Una vez hemos diseñado el transistor con su red de polarización de surtidor, efectuamos el diseño del amplificador de una etapa, empleando para ello únicamente componentes concentrados.

2.2. Diseño del amplificador bajo el criterio de mínimo ruido.

Realizaremos el diseño de un amplificador bajo el criterio de mínimo ruido, por lo que tendremos 2 condiciones que aplicar:

$$\rho_S = \rho_{S\text{ OPT}} = 0.74853 \angle 24.357$$

$$\rho_L = \left(S_{22} + \frac{S_{12}S_{21}\rho_S}{1 - S_{11}\rho_S} \right)^* = \rho_{out}^*$$

El primer paso en el proceso de diseño del amplificador será determinar los coeficientes de reflexión $\rho_{S\text{ OPT}}$ y ρ_{OUT}^* .

2.2.1. Elección de los coeficientes de reflexión. Comprobación de estabilidad.

Sustituyendo los parámetros S calculados anteriormente y haciendo $\rho_S = \rho_{S\text{ OPT}}$, llegamos a que $\rho_{OUT}^* = 0.402 + 0.328j = 0.519 \angle 39.212^\circ$.

- Podemos comprobar este resultado mediante otro procedimiento:

Basándonos en el transistor con red de polarización de surtidor diseñado en el apartado anterior, cargamos el puerto de entrada con $\rho_{S\text{ OPT}}$, y calculando el parámetro S_{22} estaremos obteniendo el valor de ρ_{OUT} .

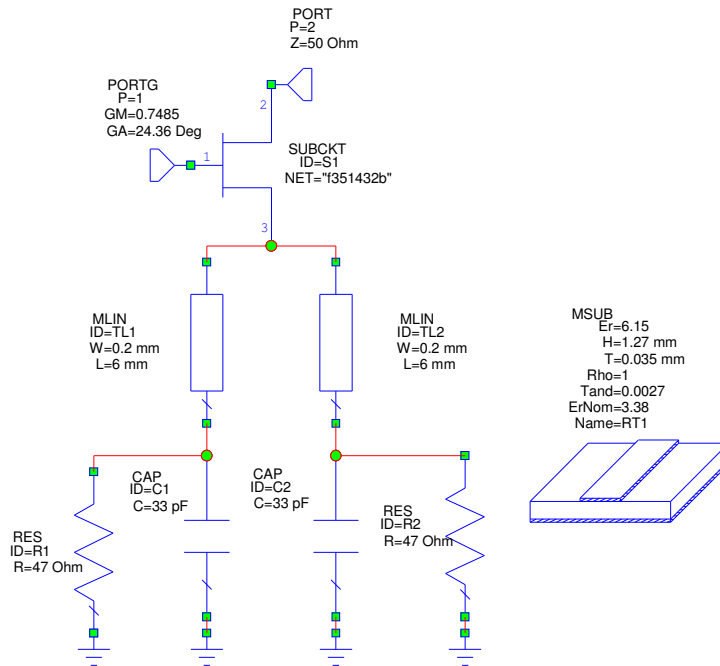


Figura 2.2-1. Transistor polarizado con el puerto de entrada cargado con $\rho_{S\text{OPT}}$.

El puerto de entrada para cualquier circuito siempre lo cargaremos con aquello que ve ese puerto hacia su izquierda, ya sea $Z_0 = 50 \Omega$ o el correspondiente coeficiente de reflexión, visto desde el puerto hacia la izquierda. Por ejemplo, en esta situación, el puerto de entrada al transistor polarizado ve hacia su izquierda ρ_S , con lo que este puerto estará cargado con ρ_S , quedando el transistor polarizado como en la figura de arriba, en el que ρ_S es $\rho_{S\text{OPT}}$.

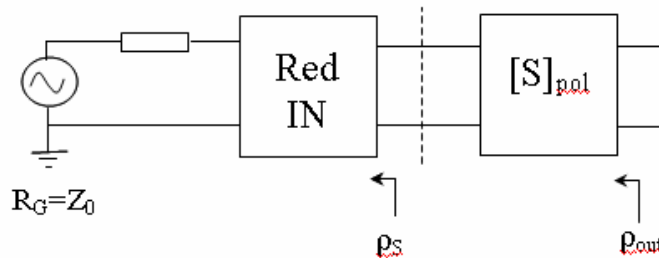


Figura 2.2-2. Situación descrita para el puerto de entrada.

Para el puerto de salida, se cargará el puerto con aquello que vea hacia su derecha:

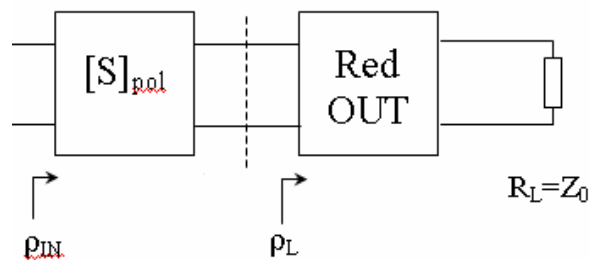


Figura 2.2-3. Situación descrita para el puerto de salida.

En este caso, el puerto de salida del transistor polarizado quedará cargado con ρ_L .

Indicar que el parámetro S_{22} representa el coeficiente de reflexión visto desde la salida del circuito en cuestión hacia la izquierda. El parámetro S_{11} representa, por otro lado, el coeficiente de reflexión visto desde la entrada hacia la derecha.

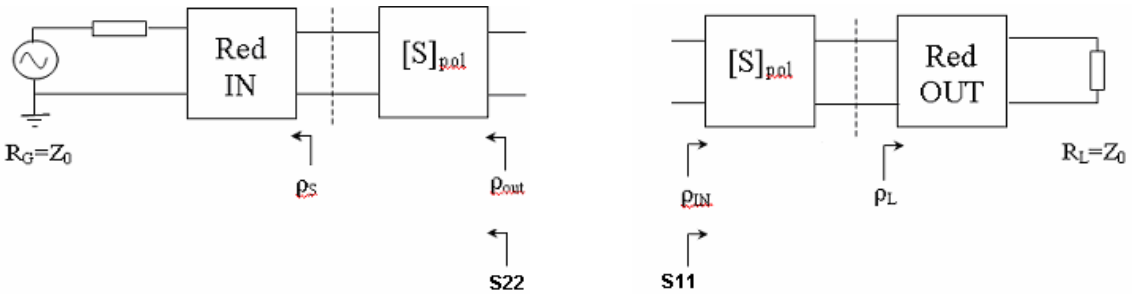


Figura 2.2-4. Esquema representativo de que representan los parámetros S_{11} y S_{22} .

Por MTP, siempre tendremos una situación de impedancias conjugadas al obtener la impedancia vista desde un punto hacia la derecha y la impedancia vista desde ese mismo punto hacia la izquierda, lo cual se entiende mejor en esta representación:

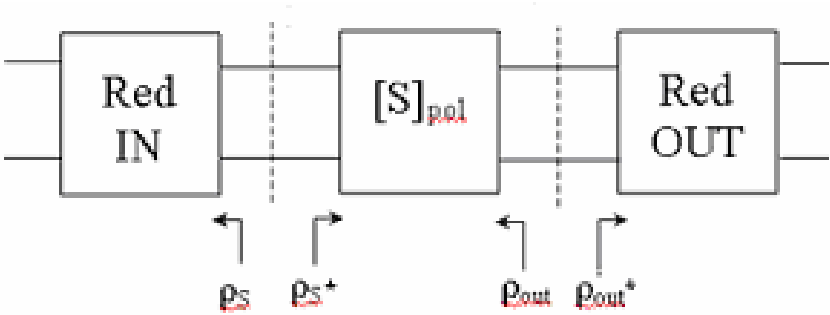


Figura 2.2-5. Coeficientes de reflexión conjugados por MTP.

Obtenemos el siguiente coeficiente de reflexión ρ_{OUT} , al calcular S_{22} como hemos explicado anteriormente:

Frequency (MHz)	S[2,2] TRT_para_obtener_p	Ang(S[2,2]) (Deg) TRT_para_obtener_p
1420.4	0.52117	-39.21

Tabla 2.2-1. Coeficiente de reflexión ρ_{OUT} .

$\rho_{OUT} = 0.52117 \angle -39.21^\circ$. Éste será el valor de ρ_{OUT} que utilizaremos de aquí en adelante, que se aproxima muchísimo al calculado matemáticamente, $\rho_{OUT} = 0.519 \angle -39.21^\circ$.

Finalmente obtenemos un amplificador ideal, que se obtiene de cargar el transistor, con su correspondiente red de polarización del surtidor, con $\rho_{S\text{ OPT}}$ en el puerto de entrada, y ρ_{OUT}^* en el puerto de salida.

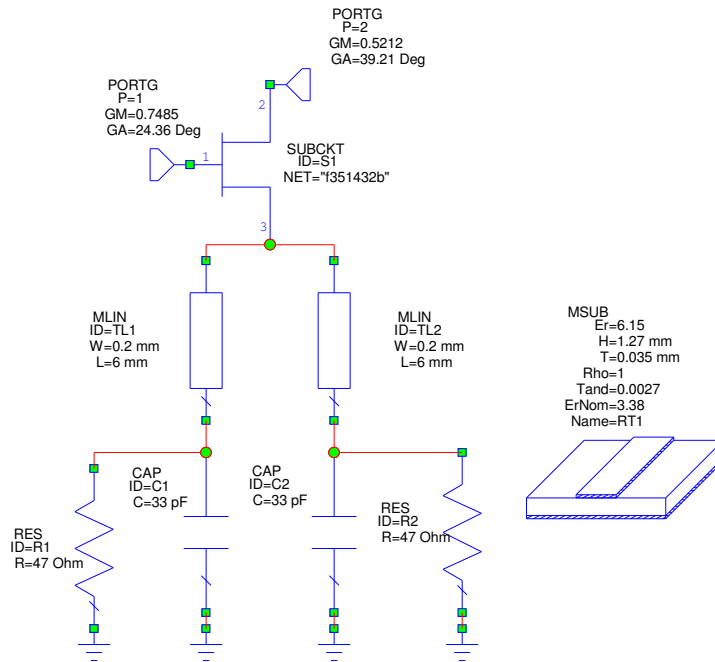


Figura 2.2-6. Amplificador ideal.

Por último, presentamos los resultados obtenidos para el amplificador ideal diseñado. Estos resultados deben coincidir con los que luego obtendremos al añadirle, al transistor con red de polarización del surtidor, las redes de adaptación de entrada y salida.

Frequency (MHz)	DB(S[1,1]) Ampli_ideal	DB(S[2,1]) Ampli_ideal	DB(S[1,2]) Ampli_ideal	DB(S[2,2]) Ampli_ideal	DB(NF) Ampli_ideal	DB(NFMin) Ampli_ideal
1420.4	-8.631	14.097	-18.231	-107.57	0.16638	0.16638

Tabla 2.2-2. Resultados obtenidos para el amplificador ideal.

A la frecuencia de interés, 1420.4 MHz, el resultado obtenido para el parámetro S_{11} es, como era de esperar, alto, tan sólo -8.631 dB. Se trata, por tanto, de un resultado obtenido no deseado. Siempre buscaremos unos parámetros S_{11} y S_{22} lo más bajos posibles. Obtenemos un resultado óptimo para el parámetro S_{22} , $S_{22} = -107.57$ dB, y también para S_{21} , que representa la ganancia, siendo ésta alta como queremos, y para S_{12} , que presenta un valor relativamente bajo. El factor de ruido obtenido es exactamente igual que el mínimo, cumpliéndose el criterio de mínimo ruido, $NF = NF_{min}$.

Comprobamos la estabilidad del amplificador ideal diseñado mediante los círculos de estabilidad de fuente y carga.

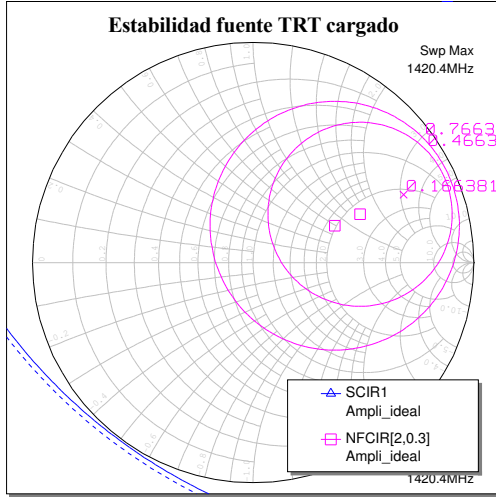


Figura 2.2-7. Círculo de estabilidad de fuente carga y círculos de ruido del TRT polarizado y cargado con coeficientes de reflexión.

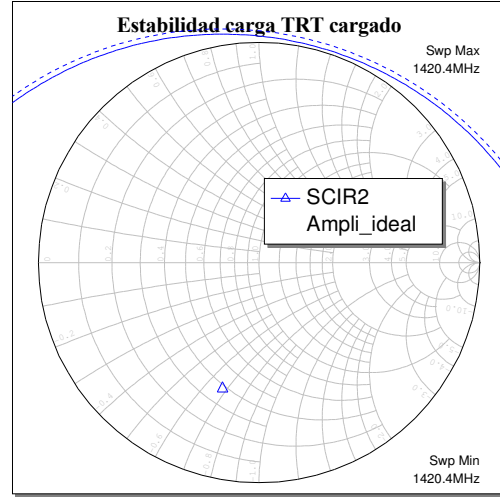


Figura 2.2-8. Círculo de estabilidad de carga TRT cargado y círculos de ruido del TRT polarizado y cargado con coeficientes de reflexión.

Según los resultados obtenidos, podemos concluir que se trata de un circuito *incondicionalmente estable*, ya que la región inestable queda fuera de la zona comprendida por la carta de Smith.

Comprobamos matemáticamente, sabiendo que:

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 |S_{12}S_{21}|}; \quad \Delta = \det(S) = S_{11} \cdot S_{22} - S_{12} \cdot S_{21}$$

y obtenemos un factor $K > 1$, con $|\Delta| < 1$, que corrobora lo obtenido gráficamente.

Una vez calculados los coeficientes de reflexión de fuente y carga, se procede a diseñar las redes de adaptación de entrada y de salida.

2.2.2. Diseño ideal de la red de adaptación de entrada

El objetivo de esta etapa del proceso de diseño será diseñar una red de adaptación de entrada que me permita conseguir el $\rho_{S \text{ OPT}}$ calculado anteriormente, alcanzando las mejores prestaciones en cuanto a adaptación a la entrada y a la salida, y factor de ruido posibles.

Recordar que $\rho_{S \text{ OPT}}$ lo habíamos obtenido anteriormente, siendo $\rho_{S \text{ OPT}} = 0.7485 \angle 24.36^\circ$, que en forma compleja sería $0.682 + 0.309j$. Este coeficiente nos determinará qué redes de adaptación de entrada se van a poder diseñar y cuáles no, según explicamos a continuación.

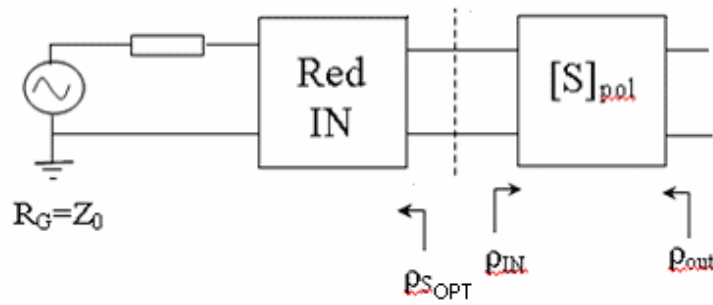


Figura 2.2-9. Diseño de la red de adaptación de entrada según el valor de $\rho_{S\,OPT}$.

Podemos obtener la impedancia normalizada \overline{Z}_{SOPT} a partir del coeficiente de reflexión mediante la expresión:

$$\overline{Z}_{SOPT} = \frac{1 + \rho_{SOPT}}{1 - \rho_{SOPT}} = 2.235 + 3.143j$$

Situamos $\overline{Z}_{SOPT} = 2.235 + 3.143j$ en la Carta de Smith, teniendo en cuenta que su representación será el punto de unión del círculo de parte real 2.235 y el círculo de parte imaginaria 3.143.

A continuación podemos apreciar diferentes posibles diseños de redes de adaptación de entrada, con el esquemático de la red y su representación en la carta de Smith. En esta representación la zona interesante es la que queda comprendida dentro de la región delimitada por la línea verde. Esto quiere decir que, si \overline{Z}_{SOPT} , representada en la carta de Smith mediante un punto rojo, queda dentro de la zona comprendida por la línea verde, esa red de adaptación se podrá diseñar, mientras que si el punto rojo queda fuera de la zona delimitada, esa red no se podrá diseñar, ya que obtendremos valores de inductancia o capacidad negativos, hecho que no se puede dar en la práctica.

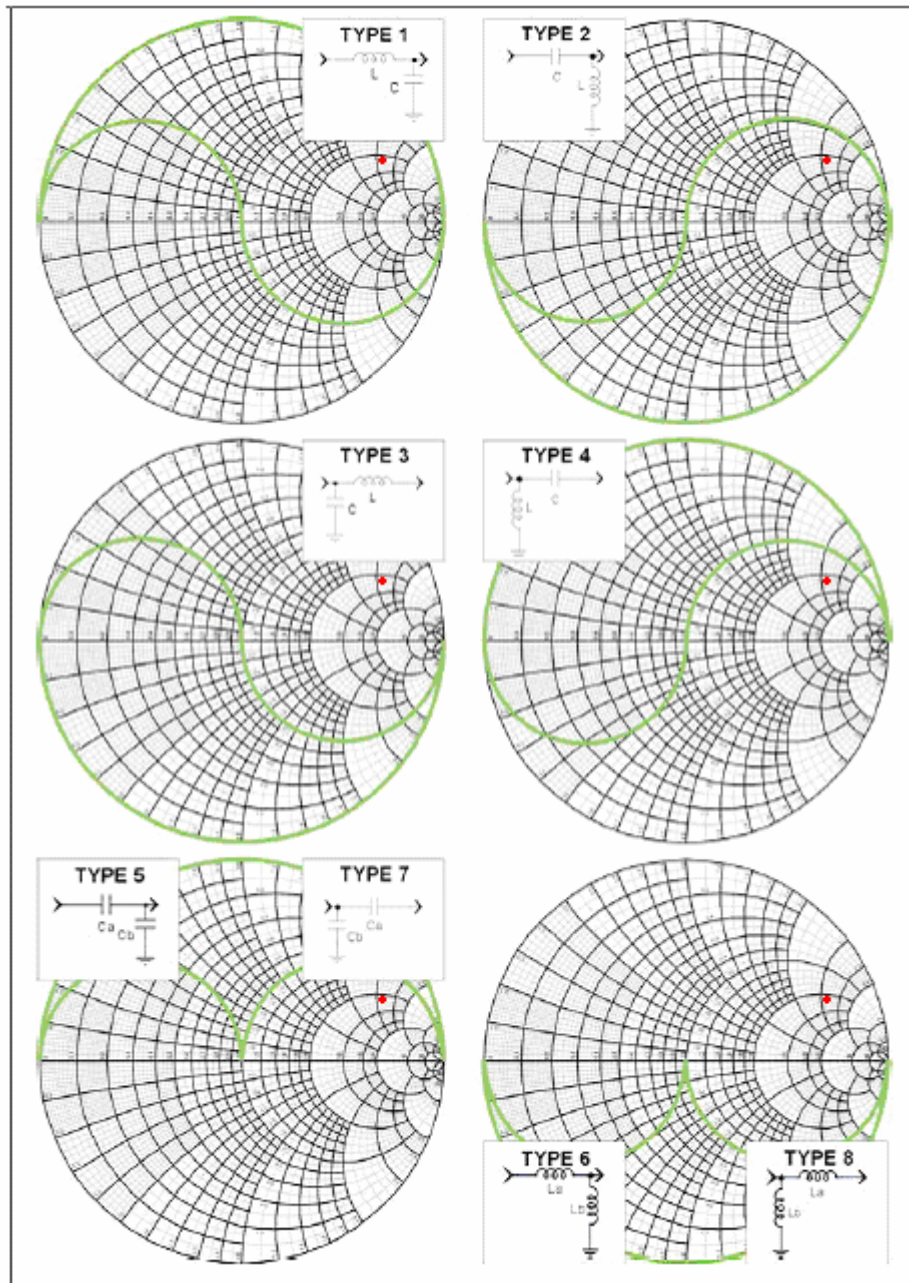


Figura 2.2-10. Posibles redes de adaptación de entrada con la zona de diseño delimitada.

En este caso, en base a la representación anterior, podemos decir que sólo podremos diseñar dos redes de adaptación de entrada, la red tipo 1 y la red tipo 2.

2.2.2.1. Primera red de adaptación de entrada

Esta red de adaptación corresponde a la red tipo 1 de la figura 2.2-10.

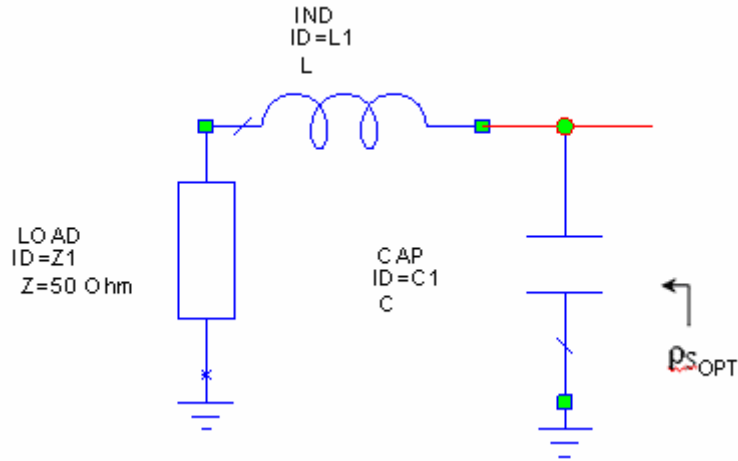


Figura 2.2-11. Primera red de adaptación de entrada.

La impedancia que ve ρ_{S_OPT} es Z_{S_OPT} , resultado de asociar L y los 50Ω del puerto de entrada en serie, y esta impedancia resultante en paralelo con C .

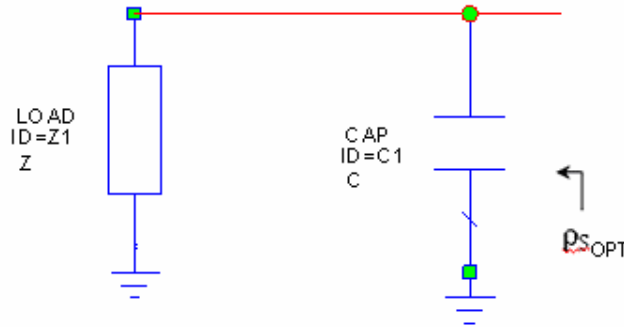


Figura 2.2-12. Primera red de adaptación de entrada simplificada.

$Z_{S_OPT} = (50 + j\omega L) // \frac{1}{j\omega C} = 111.75 + 157.15j$, resultado de desnormalizar la impedancia normalizada $\overline{Z_{S_OPT}} = 2.235 + 3.143j$ con respecto a $Z_0 = 50\Omega$.

Al tratarse de impedancias en paralelo, podemos trabajar con admitancias, mediante la relación $Y=1/Z$, y así poder sumar admitancias en paralelo. Nos queda:

$$Y_{S_OPT} = Y_X + j\omega C = 3.005 \cdot 10^{-3} - j 4.226 \cdot 10^{-3}, \text{ siendo } Y_X = \frac{1}{50 + j\omega L}$$

Vemos que Y_{S_OPT} tiene parte real y parte imaginaria, y su parte real sólo puede venir de la parte real de Y_X , con lo que, multiplicando numerador y denominador por el conjugado del denominador, nos quitamos la “j” del denominador y llegamos a que $L = 13.3 \text{ nH}$.

Por otro lado, llegamos a que $\text{Im}(Y_X) + \omega C = \text{Im}(Y_{S_OPT})$ y, habiendo calculado el valor de L anteriormente, concluimos que $C = 0.328 \text{ pF}$.

Hemos obtenido los valores de los componentes de la red de adaptación mediante cálculo teórico. Ahora comprobamos con simulaciones que los valores de L y C obtenidos son correctos.

En el circuito anterior, una vez hemos introducido los valores calculados de L y C, medimos el parámetro S_{22} , que nos dará el valor del coeficiente $\rho_{S\text{ OPT}}$:

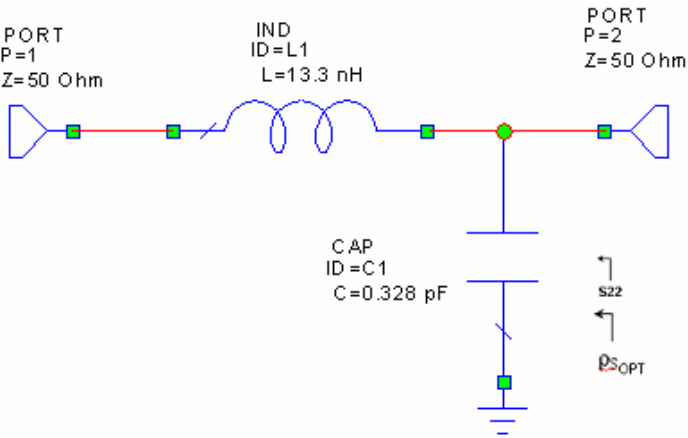


Figura 2.2-13. Obtención del coeficiente $\rho_{S\text{ OPT}}$ para la primera red de adaptación de entrada.

El coeficiente $\rho_{S\text{ OPT}}$ obtenido es:

Frequency (MHz)	S[2,2] RED_IN_1	Ang(S[2,2]) (Deg) RED_IN_1
1420.4	0.74807	24.387

Tabla 2.2-3. Coeficiente $\rho_{S\text{ OPT}}$ obtenido para la primera red de adaptación de entrada.

Resultado obtenido muy parecido al teórico: $\rho_{S\text{ OPT}} = 0.74853 \angle 24.357$, por lo que podemos concluir que los valores de L y C obtenidos de forma teórica son correctos.

Obtenemos los valores de los parámetros que me indicarán cómo es la adaptación a la entrada y a la salida de la red, S_{11} y S_{22} respectivamente, así como su ganancia, S_{21} .

Frequency (MHz)	S[2,2] RED_IN_1	Ang(S[2,2]) (Deg) RED_IN_1	DB(S[1,1]) RED_IN_1	DB(S[2,1]) RED_IN_1	DB(S[1,2]) RED_IN_1	DB(S[2,2]) RED_IN_1
1420.4	0.74807	24.387	-2.5211	-3.5616	-3.5616	-2.5211

Tabla 2.2-4. Parámetros S obtenidos para la primera red de adaptación de entrada.

Podemos apreciar en la figura de arriba que la adaptación a la entrada y a la salida de la red no es muy alta. Esto es debido a que no hemos cargado el puerto de salida con lo que realmente ve la red hacia su derecha, que sería el equivalente a $\rho_{S\text{ OPT}}^*$, sino con 50 Ω . Deberemos también proceder a optimizar los valores de L y C, para intentar conseguir Máxima Transferencia de Potencia (MTP), es decir, S_{11} y $S_{22} = -\infty$ dB.

Definimos como parámetros a optimizar S_{11} y S_{22} , mediante la opción “Optimizer Goals”, “Add Opt Goal”, con $|S_{11}|$ y $|S_{22}| = -100$ dB, y la ventana configurada de la siguiente forma:

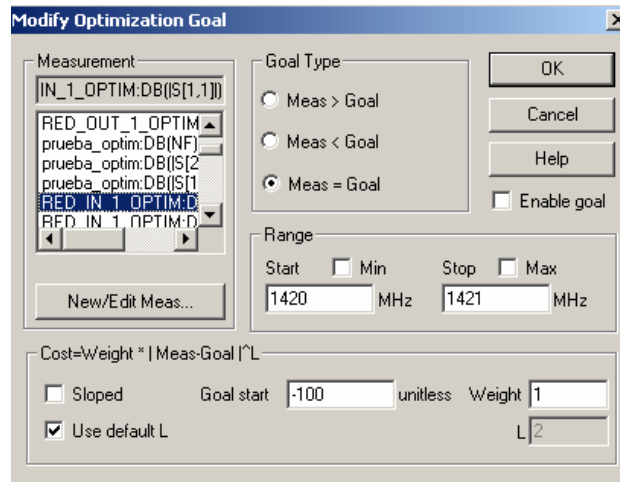


Figura 2.2-14. Definición del objetivo a alcanzar con la optimización.

El siguiente paso será ir a la pestaña “Var”, en lugar de la pestaña “Proj” en la que nos encontrábamos. Pinchamos en el esquemático en cuestión y seleccionamos las variables cuyo valor se va a ver modificado, con unos valores superiores e inferiores de L y C arbitrarios.

T O C Ele...	Name	Value	Lower	Upper
	C1	C	0.328	0.01
	L1	L	13.3	0.1
	P1	Z	50	0
	P2	GM	0.74853	0
	P2	GA	-24.357	0

Figura 2.2-15. Definición de las variables a optimizar.

El último paso sería seleccionar en la pestaña “Simulate”, la opción “Optimize” y proceder a optimizar.

El proceso de optimización constituye la 3ª y última forma de comprobar que los valores obtenidos para la red de salida nos proporcionan el valor de $\rho_{S\text{ OPT}}$ buscado. Tendremos el siguiente esquemático:

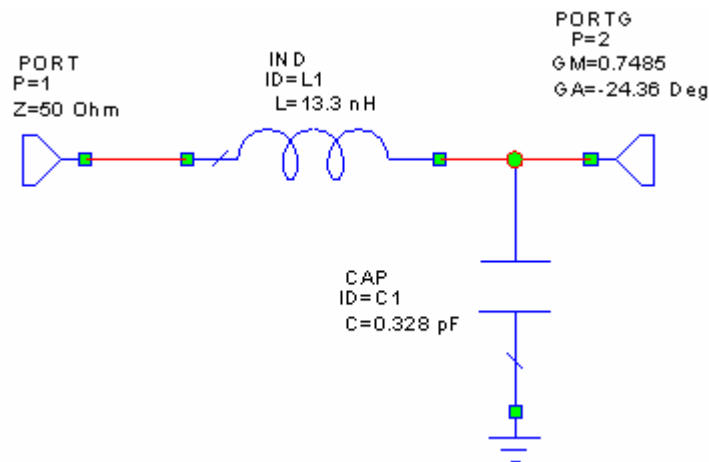


Figura 2.2-16. Esquemático para el proceso de optimización de la primera red de adaptación de entrada.

En este circuito hemos cargado el puerto de salida con $\rho_{S\text{ OPT}}^*$, ya que, por MTP, el puerto 2 ve hacia su derecha el conjugado del coeficiente de reflexión visto hacia la izquierda desde ese mismo punto. Al ser el conjugado de $\rho_{S\text{ OPT}}$, tendrá igual módulo, pero fase con signo cambiado.

Obtenemos los siguientes resultados después de optimizar con *Microwave Office*:

Frequency (MHz)	DB(S[1,1]) RED_IN_1_OPTIM	DB(S[2,1]) RED_IN_1_OPTIM	DB(S[1,2]) RED_IN_1_OPTIM	DB(S[2,2]) RED_IN_1_OPTIM
1420.4	-90.598	-3.7839e-009	-3.7839e-009	-90.598

Tabla 2.2-5. Resultados obtenidos después de optimizar la primera red de adaptación de entrada.

La adaptación a la entrada y a la salida de la red mejora notablemente después de haber cargado el puerto 2 con $\rho_{S\text{ OPT}}^*$, así como también lo hace el parámetro S_{12} . Estos resultados se podían esperar, ya que sabíamos que la adaptación a la entrada y a la salida mejoraría al realizar el paso de optimización. Los valores de L y C obtenidos después de optimizar son muy parecidos a los que teníamos antes de realizar este paso, lo que nos indica la validez de los valores de L y C obtenidos inicialmente. Obtenemos $L = 13.32\text{ nH}$ y $C = 0.3278\text{ pF}$.

2.2.2.1.1. Primera red de adaptación de entrada con red de desacoplo y red de polarización de puerta

A continuación, añadiremos al diseño ideal de la red de adaptación de entrada la red de polarización de la puerta del transistor y la red de desacoplo o bloqueo de RF. La red de polarización de puerta consiste en la resistencia de polarización de puerta, cuyo valor ya fue calculado en el apartado 2.1.2, $R_G = 47\ \Omega$. Para la red de desacoplo hay 2 posibles opciones:

- La primera está formada por una bobina de choque, L_{CHOKE} , y un condensador de pico, C_{PICO} , conectados de la siguiente manera, con la bobina conectada a la red de adaptación de entrada:

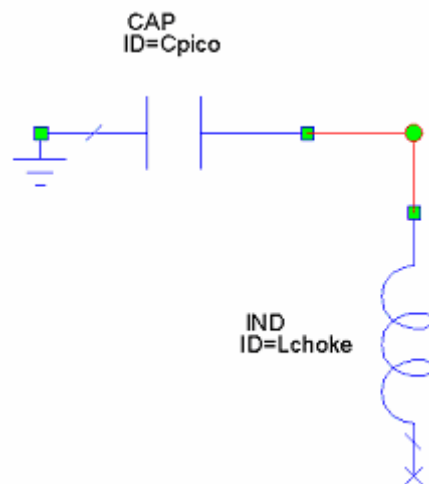


Figura 2.2-17. Primera red de desacoplo.

Si conectamos la red de polarización de puerta a la primera red de desacoplo tendremos lo siguiente:

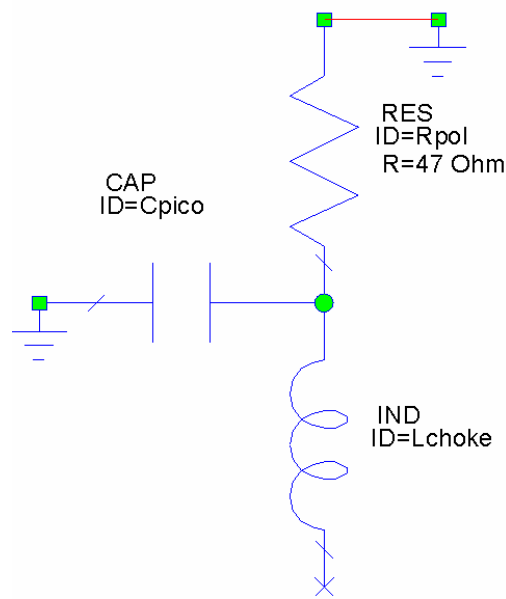


Figura 2.2-18. Primera red de desacoplo a la que se añade red de polarización de puerta.

Explicamos detalladamente el funcionamiento del circuito de desacoplo:

Si cogemos 2 líneas de transmisión de $50\ \Omega$ de impedancia característica y 180° de longitud eléctrica:

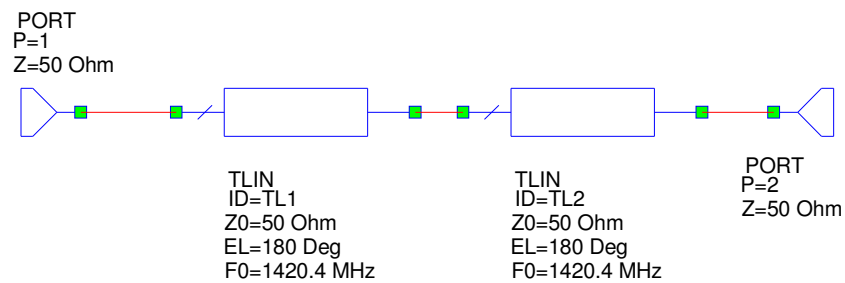


Figura 2.2-19. Circuito que representa una situación ideal.

Comprobamos que resultados obtendríamos:

Frequency (MHz)	DB(S[1,1]) Copy of prueba_Rg	DB(S[2,1]) Copy of prueba_Rg	DB(S[1,2]) Copy of prueba_Rg	DB(S[2,2]) Copy of prueba_Rg	DB(NF) Copy of prueba_Rg	DB(NFMin) Copy of prueba_Rg
1420.4	-149.98	-2.1715e-007	-2.1715e-007	-149.81	0.00021714	0

Tabla 2.2-6. Resultados obtenidos para este circuito.

Como era de esperar, obtenemos unos resultados ideales.

Insertamos ahora la resistencia de polarización de puerta, R_G .

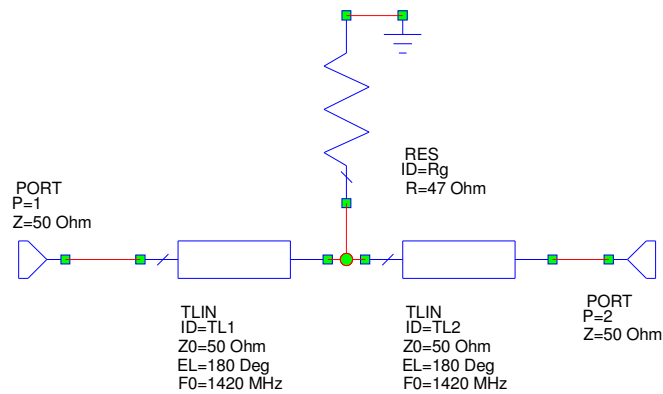


Figura 2.2-20. Circuito ideal al que se añade red de polarización de puerta.

Comprobamos que resultados se obtienen:

Frequency (MHz)	DB(S[1,1]) prueba_Rg	DB(S[2,1]) prueba_Rg	DB(S[1,2]) prueba_Rg	DB(S[2,2]) prueba_Rg	DB(NF) prueba_Rg	DB(NFMin) prueba_Rg
1420.4	-9.1878	-3.7047	-3.7047	-9.1878	3.1467	0

Tabla 2.2-7. Resultados obtenidos para circuito ideal al que se añade red de polarización de puerta.

Vemos que los resultados han empeorado de forma drástica, debido a la introducción de la resistencia de polarización.

Necesita la introducción de la red de desacoplo para que el circuito vuelva a funcionar correctamente:

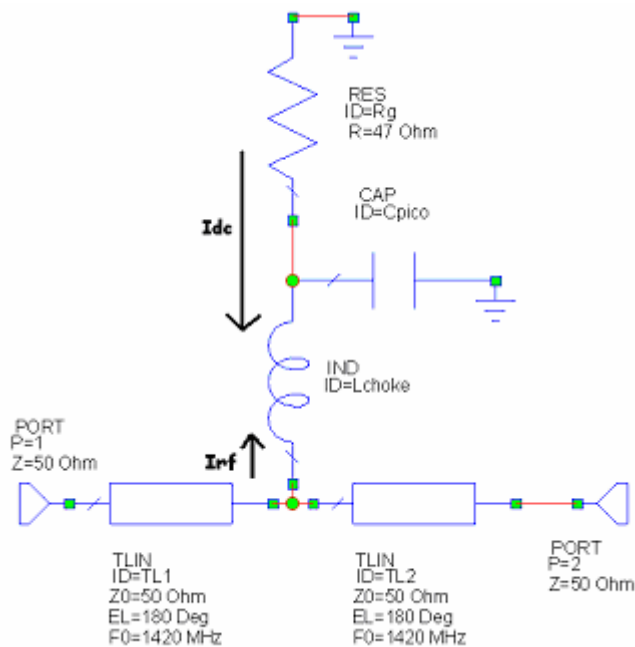


Figura 2.2-21. Circuito ideal al que se añade red de polarización de puerta y red de desacoplo.

Donde “Idc” es la corriente de continua, para $\omega = 0$, e “Irf” es la corriente de radiofrecuencia, para frecuencia, la frecuencia de trabajo, $\omega = 1420.4$ MHz.

La corriente de radiofrecuencia, “Irf”, no queremos que circule por la rama de la red de desacoplo, ya que pretendemos que toda la corriente circule hacia la red de entrada. Por tanto, como $Z_{LCHOKE} = j\omega L_{CHOKE}$, con ω elevada, y queremos que se comporte como un circuito abierto, ya que por un circuito abierto, Intensidad = 0, L_{CHOKE} debe ser muy elevada, para que Z_{LCHOKE} tienda a ∞ , circuito abierto por tanto. Sabemos también que la admitancia del condensador es $Y_{CPICO} = j\omega C_{PICO}$, con ω elevada. Queremos que esa admitancia se comporte como un cortocircuito para que, si ha entrado algo de “Irf” por la rama, a pesar de la bobina de choque, se vaya a masa y no circule por R_{POL} . Para ello, C_{PICO} debe ser muy elevado, y así Y_{CPICO} tenderá a ∞ , cortocircuito por tanto.

Por tanto, llegamos a la conclusión que tanto L_{CHOKE} como C_{PICO} deben presentar valores muy altos. Por ello cogemos los valores suministrados por el fabricante de valor más alto, que serán $L_{CHOKE} = 390$ nH, y $C_{PICO} = 33$ nF

Para estos valores, resultados obtenidos:

Frequency (MHz)	DB(S[1,1]) prueba_Rg_DESAC_	DB(S[2,1]) prueba_Rg_DESAC_	DB(S[1,2]) prueba_Rg_DESAC_	DB(S[2,2]) prueba_Rg_DESAC_	DB(NF) prueba_Rg_DESAC_	DB(NFMin) prueba_Rg_DESAC_
1420.4	-42.916	-0.00022237	-0.00022237	-42.916	4.343e-007	7.7146e-015

Tabla 2.2-8. Resultados obtenidos para circuito ideal al que se añade red de polarización de puerta y red de desacoplo.

Observamos que los resultados han mejorado considerablemente en cuanto a adaptación, ganancia y nivel de ruido respecto al caso de sólo red de polarización, por lo que se demuestra que se hace necesario añadir la red de desacoplo.

La red de adaptación, al añadirle la red de polarización de puerta y la primera red de desacoplo, queda de la siguiente forma:

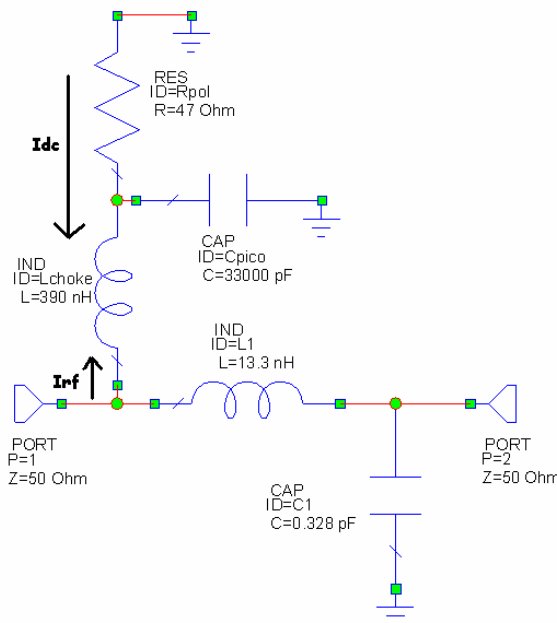


Figura 2.2-22. Primera red de adaptación de entrada a la que se añade red de polarización de puerta y primera red de desacoplo.

A este circuito se le debe añadir el condensador de bloqueo de continua, C_{DC} , cuya misión es la de evitar que circule la corriente continua, I_{DC} , hacia el puerto de entrada, y circule toda ella hacia la red de adaptación de entrada. Para el caso que nos ocupa, “Cdc” evita que “Idc” circule hacia el puerto de entrada, como podemos apreciar en la figura de abajo.

Sabemos que $Y_{CDC} = j\omega C_{DC}$, y que en DC, $Y_{CDC} = 0$, circuito abierto. En RF, Y_{CDC} debe tender a ∞ , cortocircuito, para lo que C_{DC} debe presentar un valor alto. Y_{CDC} debe ser un cortocircuito porque la red de adaptación de entrada se ha calculado con una bobina y un condensador, y no se puede añadir ningún elemento más a la red porque eso variaría todos los cálculos realizados con anterioridad.

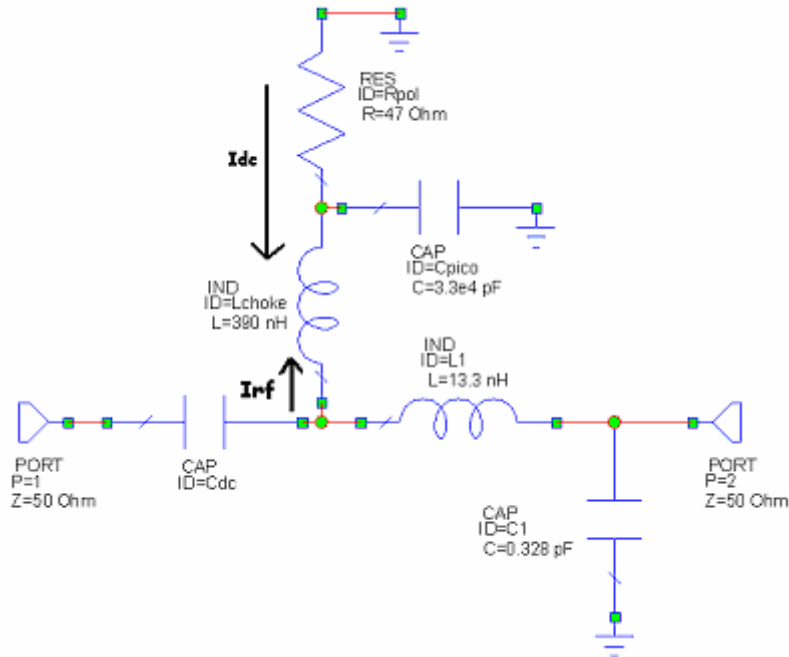


Figura 2.2-23. Primera red de entrada, polarizada con la primera red de desacoplo, a la que se añade condensador de bloqueo de continua.

Para un valor alto del condensador de bloqueo de continua, como $C_{DC} = 33$ nF, los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_IN_1_POL_1	DB(S[2,1]) RED_IN_1_POL_1	DB(S[1,2]) RED_IN_1_POL_1	DB(S[2,2]) RED_IN_1_POL_1	DB(NF) RED_IN_1_POL_1	DB(NFMin) RED_IN_1_POL_1	S[2,2] RED_IN_1_POL_1	Ang(S[2,2]) (Deg) RED_IN_1_POL_1
1420.4	-2.4964	-3.5933	-3.5933	-2.4964	2.1715e-007	0	0.7502	24.211

Tabla 2.2-9. Resultados obtenidos para la primera red de entrada, polarizada con la primera red de desacoplo, a la que se añade condensador de bloqueo de continua.

Hemos calculado el parámetro S_{22} , que me proporciona el coeficiente de reflexión ρ_{SOPT} . Teóricamente $\rho_{SOPT} = 0.74853 \angle 24.357$, por lo que el resultado obtenido, $\rho_{SOPT} = 0.7502 \angle 24.211$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de entrada es correcto. Observamos también la mala adaptación a la entrada y a la salida al cargar el puerto de salida con 50Ω .

Podemos comprobar que la red de adaptación de entrada está correctamente diseñada mediante el siguiente procedimiento:

Conectamos la red de adaptación de entrada, con su red de desacoplo, red de polarización y condensador de bloqueo de continua, al transistor con red de polarización de surtidor, para obtener el parámetro S_{22} .

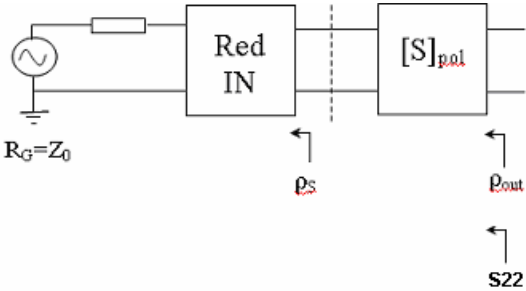


Figura 2.2-24. Diagrama de bloques de la situación descrita.

El esquemático representativo de esta situación sería el siguiente:

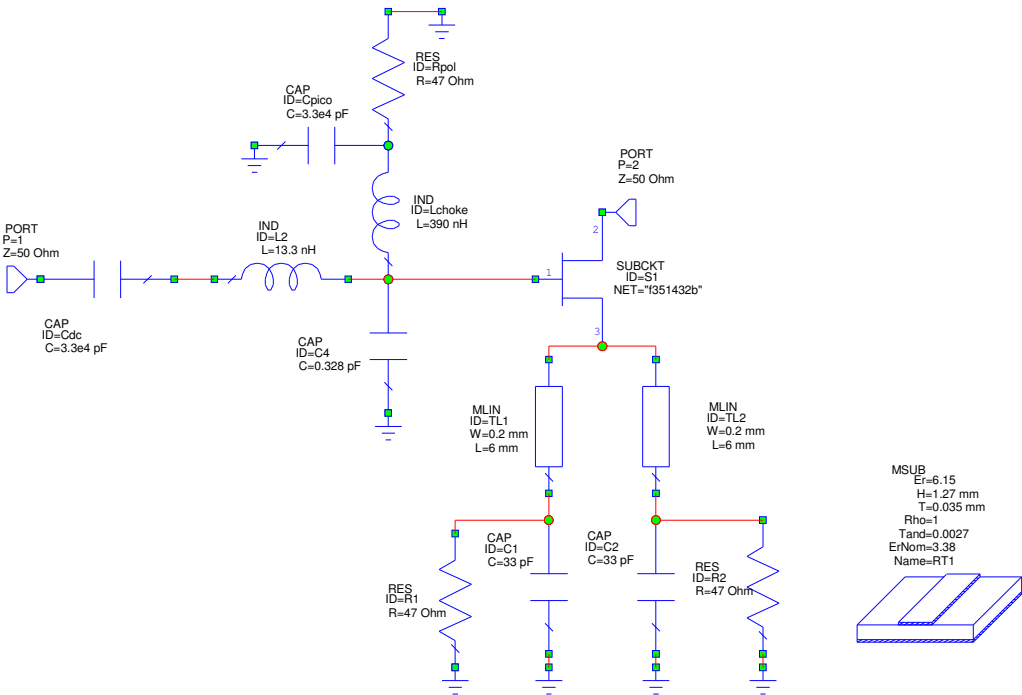


Figura 2.2-25. Esquemático para obtener el coeficiente ρ_{OUT} empleando la primera red de entrada y la primera red de desacoplo.

Si medimos el parámetro S_{22} , obtendremos el coeficiente de reflexión ρ_{OUT} . Cómo de parecido sea el coeficiente ρ_{OUT} al teórico dependerá de lo bien diseñada que esté la red de adaptación. ρ_{OUT} debería ser: $\rho_{OUT} = 0.519 \angle -39.212^\circ$, como ya habíamos obtenido y explicado anteriormente. El coeficiente obtenido mediante *Microwave Office* es:

Frequency (MHz)	S[2,2] calculo_p_out_1_POL	Ang(S[2,2]) (Deg) calculo_p_out_1_POL
1420.4	0.52272	-38.967

Tabla 2.2-10. Coeficiente ρ_{OUT} obtenido con la primera red de entrada.

Podemos observar que se trata de un resultado obtenido muy similar al teórico, por lo que la red de adaptación de entrada está bien diseñada.

- La segunda opción de red de desacoplo estará formada por dos líneas de transmisión, una de longitud $\lambda/4$, es decir, longitud eléctrica 90° , terminada en circuito abierto, y otra de longitud también $\lambda/4$, y una Z_0 alta, conectada a la red de adaptación de entrada:

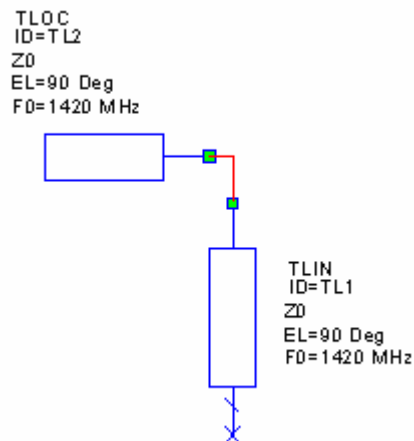


Figura 2.2-26. Segunda opción de red de desacoplo.

Si conectamos la red de polarización de puerta a la segunda red de desacoplo, tendremos lo siguiente:

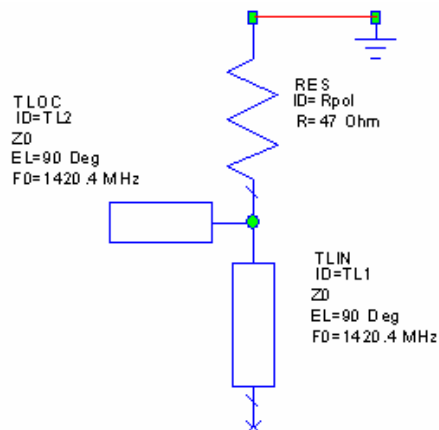


Figura 2.2-27. Segunda opción de red de desacoplo a la que se añade red de polarización de puerta.

La red de adaptación de entrada, al añadirle ahora la red de polarización de puerta y la segunda red de desacoplo, queda de la siguiente forma:

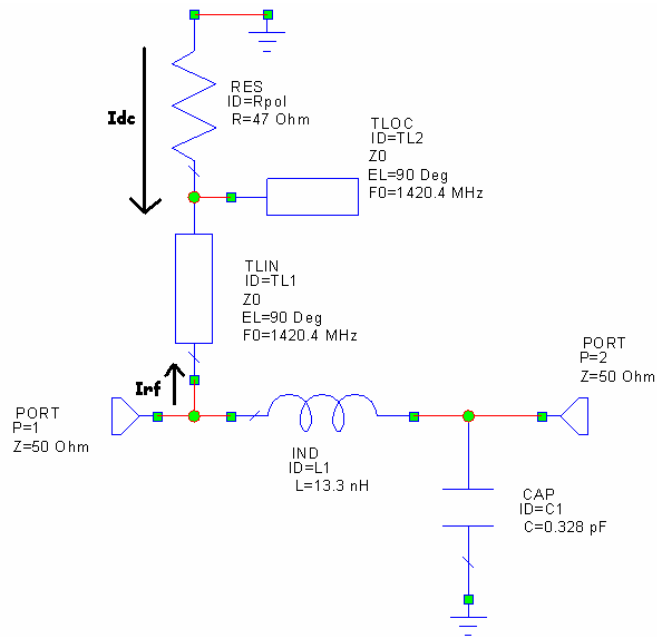


Figura 2.2-28. Primera red de adaptación de entrada a la que se añade red de polarización de puerta y segunda red de desacoplo.

Los valores de impedancia característica de las líneas de transmisión los determinamos de forma experimental, quedándonos con aquellos valores que nos proporcionan unos mejores resultados de adaptación y nivel de ruido. Estos valores son de $Z_0 = 125\ \Omega$ para la primera línea y $Z_0 = 50\ \Omega$ para la línea acabada en circuito abierto.

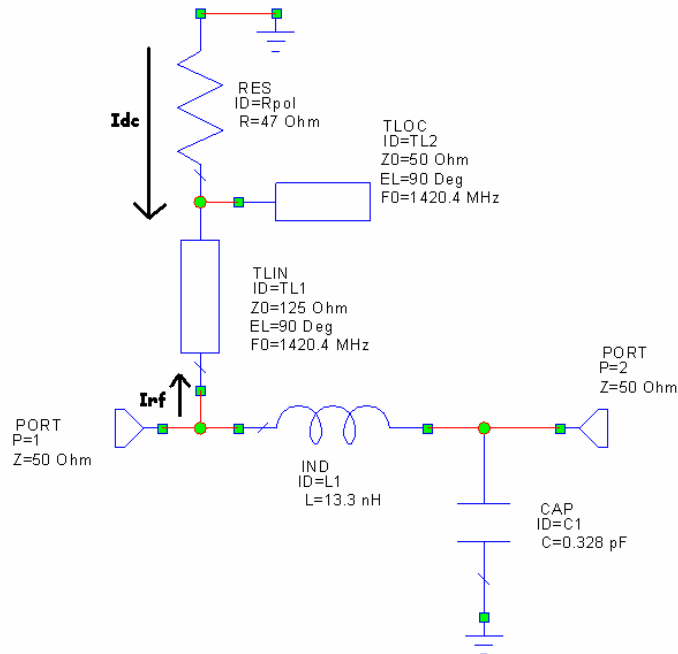


Figura 2.2-29. Primera red de entrada polarizada con los valores de las líneas de la segunda red de desacoplo.

A este circuito se le debe añadir el condensador de bloqueo de continua, C_{DC} .

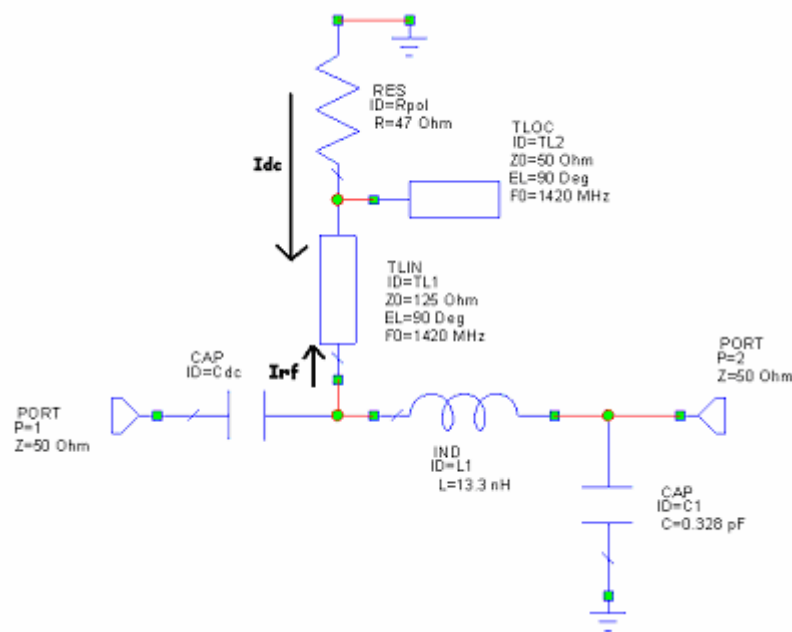


Figura 2.2-30. Primera red de entrada, polarizada con la segunda red de desacoplo, a la que se añade condensador de bloqueo de continua.

Para un valor alto del condensador de bloqueo de continua, como $C_{DC} = 33 \text{ nF}$, los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_IN_1_POL_2	DB(S[2,1]) RED_IN_1_POL_2	DB(S[1,2]) RED_IN_1_POL_2	DB(S[2,2]) RED_IN_1_POL_2	DB(NF) RED_IN_1_POL_2	DB(NFMn) RED_IN_1_POL_2	S[2,2] RED_IN_1_POL_2	Ang(S[2,2]) (Deg) RED_IN_1_POL_2
1420.4	-2.5213	-3.5615	-3.5615	-2.5213	2.1715e-007	9.6433e-016	0.74806	24.388

Tabla 2.2-11. Resultados obtenidos para la primera red de entrada, polarizada con la segunda red de desacoplo, a la que se añade condensador de bloqueo de continua.

Hemos calculado el parámetro S_{22} , que me proporciona el coeficiente de reflexión ρ_{SOPT} . Teóricamente $\rho_{SOPT} = 0.74853 \angle 24.357$, por lo que el resultado obtenido, $\rho_{SOPT} = 0.74806 \angle 24.388$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de entrada es correcto. Observamos también la mala adaptación a la entrada y a la salida al cargar el puerto de salida con 50Ω .

Podemos comprobar que la red de adaptación de entrada está correctamente diseñada mediante el procedimiento descrito anteriormente:

Conectamos la red de adaptación de entrada, con su red de desacoplo, red de polarización y condensador de bloqueo de continua, al transistor con red de polarización de surtidor, para obtener el parámetro S_{22} .

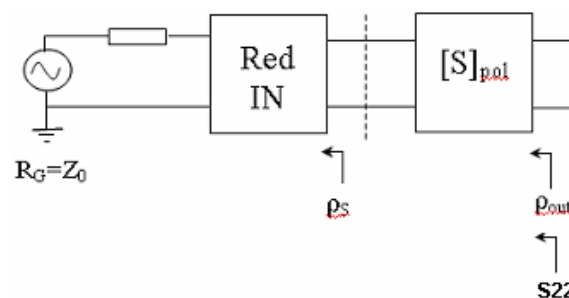


Figura 2.2-31. Esquema representativo de la situación descrita.

El esquemático representativo de esta situación sería el siguiente:

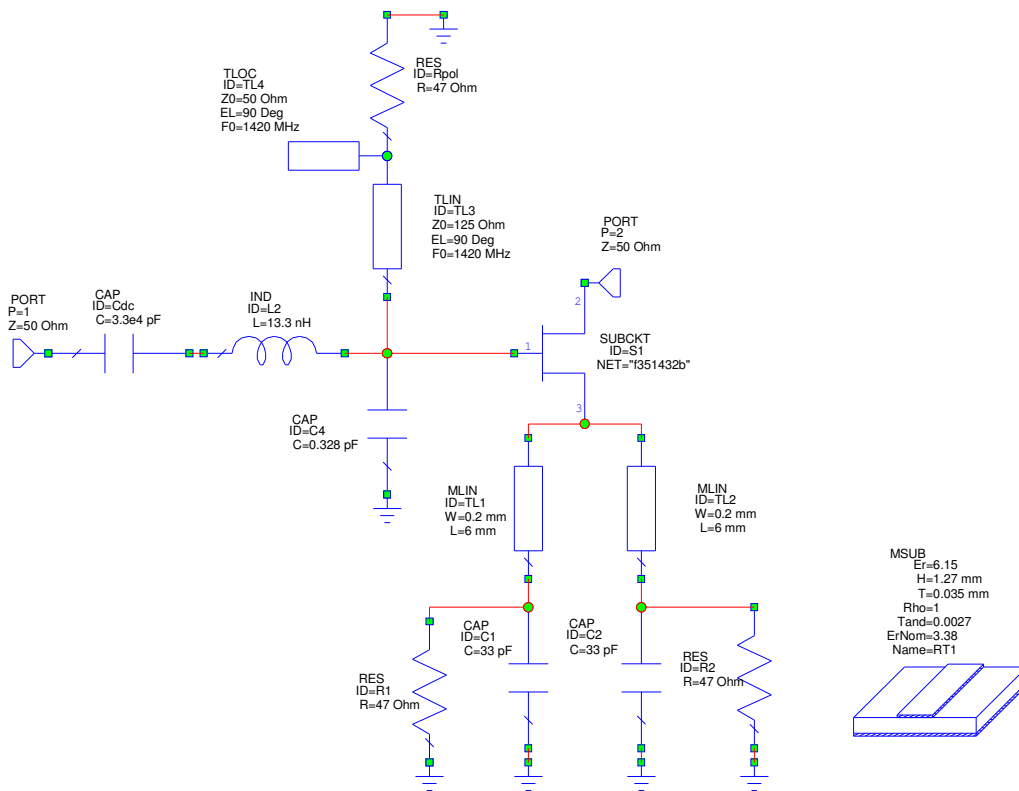


Figura 2.2-32. Esquemático para obtener el coeficiente ρ_{OUT} empleando la primera red de entrada y la segunda red de desacoplo.

Si medimos el parámetro S_{22} , obtendremos el coeficiente de reflexión ρ_{OUT} . Como de parecido sea el coeficiente ρ_{OUT} al teórico dependerá de lo bien diseñada que esté la red de adaptación. ρ_{OUT} debería ser: $\rho_{OUT} = 0.519 \angle -39.212^\circ$, como ya habíamos obtenido y explicado anteriormente:

El coeficiente ρ_{OUT} obtenido mediante *Microwave Office* es el siguiente:

Frequency (MHz)	S[2,2] calculo_p_out_1_POL	Ang(S[2,2]) (Deg) calculo_p_out_1_POL
1420.4	0.52272	-38.976

Tabla 2.2-12. Coeficiente ρ_{OUT} para la primera red de entrada y la segunda red de desacoplo.

Podemos observar que se trata de un resultado obtenido muy similar al teórico, por lo que la red de adaptación de entrada está bien diseñada.

2.2.2.2. Segunda red de adaptación de entrada

Analizamos ahora la segunda red de adaptación de entrada que podemos diseñar teniendo en cuenta el valor de $\rho_{S OPT}$. Esta red de adaptación corresponde a la red tipo 2 de la figura 2.2-10:

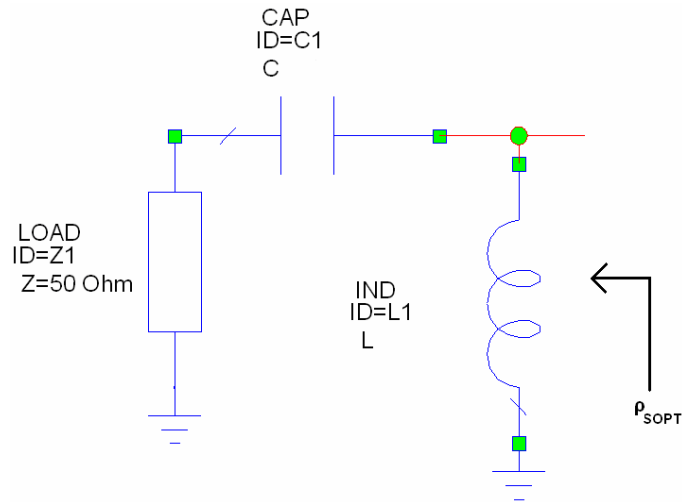


Figura 2.2-33. Segunda red de adaptación de entrada.

La impedancia que ve $\rho_{S\ OPT}$ es $Z_{S\ OPT}$, resultado de asociar C y los 50Ω del puerto de entrada en serie, y esta impedancia resultante en paralelo con L.

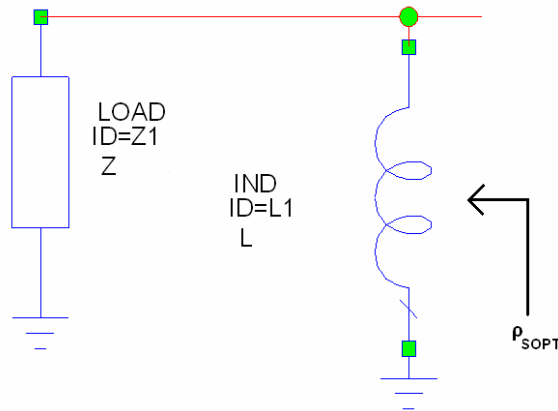


Figura 2.2-34. Segunda red de adaptación de entrada simplificada.

$Z_{SOPT} = \left(50 + \frac{1}{j\omega C} \right) // j\omega L = 111.75 + 157.15j$, resultado de desnormalizar la impedancia normalizada $\overline{Z_{SOPT}} = 2.235 + 3.143j$ con respecto a $Z_0 = 50\Omega$.

Al tratarse de impedancias en paralelo, podemos trabajar con admitancias, mediante la relación $Y=1/Z$, y así poder sumar las admitancias en paralelo. Nos queda:

$$Y_{SOPT} = Y_X + \frac{1}{j\omega L} = 3.005 \cdot 10^{-3} - j 4.226 \cdot 10^{-3}, \text{ siendo } Y_X = \frac{1}{50 + \frac{1}{j\omega C}}$$

Vemos que $Y_{S\ OPT}$ tiene parte real y parte imaginaria, y su parte real sólo puede venir de la parte real de Y_X , con lo que, multiplicando numerador y denominador por el conjugado del denominador, nos quitamos la “j” del denominador y llegamos a que $C = 0.942$ pF.

Por otro lado, llegamos a que $\text{Im}(Y_X) + \omega C = \text{Im}(Y_{S\ OPT})$ y, habiendo calculado el valor de L anteriormente, concluimos que $L = 9.855$ nH.

Hemos obtenido los valores de los componentes de la red de adaptación mediante cálculo teórico. Ahora comprobamos con simulaciones que los valores de L y C obtenidos son correctos.

En el circuito anterior, una vez hemos introducido los valores calculados de L y C, medimos el parámetro S_{22} , que nos dará el valor del coeficiente $\rho_{S\text{ OPT}}$:

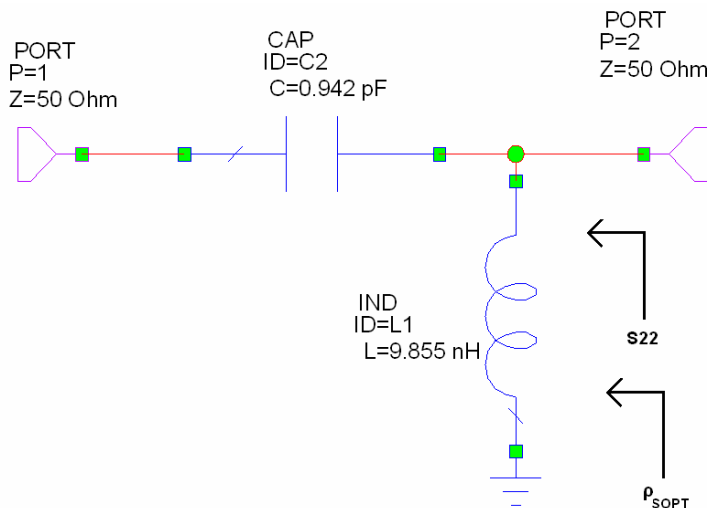


Figura 2.2-35. Esquemático para obtener el coeficiente $\rho_{S\text{ OPT}}$ empleando la segunda red de entrada.

El coeficiente $\rho_{S\text{ OPT}}$ obtenido es:

Frequency (MHz)	S[2,2] RED_IN_2	Ang(S[2,2]) (Deg) RED_IN_2
1420.4	0.74885	24.368

Tabla 2.2-13. Coeficiente $\rho_{S\text{ OPT}}$ obtenido empleando la segunda red de entrada.

Resultado obtenido muy parecido al teórico: $\rho_{S\text{ OPT}} = 0.74853 \angle 24.357$, por lo que podemos concluir que los valores de L y C obtenidos de forma teórica son correctos.

Obtenemos los valores de los parámetros que me indicarán cómo es la adaptación a la entrada y a la salida de la red, S_{11} y S_{22} respectivamente, así como su ganancia, S_{21} .

Frequency (MHz)	S[2,2] RED_IN_2	Ang(S[2,2]) (Deg) RED_IN_2	DB(S[1,1]) RED_IN_2	DB(S[2,1]) RED_IN_2	DB(S[1,2]) RED_IN_2	DB(S[2,2]) RED_IN_2
1420.4	0.74885	24.368	-2.5121	-3.5731	-3.5731	-2.5121

Tabla 2.2-14. Parámetros S obtenidos para la segunda red de adaptación de entrada.

Podemos apreciar que la adaptación a la entrada y a la salida de la red no es muy alta. Esto es debido a que no hemos cargado el puerto de salida con lo que realmente ve la red hacia su derecha, que sería el equivalente a $\rho_{S\text{ OPT}}^*$, sino con 50 Ω . Debemos también proceder a optimizar los valores de L y C, para intentar conseguir Máxima Transferencia de Potencia (MTP), es decir, S_{11} y $S_{22} = -\infty$ dB.

El proceso de optimización constituye la 3ª y última forma de comprobar que los valores obtenidos para la red de salida nos proporcionan el valor de $\rho_{S\text{ OPT}}$ buscado. Tendremos el siguiente esquemático:

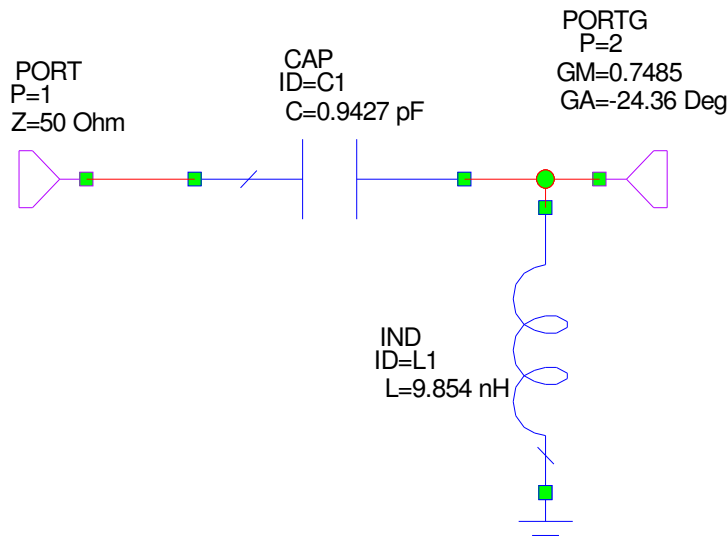


Figura 2.2-36. Esquemático para el proceso de optimización de la segunda red de adaptación de entrada.

En este circuito hemos cargado el puerto de salida con $\rho_{S\text{ OPT}}^*$, ya que, por MTP, el puerto 2 ve hacia su derecha el conjugado del coeficiente de reflexión visto hacia la izquierda desde ese mismo punto. Al ser el conjugado de $\rho_{S\text{ OPT}}$, tendrá igual módulo, pero la fase con signo cambiado.

Obtenemos los siguientes resultados después de optimizar con *Microwave Office*:

Frequency (MHz)	DB(S[1,1]) RED_IN_2_OPTIM	DB(S[2,1]) RED_IN_2_OPTIM	DB(S[1,2]) RED_IN_2_OPTIM	DB(S[2,2]) RED_IN_2_OPTIM
1420.4	-85.113	-1.338e-008	-1.338e-008	-85.113

Tabla 2.2-15. Resultados obtenidos después de optimizar la segunda red de entrada.

La adaptación a la entrada y a la salida de la red mejora notablemente después de haber cargado el puerto 2 con $\rho_{S\text{ OPT}}^*$, así como también lo hace el parámetro S_{12} . Estos resultados se podían esperar, ya que sabíamos que la adaptación a la entrada y a la salida mejoraría al realizar el paso de optimización. Los valores de L y C obtenidos después de optimizar son muy parecidos a los que teníamos antes de realizar este paso, lo que nos indica la validez de los valores de L y C obtenidos inicialmente. Obtenemos que $L = 9.854\text{ nH}$ y $C = 0.9427\text{ pF}$.

2.2.2.2.1. Segunda red de adaptación de entrada con red de desacoplo y red de polarización de puerta

A continuación, añadiremos al diseño ideal de la segunda red de adaptación de entrada la red de polarización de la puerta del transistor, más la red de desacoplo o bloqueo de RF, como ya hicimos para la primera red de adaptación de entrada.

La red de adaptación, al añadirle la red de polarización de puerta y la primera red de desacoplo, queda de la siguiente forma:

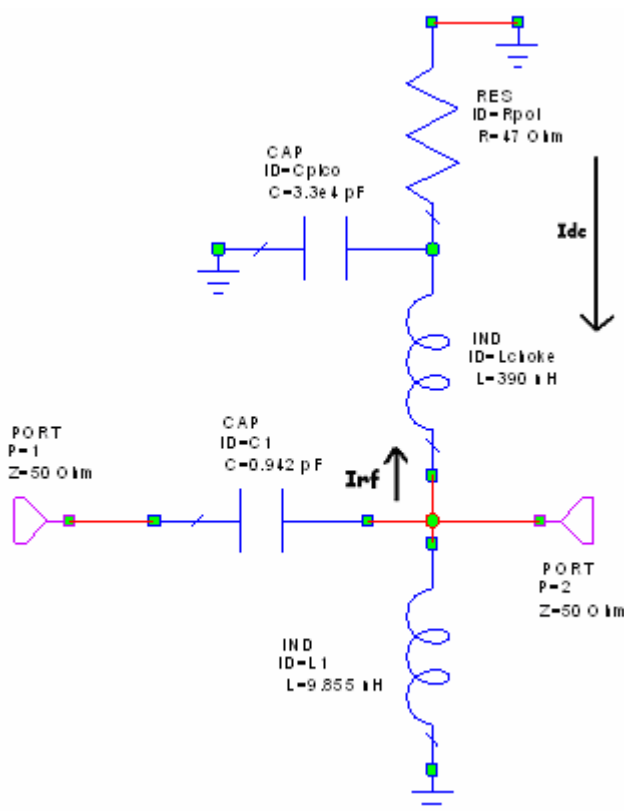


Figura 2.2-37. Segunda red de adaptación de entrada a la que se añade red de polarización de puerta y primera red de desacoplo.

A este circuito no es necesario añadirle el condensador de bloqueo de continua, C_{DC} , ya que el mismo condensador de la red de adaptación realiza la función del condensador de bloqueo de continua, evitar que la corriente continua se desvíe hacia el puerto de entrada.

Los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_IN_2_POL_1	DB(S[2,1]) RED_IN_2_POL_1	DB(S[1,2]) RED_IN_2_POL_1	DB(S[2,2]) RED_IN_2_POL_1	DB(NF) RED_IN_2_POL_1	DB(NFMn) RED_IN_2_POL_1	S[2,2] RED_IN_2_POL_1	Ang(S[2,2]) (Deg) RED_IN_2_POL_1
1420.4	-2.4966	-3.593	-3.593	-2.4966	2.9281e-011	0	0.75019	25.967

Tabla 2.2-16. Resultados obtenidos para la segunda red de adaptación de entrada a la que se añade red de polarización de puerta y primera red de desacoplo.

Hemos calculado el parámetro S_{22} , que me proporciona el coeficiente de reflexión ρ_{SOPT} . Teóricamente $\rho_{SOPT} = 0.74853 \angle 24.357$, por lo que el resultado obtenido, $\rho_{SOPT} = 0.7502 \angle 25.967$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de entrada es correcto. Observamos también la mala adaptación a la entrada y a la salida al cargar el puerto de salida con 50Ω .

Podemos comprobar que la red de adaptación de entrada está correctamente diseñada mediante el siguiente procedimiento:

Conectamos la red de adaptación de entrada, con su red de desacoplo y red de polarización, al transistor con red de polarización de surtidor, para obtener el parámetro S_{22} .

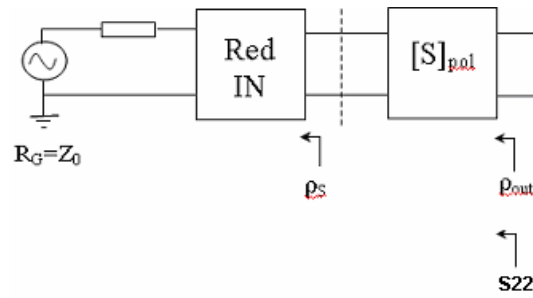


Figura 2.2-38. Diagrama de bloques de la situación descrita.

El esquemático representativo de esta situación sería el siguiente:

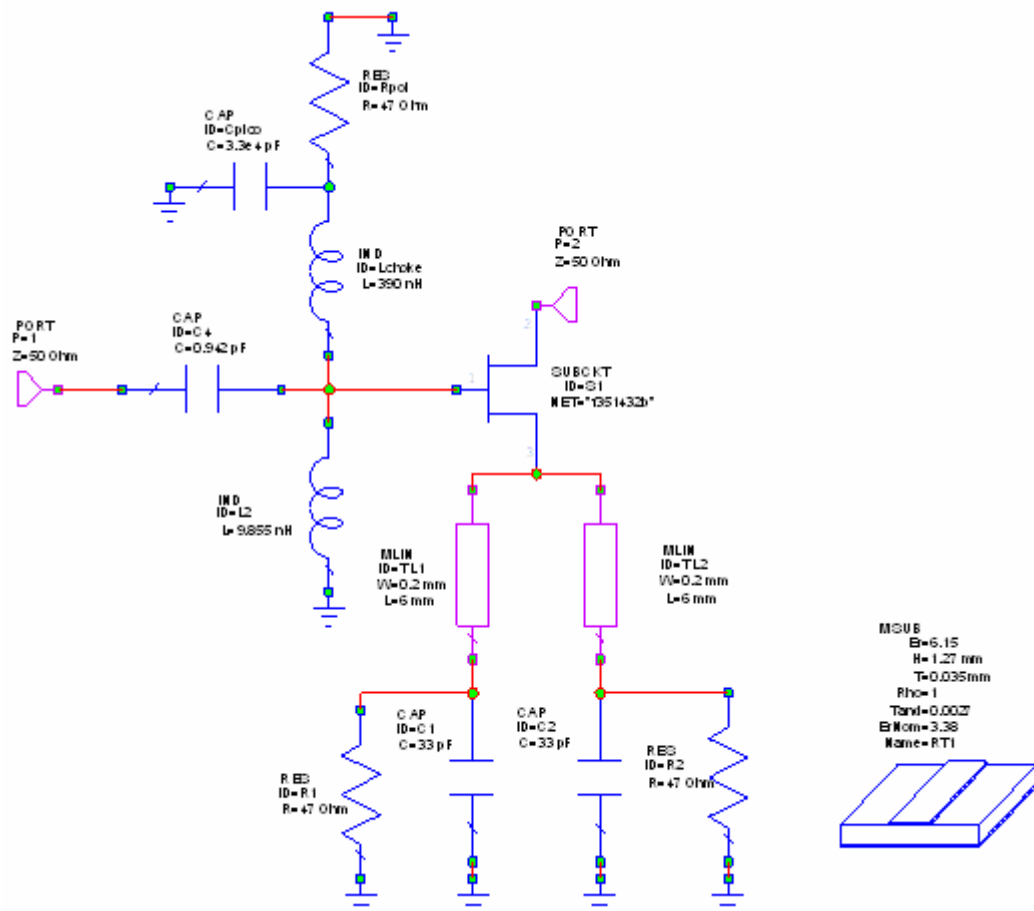


Figura 2.2-39. Esquemático para obtener el coeficiente p_{OUT} empleando la segunda red de entrada y primera red de desacoplo.

Si medimos el parámetro S_{22} , obtendremos el coeficiente de reflexión p_{OUT} . Como de parecido sea el coeficiente p_{OUT} al teórico dependerá de lo bien diseñada que esté la red de adaptación. p_{OUT} debería ser: $p_{OUT} = 0.519 \angle -39.212^\circ$, como ya habíamos obtenido y explicado anteriormente:

El coeficiente p_{OUT} obtenido mediante *Microwave Office* es el siguiente:

Frequency (MHz)	S[2,2] calculo_p out_2_POL	Ang(S[2,2]) (Deg) calculo_p out_2_POL
1420.4	0.54415	-39.362

Tabla 2.2-17. Coeficiente ρ_{OUT} para la segunda red de entrada y primera red de desacoplo.

Podemos observar que se trata de un resultado obtenido muy similar al teórico, por lo que la red de adaptación de entrada está bien diseñada.

- La red de adaptación de entrada, al añadirle ahora la red de polarización de puerta y la segunda red de desacoplo, queda de la siguiente forma:

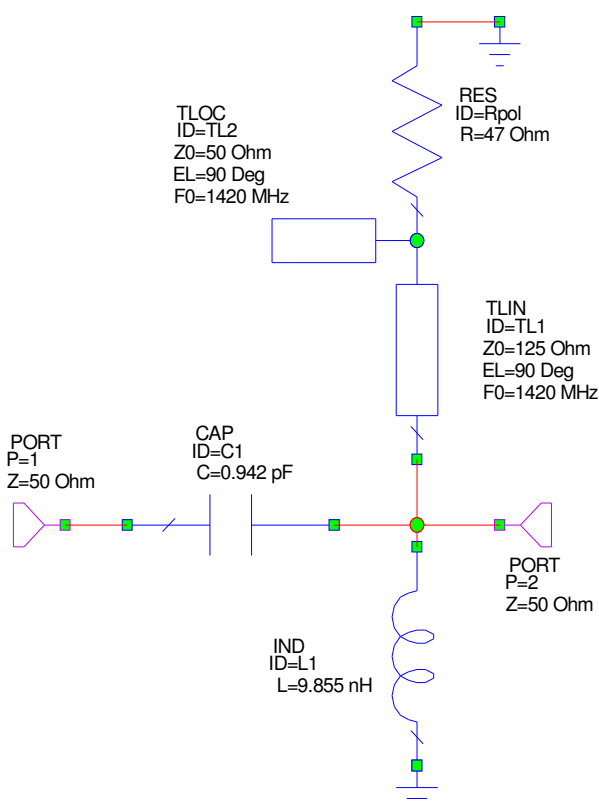


Figura 2.2-40. Segunda red de adaptación de entrada a la que se añade red de polarización de puerta y segunda red de desacoplo.

Los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_IN_2_POL_2	DB(S[2,1]) RED_IN_2_POL_2	DB(S[1,2]) RED_IN_2_POL_2	DB(S[2,2]) RED_IN_2_POL_2	DB(NF) RED_IN_2_POL_2	DB(NFMin) RED_IN_2_POL_2	S[2,2] RED_IN_2_POL_2	Ang(S[2,2]) (Deg) RED_IN_2_POL_2
1420.4	-2.5121	-3.5731	-3.5731	-2.5121	0	0	0.74885	24.368

Tabla 2.2-18. Resultados obtenidos para la segunda red de adaptación de entrada a la que se añade red de polarización de puerta y segunda red de desacoplo.

Hemos calculado el parámetro S_{22} , que me proporciona el coeficiente de reflexión ρ_{SOPT} . Teóricamente $\rho_{SOPT} = 0.74853 \angle 24.357$, por lo que el resultado obtenido, $\rho_{SOPT} = 0.74885 \angle 24.368$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de entrada es correcto.

Conectamos la red de adaptación de entrada, con su red de desacoplo y red de polarización al transistor con red de polarización de surtidor, para obtener el parámetro S_{22} .

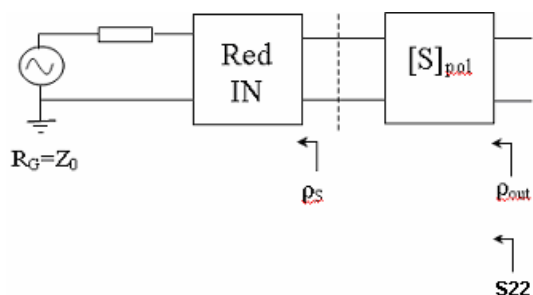


Figura 2.2-41. Diagrama de bloques de la situación descrita.

El esquemático representativo de esta situación sería el siguiente:

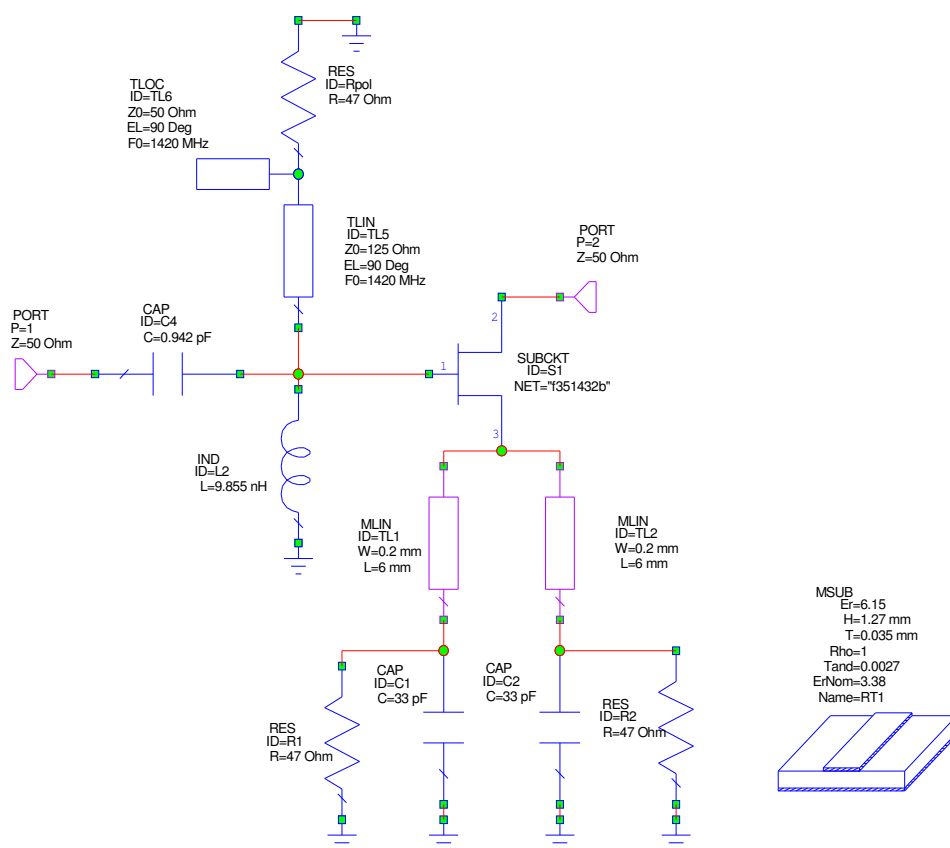


Figura 2.2-42. Esquemático para obtener el coeficiente ρ_{OUT} empleando la segunda red de entrada y segunda red de desacoplo.

Si medimos el parámetro S_{22} , obtendremos el coeficiente de reflexión ρ_{OUT} . Cómo de parecido sea el coeficiente ρ_{OUT} al teórico dependerá de lo bien diseñada que esté la red de adaptación. ρ_{OUT} debería ser: $\rho_{OUT} = 0.519 \angle -39.212^\circ$, como ya habíamos obtenido y explicado anteriormente:

El coeficiente ρ_{OUT} obtenido mediante *Microwave Office* es el siguiente:

Frequency (MHz)	S[2,2] calculo_p_out_2_POL	Ang(S[2,2]) (Deg) calculo_p_out_2_POL
1420.4	0.52282	-39.006

Tabla 2.2-19. Coeficiente ρ_{OUT} obtenido para la segunda red de entrada y segunda red de desacoplo.

Podemos observar que se trata de un resultado obtenido muy similar al teórico, por lo que la red de adaptación de entrada está bien diseñada.

2.2.3. Diseño ideal de la red de adaptación de salida

Nuestro objetivo ahora será diseñar una red de adaptación de salida que nos permita conseguir el ρ_{OUT}^* calculado anteriormente, alcanzando las mejores prestaciones en cuanto a adaptación a la entrada y a la salida, y factor de ruido posibles.

La red de adaptación de salida no influirá en el factor de ruido del amplificador final.

Recordar que ρ_{OUT}^* lo habíamos obtenido anteriormente, siendo $\rho_{OUT}^* = 0.52117 \angle 39.21^\circ$, en forma compleja, $\rho_{OUT}^* = 0.404 + 0.329j$. Este coeficiente nos determinará qué redes de adaptación de salida se van a poder diseñar y cuáles no, según explicamos ya para la red de entrada.

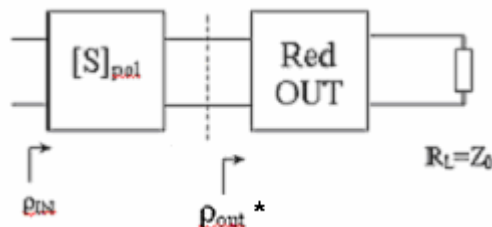


Figura 2.2-43. Diseño de la red de adaptación de salida según el valor de ρ_{OUT}^* .

Podemos obtener la impedancia normalizada $\overline{Z_{OUT}}^*$ a partir del coeficiente de reflexión mediante la expresión:

$$\overline{Z_{SOPT}} = \frac{1 + \rho_{OUT}^*}{1 - \rho_{OUT}^*} = 1.572 + 1.42j$$

Situamos $\overline{Z_{OUT}}^* = 1.572 + 1.42j$ en la Carta de Smith, teniendo en cuenta que su representación será el punto de unión del círculo de parte real 1.572 y el círculo de parte imaginaria 1.42.

A continuación podemos apreciar diferentes posibles diseños de redes de adaptación de salida, con el esquemático de la red y su representación en la carta de Smith. En esta

representación la zona interesante, útil, es la que queda comprendida dentro de la región delimitada por la línea verde. Esto quiere decir que, si $\overline{Z_{OUT}}^*$, representada en la carta de Smith mediante un punto rojo, queda dentro de la zona comprendida por la línea verde, esa red de adaptación se podrá diseñar, mientras que si el punto rojo queda fuera de la zona delimitada, esa red no se podrá diseñar, ya que obtendremos valores de inductancia o capacidad negativos, hecho que no se puede dar en la práctica.

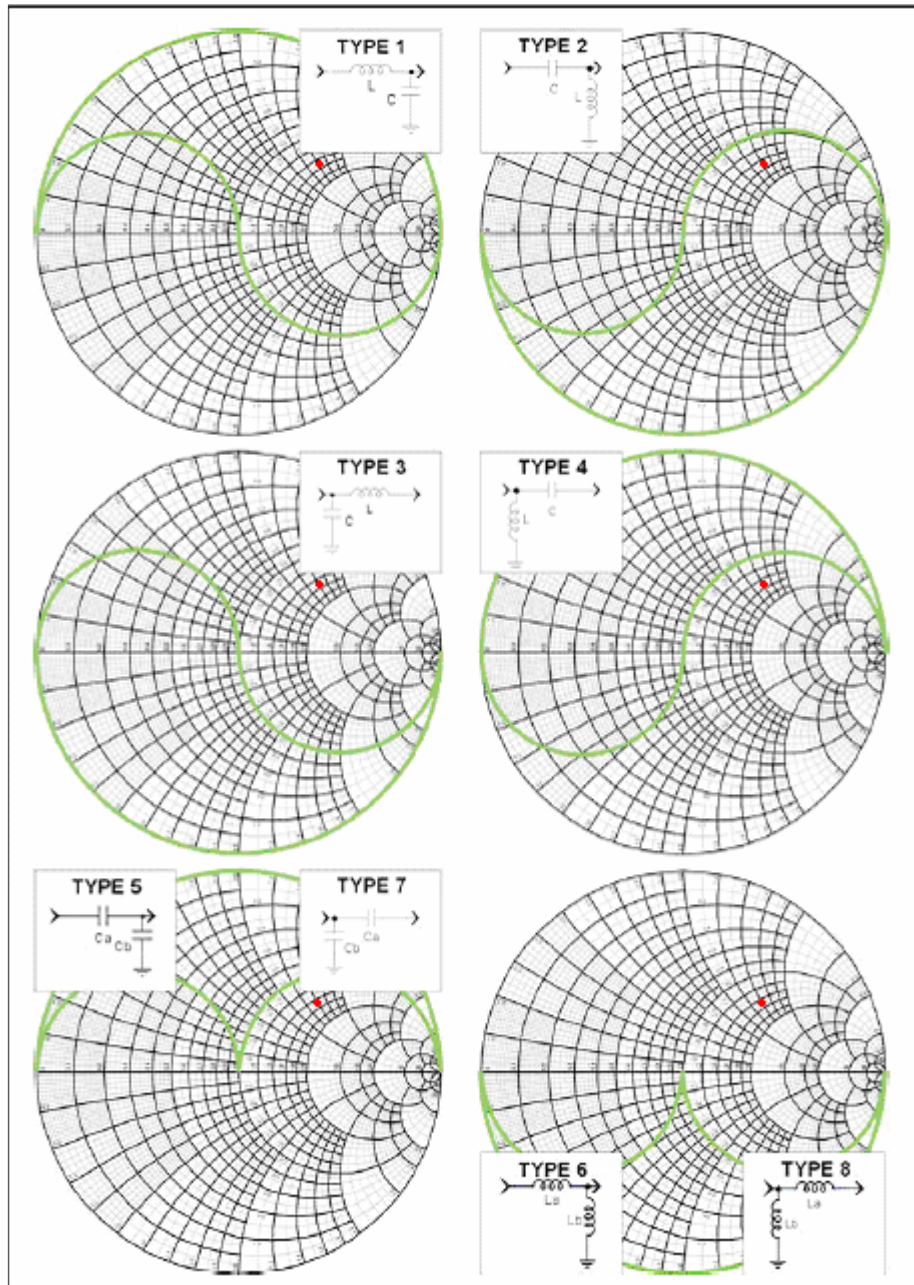


Figura 2.2-44. Posibles redes de adaptación de salida con la zona estable delimitada.

En este caso, según apreciamos en la figura de arriba, podemos decir que sólo podremos diseñar dos redes de adaptación de salida, la red tipo 1 y la red tipo 2.

2.2.3.1. Primera red de adaptación de salida

Esta red de adaptación corresponde a la red tipo 1 de la figura 2.2-44:

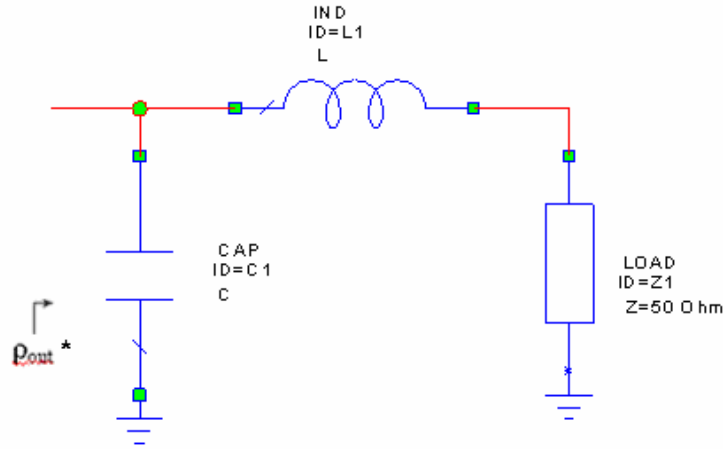


Figura 2.2-45. Primera red de adaptación de salida.

La impedancia que ve p_{OUT} es Z_{OUT}^* , resultado de asociar L y los 50Ω del puerto de salida en serie, y esta impedancia resultante en paralelo con C .

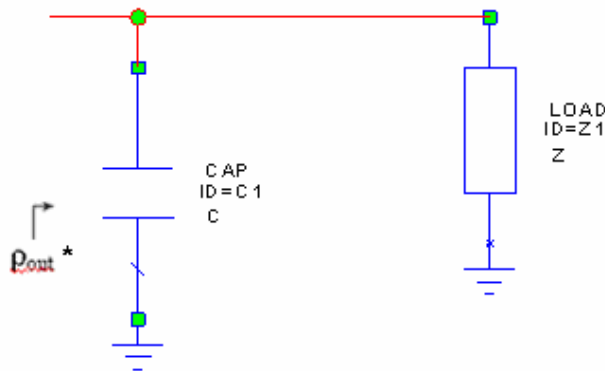


Figura 2.2-46. Primera red de adaptación de salida simplificada.

$Z_{OUT}^* = (50 + j\omega L) // \frac{1}{j\omega C} = 78.6 + j71$, resultado de desnormalizar la impedancia normalizada $\overline{Z_{OUT}^*} = 1.572 + 1.42j$ con respecto a $Z_0 = 50\Omega$.

Al tratarse de impedancias en paralelo, podemos trabajar con admitancias, mediante la relación $Y=1/Z$, y así poder sumar las admitancias en paralelo. Nos queda:

$$Y_{OUT}^* = Y_X + j\omega C = 7.006 \cdot 10^{-3} - j 6.328 \cdot 10^{-3}, \text{ siendo } Y_X = \frac{1}{50 + j\omega L}$$

Vemos que Y_{OUT}^* tiene parte real y parte imaginaria, y su parte real sólo puede venir de la parte real de Y_X , con lo que, multiplicando numerador y denominador por el conjugado del denominador, nos quitamos la “j” del denominador y llegamos a que $L = 7.63 \text{ nH}$.

Por otro lado, llegamos a que $\text{Im}(Y_X) + \omega C = \text{Im}(Y_{\text{OUT}}^*)$ y, habiendo calculado el valor de L anteriormente, concluimos que $C = 0.36 \text{ pF}$.

Hemos obtenido los valores de los componentes de la red de adaptación mediante cálculo teórico. Ahora comprobamos con simulaciones que los valores de L y C obtenidos son correctos.

En el circuito anterior, una vez hemos introducido los valores calculados de L y C , medimos el parámetro S_{11} , que nos dará el valor del coeficiente ρ_{OUT}^* :

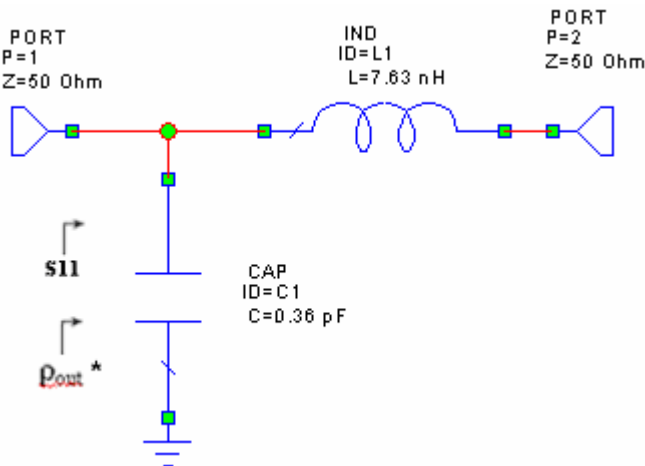


Figura 2.2-47. Esquemático para la obtención de ρ_{OUT}^* empleando la primera red de adaptación de salida.

El coeficiente ρ_{OUT}^* obtenido es:

Frequency (MHz)	$ S[1,1] $ RED_OUT_1	$\text{Ang}(S[1,1])$ (Deg) RED_OUT_1
1420.4	0.52108	39.155

Tabla 2.2-20. Coeficiente ρ_{OUT}^* obtenido para la primera red de adaptación de salida.

Resultado obtenido muy parecido al teórico: $\rho_{\text{OUT}}^* = 0.52117 \angle 39.21^\circ$, por lo que podemos concluir que los valores de L y C obtenidos de forma teórica son correctos.

Obtenemos los valores de los parámetros que me indicarán cómo es la adaptación a la entrada y a la salida de la red, S_{11} y S_{22} respectivamente, así como su ganancia, S_{21} .

Frequency (MHz)	$ S[1,1] $ RED_OUT_1	$\text{Ang}(S[1,1])$ (Deg) RED_OUT_1	$\text{DB}(S[1,1])$ RED_OUT_1	$\text{DB}(S[2,1])$ RED_OUT_1	$\text{DB}(S[1,2])$ RED_OUT_1	$\text{DB}(S[2,2])$ RED_OUT_1
1420.4	0.52108	39.155	-5.662	-1.3758	-1.3758	-5.662

Tabla 2.2-21. Parámetros S obtenidos para la primera red de salida.

Podemos apreciar en la figura de arriba que la adaptación a la entrada y a la salida de la red no es muy buena. Esto es debido a que no hemos cargado el puerto de salida con lo que realmente ve la red hacia su izquierda, que sería el equivalente a ρ_{OUT} , sino con 50Ω . Debemos también proceder a optimizar los valores de L y C , para intentar conseguir Máxima Transferencia de Potencia (MTP), es decir, S_{11} y $S_{22} = -\infty \text{ dB}$.

Definimos como parámetros a optimizar S_{11} y S_{22} , mediante la opción “*Optimizer Goals*”, “*Add Opt Goal*”, con $|S_{11}|$ y $|S_{22}| = -100$ dB:

El proceso de optimización se efectúa de forma análoga a como fue descrito en la sección anterior para la red de adaptación de entrada.

El proceso de optimización constituye la 3ª y última forma de comprobar que los valores obtenidos para la red de salida nos proporcionan el valor de ρ_{OUT}^* buscado. Tendremos el siguiente circuito, en el que hemos cargado el puerto de entrada con ρ_{OUT} , situación que nos permitirá conocer realmente como es la adaptación a la entrada y salida de la red.

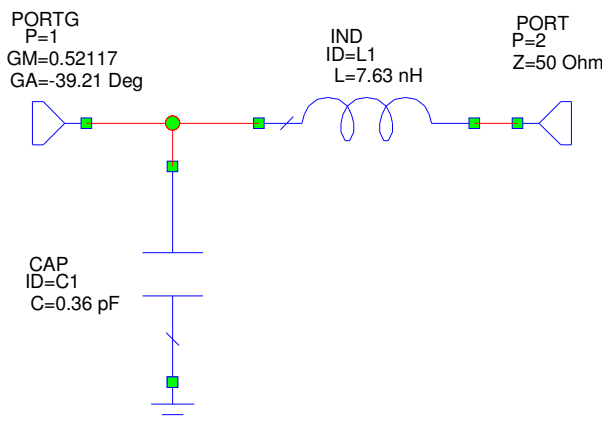


Figura 2.2-48. Esquemático para el proceso de optimización de la primera red de adaptación de salida.

En este circuito hemos cargado el puerto de entrada con ρ_{OUT} , ya que, por MTP, el puerto 1 ve hacia su izquierda el conjugado del coeficiente de reflexión visto hacia la derecha desde ese mismo punto. Al ser ρ_{OUT} , tendrá igual módulo, y la fase con signo cambiado respecto a ρ_{OUT}^* .

Obtenemos los siguientes resultados al simular con *Microwave Office*:

Frequency (MHz)	DB(S[1,1]) RED_OUT_1_OPTIM	DB(S[2,1]) RED_OUT_1_OPTIM	DB(S[1,2]) RED_OUT_1_OPTIM	DB(S[2,2]) RED_OUT_1_OPTIM
1420.4	-92.364	-2.5201e-009	-2.5201e-009	-92.364

Tabla 2.2-22. Resultados obtenidos después de optimizar la primera red de salida.

La adaptación a la entrada y a la salida de la red mejora considerablemente después de haber cargado el puerto 1 con ρ_{OUT} , así como también lo hace el parámetro S_{12} . Esta situación era de esperar, ya que sabíamos que la adaptación a la entrada y a la salida mejoraría al realizar el paso de optimización. Los valores de L y C obtenidos después de optimizar son muy parecidos a los que teníamos antes de realizar este paso, lo que nos indica la validez de los valores de L y C obtenidos inicialmente. Obtenemos que $L = 7.63$ nH y $C = 0.3589$ pF.

2.2.3.1.1. Primera red de adaptación de salida con red de desacoplo y red de polarización de drenador

A continuación, añadiremos al diseño ideal de la red de adaptación de salida la red de polarización del drenador del transistor más la red de desacoplo o bloqueo de RF. La red de polarización de drenador consiste en una resistencia de polarización de drenador, cuyo valor ya calculamos en el apartado 2.1.2, $R_D = 33 \Omega$. Para la red de desacoplo hay, como vimos para la red de adaptación de entrada, 2 posibles opciones, que fueron ya comentadas.

El proceso es completamente análogo al descrito para la red de adaptación de entrada, con la única salvedad que, en lugar de $R_G = 47 \Omega$, colocaré $R_D = 33 \Omega$.

La red de adaptación, al añadirle la red de polarización de drenador, la primera red de desacoplo y el condensador de bloqueo de continua, C_{DC} , queda de la siguiente forma:

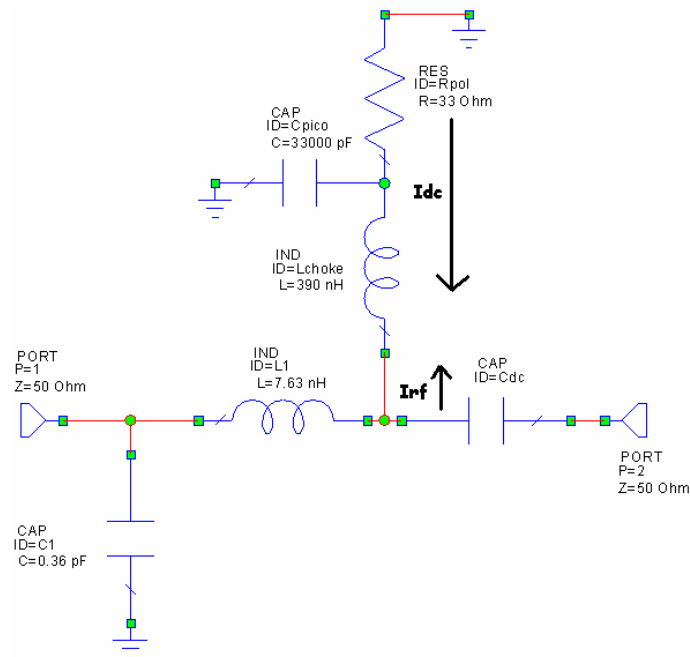


Figura 2.2-49. Primera red de salida a la que se añade la red de polarización de drenador, primera red de desacoplo y condensador de bloqueo de continua.

Para un valor alto del condensador de bloqueo de continua, como $C_{DC} = 33 \text{ nF}$, los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_OUT_1_POL_1	DB(S[2,1]) RED_OUT_1_POL_1	DB(S[1,2]) RED_OUT_1_POL_1	DB(S[2,2]) RED_OUT_1_POL_1	DB(NF) RED_OUT_1_POL_1	DB(NFMin) RED_OUT_1_POL_1	S[1,1] RED_OUT_1_POL_1	Ang(S[1,1]) (Deg) RED_OUT_1_POL_1
1420.4	-5.587	-1.4041	-1.4041	-5.587	5.353e-007	-4.8216e-016	0.52559	38.875

Tabla 2.2-23. Resultados obtenidos para la primera red de salida a la que se añade la red de polarización de drenador y primera red de desacoplo.

Hemos calculado el parámetro S_{11} , que me proporciona el coeficiente de reflexión ρ_{OUT}^* . Teóricamente $\rho_{OUT}^* = 0.52117 \angle 39.21^\circ$, por lo que el resultado obtenido, $\rho_{OUT}^* = 0.52559 \angle 38.875^\circ$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de salida es correcto. Observamos también la mala adaptación a la entrada y a la salida al cargar el puerto de entrada con 50Ω .

La red de adaptación, al añadirle la red de polarización de drenador, la segunda red de desacoplo en lugar de la primera opción, y el condensador de bloqueo de continua, queda de la siguiente forma:

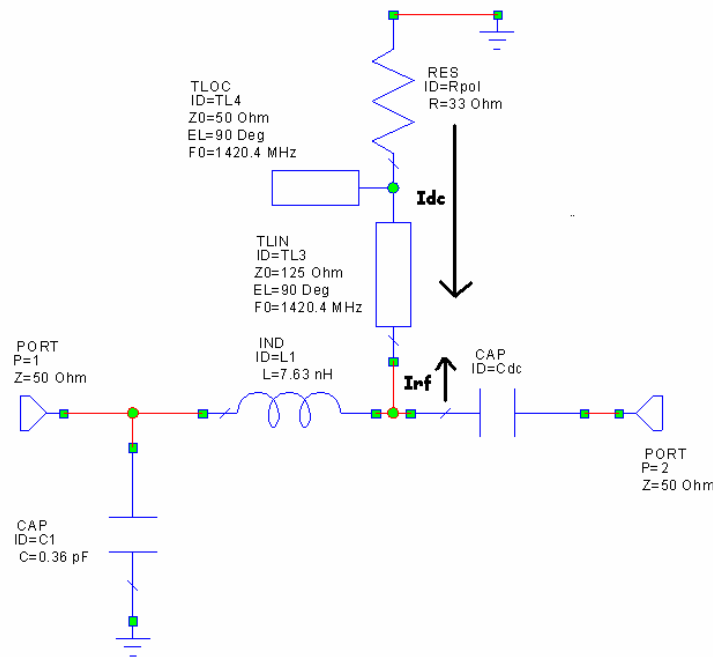


Figura 2.2-50. Primera red de salida a la que se añade la red de polarización de drenador, segunda red de desacoplo y condensador de bloqueo de continua

Para un valor alto del condensador de bloqueo de continua, como $C_{DC} = 33 \text{ nF}$, los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_OUT_1_POL_2	DB(S[2,1]) RED_OUT_1_POL_2	DB(S[1,2]) RED_OUT_1_POL_2	DB(S[2,2]) RED_OUT_1_POL_2	DB(NF) RED_OUT_1_POL_2	DB(NFMin) RED_OUT_1_POL_2	S[1,1] RED_OUT_1_POL_2	Ang(S[1,1]) (Deg) RED_OUT_1_POL_2
1420.4	-5.6623	-1.3757	-1.3757	-5.6623	5.3528e-007	-4.8216e-016	0.52105	39.156

Tabla 2.2-24. Resultados obtenidos para la primera red de salida a la que se añade la red de polarización de drenador, segunda red de desacoplo y condensador de bloqueo de continua

Hemos calculado el parámetro S_{11} , que me proporciona el coeficiente de reflexión ρ_{OUT}^* . Teóricamente $\rho_{OUT}^* = 0.52117 \angle 39.21^\circ$, por lo que el resultado obtenido, $\rho_{OUT}^* = 0.52105 \angle 39.156^\circ$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de salida es correcto. Observamos también la mala adaptación a la entrada y a la salida al cargar el puerto de entrada con 50Ω .

Para los dos casos de red de desacoplo que hemos presentado para la red de adaptación de salida, se debe cumplir, si la red está bien diseñada, que al cargar el puerto 1 con ρ_{OUT} , el puerto 2 con $Z_0 = 50 \Omega$, y medir el parámetro S_{22} , éste debe ser 0. Esta situación ocurre en los dos diseños, por lo que ambos diseños funcionan correctamente, ya que 0 en lineal, $-\infty \text{ dB}$ en logarítmico.

2.2.3.2. Segunda red de adaptación de salida

Analizamos ahora la segunda red de adaptación de salida que podemos diseñar:

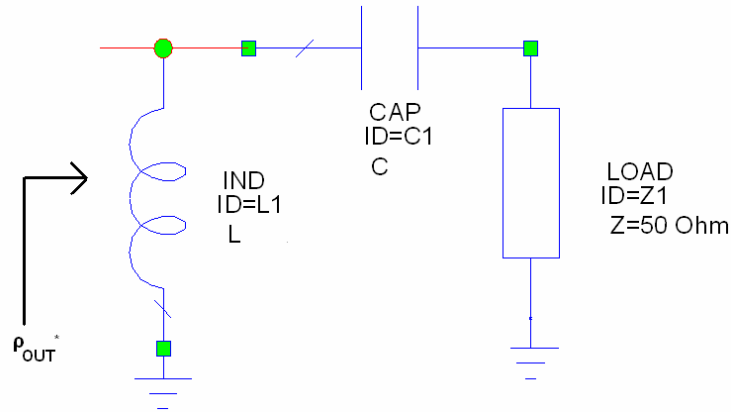


Figura 2.2-51. Segunda red de adaptación de salida.

La impedancia que ve P_{OUT} es Z_{OUT}^* , resultado de asociar C y los 50Ω del puerto de salida en serie, y esta impedancia resultante en paralelo con L .

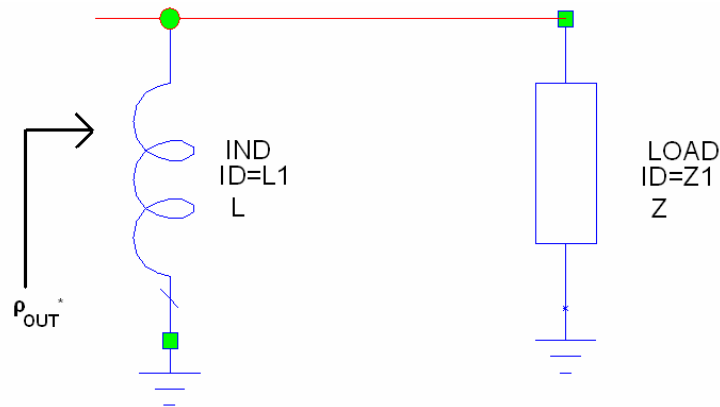


Figura 2.2-52. Segunda red de adaptación de salida simplificada.

$Z_{OUT}^* = \left(50 + \frac{1}{j\omega C} \right) // j\omega L = 78.6 + j71$, resultado de desnormalizar la impedancia normalizada $\overline{Z_{OUT}^*} = 1.572 + 1.42j$ con respecto a $Z_0 = 50\Omega$.

Al tratarse de impedancias en paralelo, podemos trabajar con admitancias, mediante la relación $Y=1/Z$, y así poder sumar las admitancias en paralelo. Nos queda:

$$Y_{OUT}^* = Y_X + \frac{1}{j\omega L} = 7.006 \cdot 10^{-3} - j 6.328 \cdot 10^{-3}, \text{ siendo } Y_X = \frac{1}{50 + \frac{1}{j\omega C}}$$

Vemos que Y_{OUT}^* tiene parte real y parte imaginaria, y su parte real sólo puede venir de la parte real de Y_X , con lo que, multiplicando numerador y denominador por el conjugado del denominador, nos quitamos la “j” del denominador y llegamos a que $C = 1.645 \text{ pF}$.

Por otro lado, llegamos a que $\text{Im}(Y_X) + \omega C = \text{Im}(Y_{S OPT})$ y, habiendo calculado el valor de L anteriormente, concluimos que $L = 7.06 \text{ nH}$.

Hemos obtenido los valores de los componentes de la red de adaptación mediante cálculo teórico. Ahora comprobamos con simulaciones que los valores de L y C obtenidos son correctos.

En el circuito anterior, una vez hemos introducido los valores calculados de L y C, medimos el parámetro S_{11} , que nos dará el valor del coeficiente ρ_{OUT}^* :

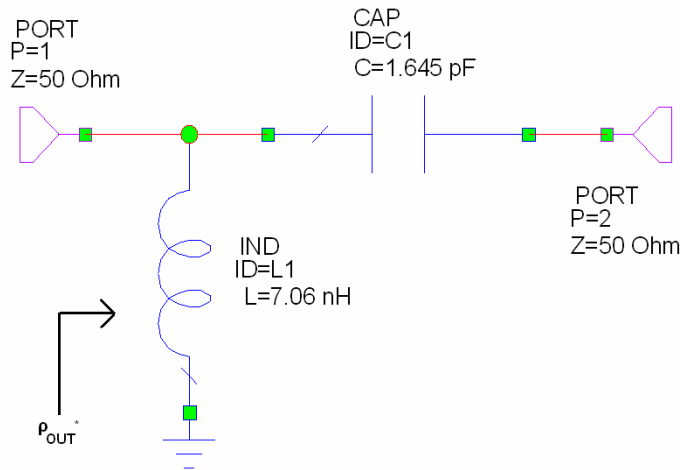


Figura 2.2-53. Esquemático para la obtención de ρ_{OUT}^* empleando la segunda red de salida.

El coeficiente ρ_{OUT}^* obtenido es:

Frequency (MHz)	S[1,1] RED_OUT_2	Ang(S[1,1]) (Deg) RED_OUT_2
1420.4	0.52124	39.164

Tabla 2.2-25. Coeficiente ρ_{OUT}^* obtenido para la segunda red de salida.

Resultado obtenido muy parecido al teórico: $\rho_{OUT}^* = 0.52117 \angle 39.21^\circ$, por lo que podemos concluir que los valores de L y C obtenidos de forma teórica son correctos.

Obtenemos los valores de los parámetros que me indicarán cómo es la adaptación a la entrada y a la salida de la red, S_{11} y S_{22} respectivamente, así como su ganancia, S_{21} .

Frequency (MHz)	S[1,1] RED_OUT_2	Ang(S[1,1]) (Deg) RED_OUT_2	DB(S[1,1]) RED_OUT_2	DB(S[2,1]) RED_OUT_2	DB(S[1,2]) RED_OUT_2	DB(S[2,2]) RED_OUT_2
1420.4	0.52124	39.164	-5.6593	-1.3768	-1.3768	-5.6593

Tabla 2.2-26. Parámetros S para la segunda red de adaptación de salida.

Podemos apreciar en la figura de arriba que la adaptación a la entrada y a la salida de la red no es muy buena. Esto es debido a que no hemos cargado el puerto de salida con lo que realmente ve la red hacia su izquierda, que sería el equivalente a ρ_{OUT} , en lugar de los 50 Ω que hemos puesto.

Deberemos también proceder a optimizar los valores de L y C, para intentar conseguir Máxima Transferencia de Potencia (MTP), es decir, S_{11} y $S_{22} = -\infty$ dB.

El proceso de optimización se efectúa de forma análoga a como fue descrito en la sección anterior para la red de adaptación de entrada.

El proceso de optimización constituye la 3ª y última forma de comprobar que los valores obtenidos para la red de salida nos proporcionan el valor de ρ_{OUT}^* buscado. Tendremos el siguiente circuito, en el que hemos cargado el puerto de entrada con ρ_{OUT} , situación que nos permitirá conocer realmente como es la adaptación a la entrada y salida de la red.

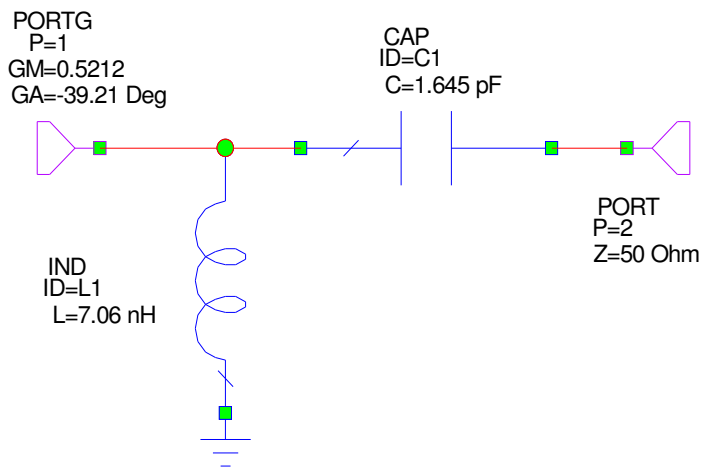


Figura 2.2-54. Esquemático para el proceso de optimización de la segunda red de salida.

En este circuito hemos cargado el puerto de entrada con ρ_{OUT} , ya que, por MTP, el puerto 1 ve hacia su izquierda el conjugado del coeficiente de reflexión visto hacia la derecha desde ese mismo punto. Al ser ρ_{OUT} , tendrá igual módulo, pero fase con signo cambiado respecto a ρ_{OUT}^* .

Obtenemos los siguientes resultados al simular con *Microwave Office*:

Frequency (MHz)	DB(S[1,1]) RED_OUT_2_OPTIM	DB(S[2,1]) RED_OUT_2_OPTIM	DB(S[1,2]) RED_OUT_2_OPTIM	DB(S[2,2]) RED_OUT_2_OPTIM
1420.4	-84.08	-1.6975e-008	-1.6975e-008	-84.08

Tabla 2.2-27. Resultados obtenidos después de optimizar la segunda red de salida.

La adaptación a la entrada y a la salida de la red mejora considerablemente después de haber cargado el puerto 1 con ρ_{OUT} , así como también lo hace el parámetro S_{12} . Esta situación era de esperar, ya que sabíamos que la adaptación a la entrada y a la salida mejoraría al realizar el paso de optimización. Los valores de L y C obtenidos después de optimizar son muy parecidos a los que teníamos antes de realizar este paso, lo que nos indica la validez de los valores de L y C obtenidos inicialmente. Obtenemos que $L = 7.057$ nH y $C = 1.646$ pF.

2.2.3.2.1. Segunda red de adaptación de salida con red de desacoplo y red de polarización de drenador

A continuación, añadiremos al diseño ideal de la segunda red de adaptación de salida la red de polarización del drenador del transistor más la red de desacoplo o bloqueo de RF, como ya hicimos para la primera red de adaptación de salida.

La red de adaptación, al añadirle la red de polarización de drenador y la primera red de desacoplo, queda de la siguiente forma:

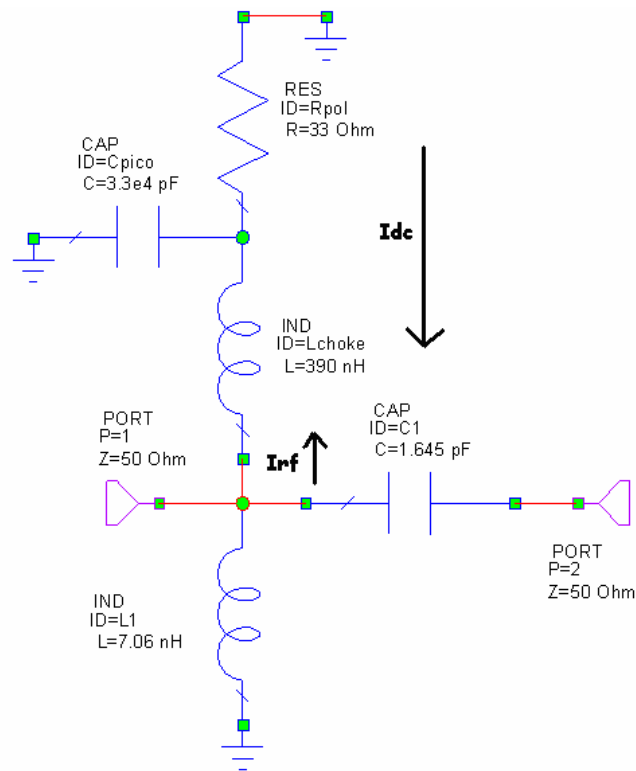


Figura 2.2-55. Segunda red de adaptación de salida añadiendo red de polarización de drenador y primera red de desacoplo.

Observamos la misma situación que ya comentamos para la segunda red de adaptación de entrada. No es necesario añadir el condensador de bloqueo de continua, ya que el condensador de la red de adaptación ya realiza esa función.

Los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_OUT_2_POL_1	DB(S[2,1]) RED_OUT_2_POL_1	DB(S[1,2]) RED_OUT_2_POL_1	DB(S[2,2]) RED_OUT_2_POL_1	DB(NF) RED_OUT_2_POL_1	DB(NFMin) RED_OUT_2_POL_1	S[1,1] RED_OUT_2_POL_1	Ang(S[1,1]) (Deg) RED_OUT_2_POL_1
1420.4	-5.6036	-1.3978	-1.3978	-5.6036	6.2623e-012	1.9287e-015	0.52459	40.756

Tabla 2.2-28. Resultados obtenidos para la segunda red de adaptación de salida añadiendo red de polarización de drenador y primera red de desacoplo.

Hemos calculado el parámetro S_{11} , que me proporciona el coeficiente de reflexión ρ_{OUT}^* . Teóricamente $\rho_{OUT}^* = 0.52117 \angle 39.21^\circ$, por lo que el resultado obtenido, $\rho_{OUT}^* = 0.52459 \angle 40.756^\circ$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de salida es correcto. Observamos también la mala adaptación a la entrada y a la salida al cargar el puerto de entrada con 50Ω .

La red de adaptación, al añadirle la red de polarización de drenador y la segunda red de desacoplo en lugar de la primera opción, queda de la siguiente forma:

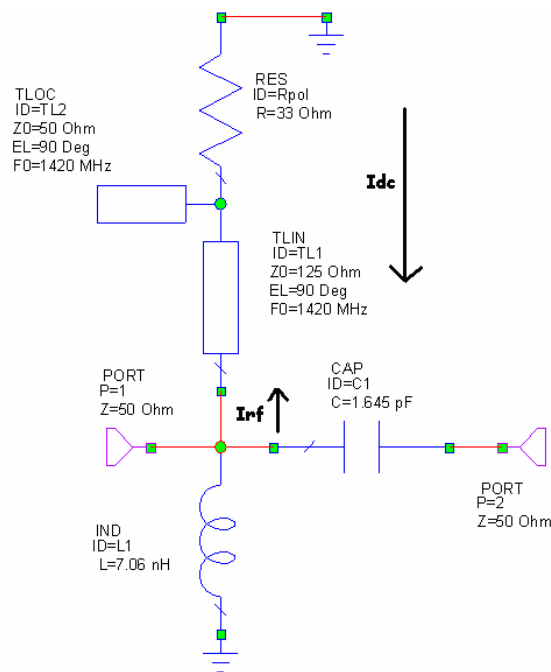


Figura 2.2-56. Segunda red de adaptación de salida añadiendo red de polarización de drenador y segunda red de desacoplo.

Los resultados obtenidos son:

Frequency (MHz)	DB(S[1,1]) RED_OUT_2_POL_2	DB(S[2,1]) RED_OUT_2_POL_2	DB(S[1,2]) RED_OUT_2_POL_2	DB(S[2,2]) RED_OUT_2_POL_2	DB(NF) RED_OUT_2_POL_2	DB(NFMin) RED_OUT_2_POL_2	S[1,1] RED_OUT_2_POL_2	Ang(S[1,1])(Deg) RED_OUT_2_POL_2
1420.4	-5.6593	-1.3768	-1.3768	-5.6593	0	0	0.52124	39.164

Tabla 2.2-29. Resultados obtenidos para la segunda red de adaptación de salida añadiendo red de polarización de drenador y segunda red de desacoplo.

Hemos calculado el parámetro S_{11} , que me proporciona el coeficiente de reflexión ρ_{OUT}^* . Teóricamente $\rho_{OUT}^* = 0.52117 \angle 39.21^\circ$, por lo que el resultado obtenido, $\rho_{OUT}^* = 0.52124 \angle 39.164^\circ$, se asemeja mucho al obtenido teóricamente. Esto confirma que el diseño realizado para la red de adaptación de salida es correcto. Observamos también la mala adaptación a la entrada y a la salida al cargar el puerto de entrada con 50Ω .

Para los dos casos de red de desacoplo que hemos presentado para la red de adaptación de salida, se debe cumplir, si la red está bien diseñada, que al cargar el puerto 1 con ρ_{OUT} , el puerto 2 con $Z_0 = 50 \Omega$, y medir el parámetro S_{22} , éste debe ser 0. Esta situación ocurre en ambos diseños, por lo que ambos diseños funcionan correctamente, ya que 0 en lineal, $-\infty$ dB en logarítmico.

Cabe destacar que la segunda red de desacoplo, formada por dos líneas de transmisión, no será empleada en el diseño real del amplificador, por considerar que la primera red de desacoplo, formada por componentes concentrados, introducirá menos ruido, ya que las líneas de transmisión se caracterizan por introducir bastante ruido en relación a los componentes concentrados.

2.2.4. Diseño ideal del amplificador

Una vez hemos diseñado el transistor, la red de adaptación de entrada y la red de adaptación de salida, con sus correspondientes redes de polarización y desacoplo, podemos unir los componentes para dar lugar al amplificador final de una etapa.

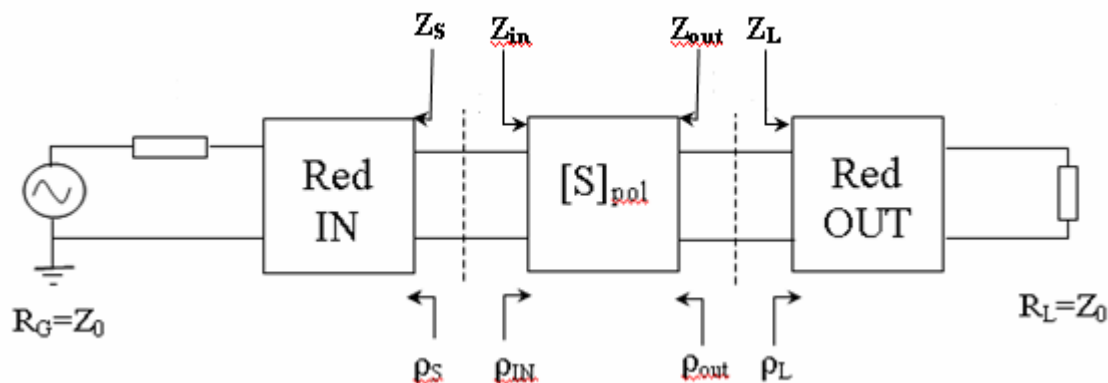


Figura 2.2-57. Esquema de un amplificador de microondas.

Para la descripción de cómo efectuar el diseño ideal de un amplificador, tomaremos como referencia el amplificador formado por la 1ª red de adaptación de entrada y la 1ª red de adaptación de salida, siendo ésta una de las cuatro posibles combinaciones de redes de adaptación que dan lugar a un amplificador.

- En primer lugar presentamos el amplificador ideal, que estará formado por la red de adaptación de entrada, el transistor, con su correspondiente red de polarización de surtidor, y la red de adaptación de salida, con ambos puertos a 50Ω . Ni la red de adaptación de entrada ni la de salida llevarán la red de desacople, red de polarización o condensador de bloqueo de continua, que serán incorporados en sucesivos pasos.

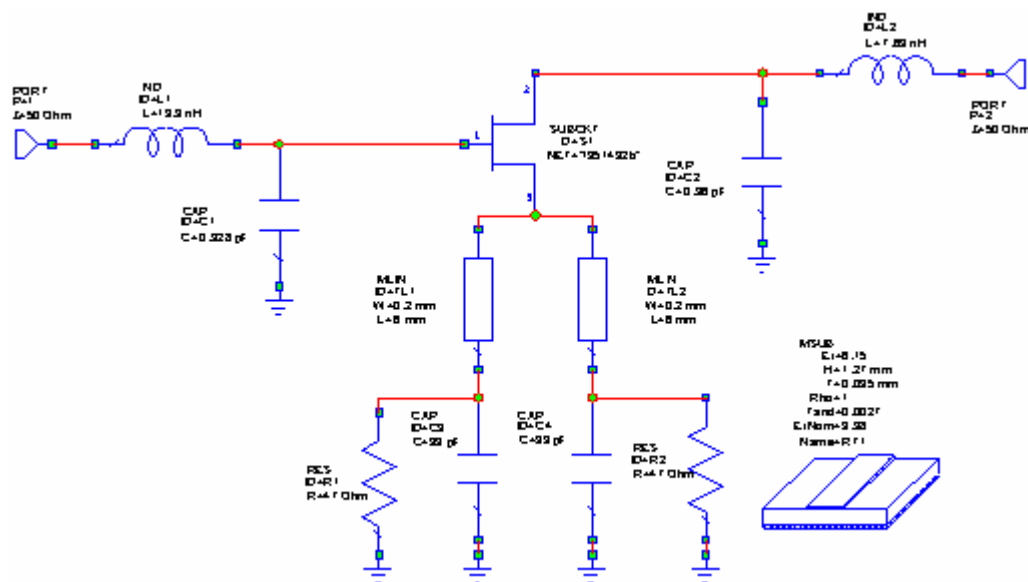


Figura 2.2-58. Amplificador ideal formado por la primera red de adaptación de entrada y la primera red de adaptación de salida.

Los resultados obtenidos para el diseño ideal son los siguientes:

Frequency (MHz)	DB(S[1,1]) AMPLI_1_1_IDEAL	DB(S[2,1]) AMPLI_1_1_IDEAL	DB(S[1,2]) AMPLI_1_1_IDEAL	DB(S[2,2]) AMPLI_1_1_IDEAL	DB(NF) AMPLI_1_1_IDEAL	DB(NFMn) AMPLI_1_1_IDEAL
1420.4	-8.7731	14.074	-18.19	-47.733	0.16563	0.16563

Tabla 2.2-30. Resultados para el diseño ideal del amplificador con red de entrada 1 y red de salida 1.

Podemos observar que tenemos una muy buena adaptación a la salida, $S_{22} = -47.733\text{dB}$, tendiendo a $-\infty\text{dB}$, y una mala adaptación a la entrada, ya que S_{11} tan sólo es igual a -8.7731dB . Obtenemos un valor óptimo de ganancia, 14.074dB , y un factor de ruido igual al mínimo, y de valor 0.16563dB .

- El siguiente paso consiste en añadir al amplificador ideal anterior la red de polarización de puerta y de drenador, sin red de desacoplo, a la red de adaptación de entrada y de salida, respectivamente. Vimos que la red de polarización de puerta era $R_G = 47\Omega$, y la red de polarización de drenador, $R_D = 33\Omega$. El amplificador queda de la siguiente forma, donde V_{cc} representa la alimentación del circuito.

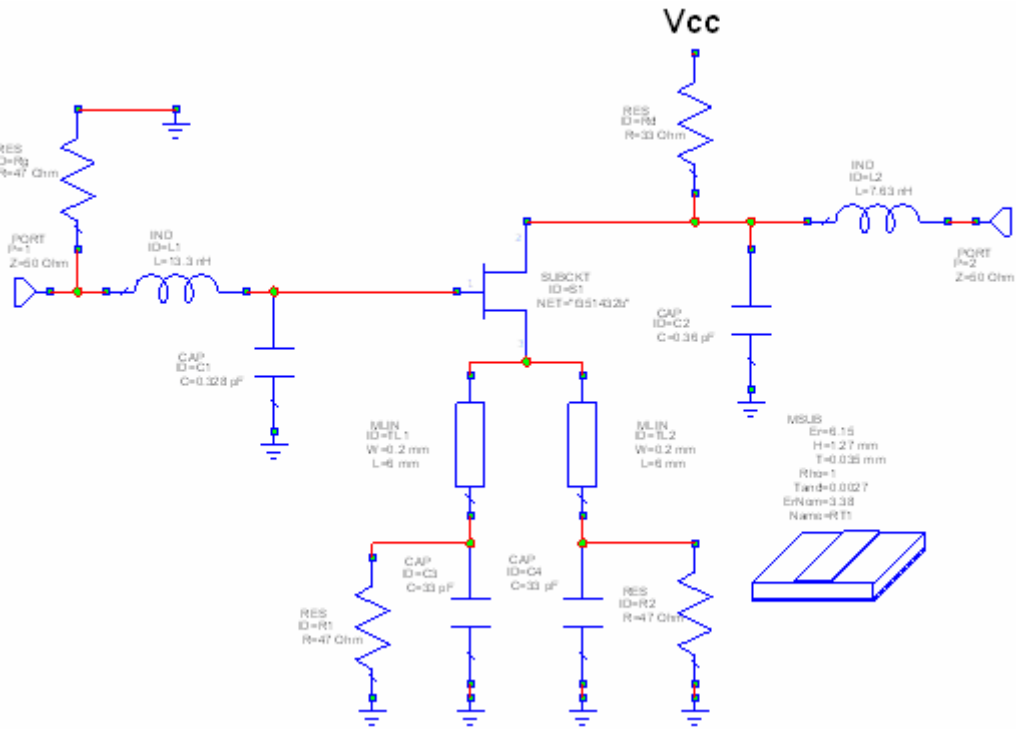


Figura 2.2-59. Amplificador ideal, con primera red de entrada y primera red de salida, al que se añaden red de polarización de puerta y de drenador.

Los resultados obtenidos son los siguientes:

Frequency (MHz)	DB(S[1,1]) AMPLI_1_1_POL	DB(S[2,1]) AMPLI_1_1_POL	DB(S[1,2]) AMPLI_1_1_POL	DB(S[2,2]) AMPLI_1_1_POL	DB(NF) AMPLI_1_1_POL	DB(NFMn) AMPLI_1_1_POL
1420.4	-10.142	0.086044	-32.177	-3.4041	4.1739	2.7527

Tabla 2.2-31. Resultados obtenidos para el amplificador ideal, con red de entrada 1 y red de salida 1, al que se añade red de polarización de puerta y de drenador.

Podemos apreciar como los resultados empeoran drásticamente al añadir la red de polarización de puerta y drenador, ya que S_{22} empeora notablemente, así como la ganancia, y el factor de ruido, que aumenta considerablemente.

- El siguiente paso es añadir la red de desacoplo al diseño anterior, buscando que los resultados mejoren. La red de desacoplo ya fue explicada con anterioridad al diseñar las redes de adaptación de entrada y salida. El amplificador con red de desacoplo quedaría de la siguiente forma:

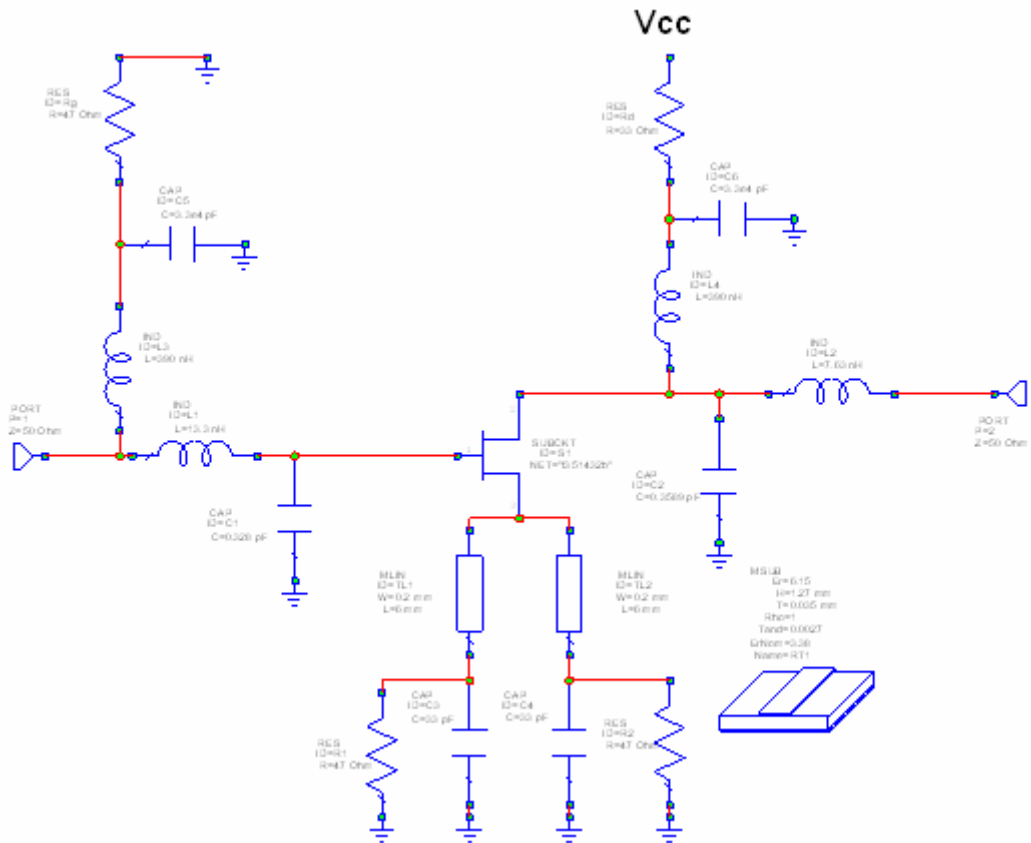


Figura 2.2-60. Amplificador ideal, con primera red de entrada y primera red de salida, al que se añaden red de polarización de puerta y drenador y red de desacoplo.

Los resultados que se obtienen son:

Frequency (MHz)	DB(S[1,1]) AMPLI_1_1_POL_DE	DB(S[2,1]) AMPLI_1_1_POL_DE	DB(S[1,2]) AMPLI_1_1_POL_DE	DB(S[2,2]) AMPLI_1_1_POL_DE	DB(NF) AMPLI_1_1_POL_DE	DB(NFMn) AMPLI_1_1_POL_DE
1420.4	-8.6891	14.049	-18.214	-33.273	0.16565	0.16563

Tabla 2.2-32. Resultados obtenidos para el amplificador ideal, con red de entrada 1 y red de salida 1, al que se añaden red de polarización de puerta y drenador y red de desacoplo.

Podemos apreciar que los resultados se reestablecen respecto al caso de amplificador con sólo red de polarización. La adaptación a la salida es muy buena, así como la ganancia, mientras que la adaptación a la entrada no es muy buena, tan sólo -8.66 dB. El factor de ruido obtenido es el factor de ruido mínimo, por lo que el amplificador funciona de forma ideal.

- Añadimos ahora el condensador de bloqueo de continua a la entrada de la red de adaptación de entrada y a la salida de la red de adaptación de salida. La función de este condensador ya fue explicada con detalle al diseñar las redes de adaptación, y evita que la corriente continua “ I_{dc} ” circule hacia el puerto de entrada o de salida, según el caso, y se desvíe de su trayectoria hacia la red de adaptación en cuestión. Esto es así ya que la corriente que circula por un circuito abierto es cero.

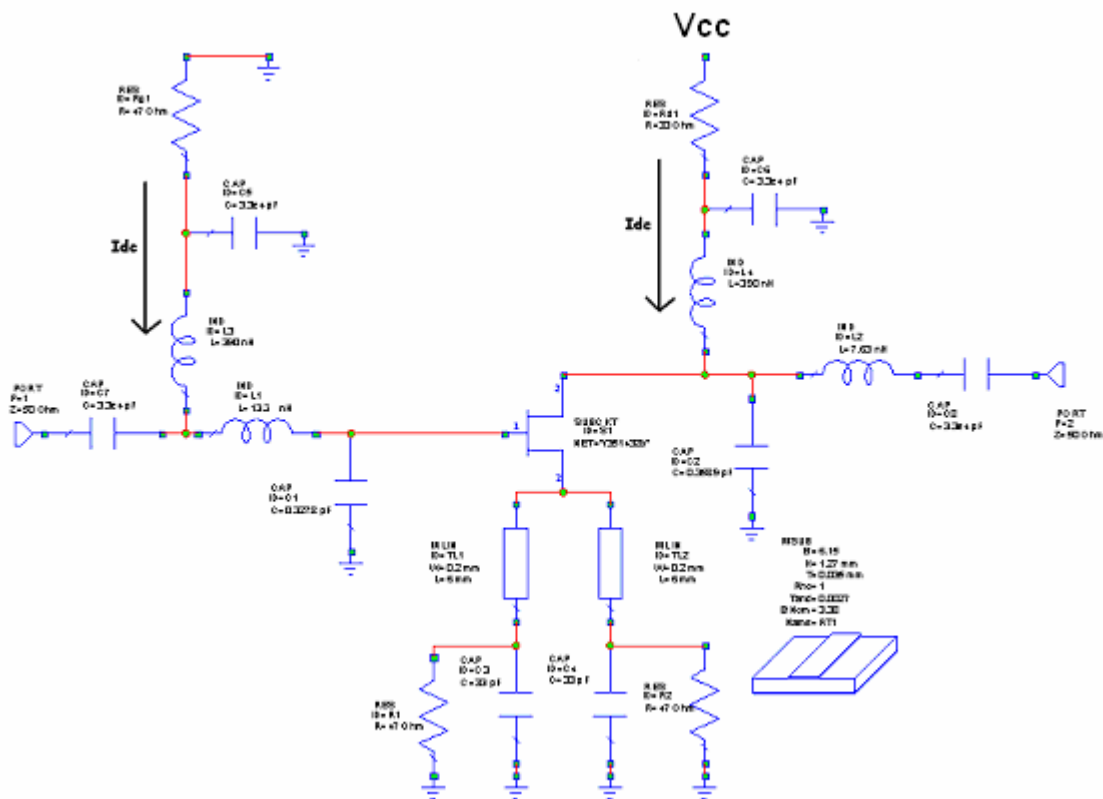


Figura 2.2-61. Amplificador ideal, formado por red de entrada 1 y red de salida 1, con red de polarización, red de desacoplo y condensador de bloqueo de continua.

Los resultados obtenidos añadiendo el condensador de bloqueo de continua son:

Frequency (MHz)	DB(S ₁₁)	DB(S ₂₁)	DB(S ₁₂)	DB(S ₂₂)	DB(NF)	DB(NF _{min})
1420.4	-8.6903	14.049	-18.214	-33.267	0.16565	0.16563

Tabla 2.2-33. Resultados para el amplificador ideal, formado por red de entrada 1 y red de salida 1, con red de polarización, red de desacoplo y condensador de bloqueo de continua.

Resultados prácticamente idénticos a los obtenidos en el caso anterior sin condensador de bloqueo de continua.

2.2.5. Diseño real del amplificador

El último paso para obtener el amplificador final de una etapa es proceder al diseño real del amplificador, para lo cual habrá que realizar una serie de cambios.

Inicialmente, se realizará una transformación de los parámetros eléctricos de las líneas de transmisión a parámetros físicos, es decir, pasaremos de líneas ideales a líneas reales. Para ello se empleará la herramienta de cálculo de *Microwave Office* “TxLine”. En su ventana de diálogo se introducen los parámetros del sustrato a emplear, como constante dieléctrica, tangente de pérdidas y conductividad, y los parámetros eléctricos de la línea de transmisión, es decir, impedancia, frecuencia y longitud eléctrica, y se obtienen sus dimensiones físicas, como se puede apreciar en la figura:

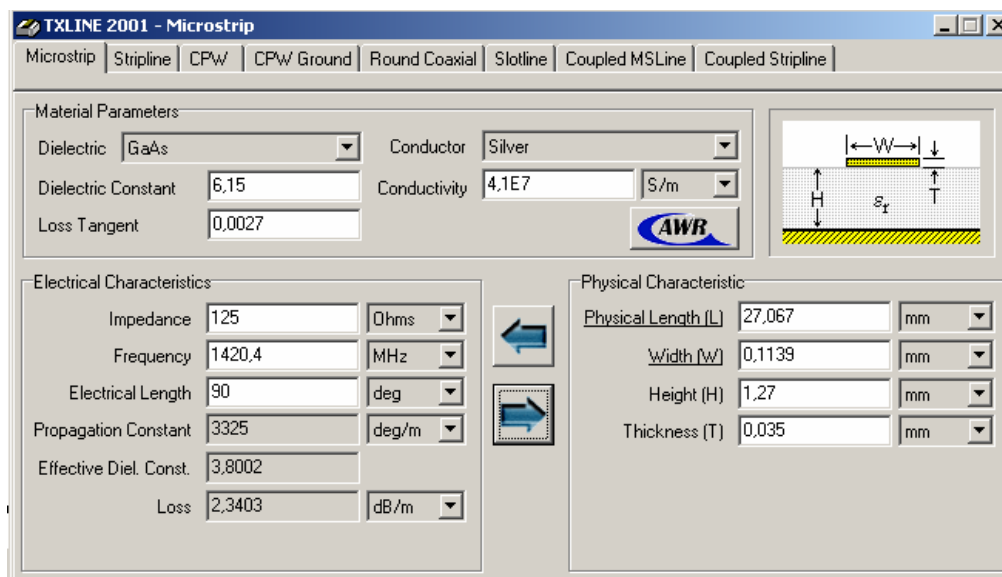


Figura 2.2-62. Herramienta de Microwave Office “TxLine”.

Para realizar un diseño real del amplificador hay que tener varios detalles en cuenta que en el diseño ideal todavía no se habían considerado. Para una correcta conexión física entre los elementos se deben introducir en el diseño unos tramos de línea cortos, en nuestro caso, de 1 mm de longitud e impedancia 50 Ω . De esta manera se crean pequeñas superficies de soldadura necesarias para conectar elementos. En segundo lugar, se añadirán al diseño los via holes, agujeros verticales que sirven para la conexión con el plano inferior del sustrato. A estos via holes habrá que añadir una línea de transmisión terminada en circuito abierto en paralelo con el via hole para su mejor conexión a masa al fabricar el circuito. Elegiremos líneas, elemento MLEF, de dimensiones $w = 1.9$ mm, $L = 2$ mm.

Introducimos 2 líneas de transmisión terminadas en circuito abierto, de anchura y longitud 8 mm, una conectada a la red de polarización de puerta y otra conectada a la red de polarización de drenador mediante una línea de anchura 0.3 mm y longitud 2 mm. La línea terminada en circuito abierto conectada a la red de polarización de puerta representará masa, mientras que la línea terminada en circuito abierto conectada a la red de polarización de drenador representará el voltaje de alimentación.

También se añaden los elementos MTEES\$, para el caso de 3 accesos, y los elementos MCROSS\$ para el caso de 4 accesos, que resuelven los encuentros entre los diferentes componentes.

Introduciendo estos elementos en el diseño final del amplificador, los resultados de la simulación se ajustarán más a los que se pueden obtener de forma experimental, una vez fabricado el circuito.

2.2.5.1. Diseño real del amplificador 1_1 y sus diferentes alternativas de diseño

Recordar que el amplificador 1_1 representa el formado por la red de adaptación de entrada 1 y la red de adaptación de salida 1.

El diseño real del primer amplificador es el siguiente, donde C_{DC} es el condensador de bloqueo de continua.

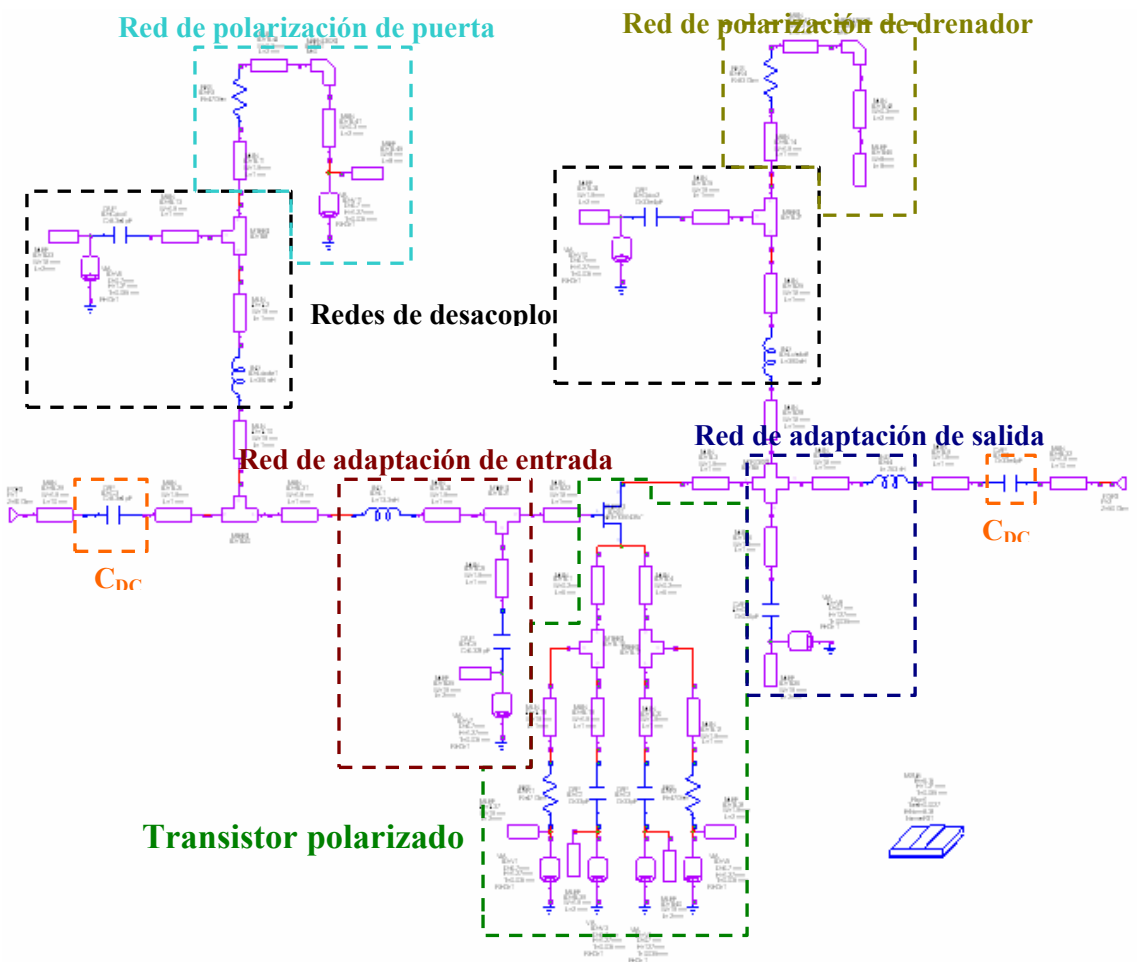


Figura 2.2-63. Diseño real del amplificador con red de entrada 1 y red de salida 1.

Los resultados que se obtienen son:

Frequency (MHz)	DB(S[1,1]) 1_1_REAL_POL_1_D	DB(S[2,1]) 1_1_REAL_POL_1_D	DB(S[1,2]) 1_1_REAL_POL_1_D	DB(S[2,2]) 1_1_REAL_POL_1_D	DB(NF) 1_1_REAL_POL_1_D	DB(NFMn) 1_1_REAL_POL_1_D
1420.4	-4.5118	11.114	-19.231	-18.868	0.42029	0.21741

Tabla 2.2-34. Resultados obtenidos para el diseño real del amplificador con red de entrada 1 y red de salida 1.

Observamos que los resultados obtenidos en cuanto a adaptación a la entrada y factor de ruido no son muy satisfactorios, por lo que decidimos optimizar.

El proceso de optimización lo realizamos en 3 fases:

- Optimizar el factor de ruido variando sólo los componentes de la red de adaptación de entrada, es decir, L y C de la red de entrada.
- Optimizar el parámetro S_{22} variando sólo los componentes de la red de adaptación de salida, es decir, L y C de la red de salida.
- Optimizar los parámetros S_{11} , S_{22} , y factor de ruido variando los componentes de la red de adaptación de entrada y salida.

Los resultados que se obtienen tras la optimización son los siguientes:

Frequency (MHz)	DB(S[1,1]) 1_1_REAL_POL_1_0	DB(S[2,1]) 1_1_REAL_POL_1_0	DB(S[1,2]) 1_1_REAL_POL_1_0	DB(S[2,2]) 1_1_REAL_POL_1_0	DB(NF) 1_1_REAL_POL_1_0	DB(NFMn) 1_1_REAL_POL_1_0
1420.4	-6.2663	12.127	-18.219	-34.886	0.26345	0.20306

Tabla 2.2-35. Resultados después de optimizar el diseño real del amplificador con red de entrada 1 y red de salida 1.

Vemos que la adaptación a la entrada y, sobre todo, a la salida, han mejorado, pero fundamentalmente ha sido el factor de ruido lo que ha experimentado una mayor mejora.

El problema de la optimización radica en que optimiza los valores de los componentes de la red de adaptación buscando cumplir los objetivos marcados, pero en determinados casos, establece unos valores para los componentes que son irrealizables en la práctica. Esto sucede en este caso, ya que al condensador de la red de entrada y el de la red de salida le establece un valor de 0 pF, valor imposible, por lo que los resultados obtenidos empeorarán al colocarle un valor real a cada condensador.

El último paso ya sólo consiste en aproximar los valores de los componentes de la red de adaptación de entrada y salida a los valores normalizados suministrados por el fabricante. Disponemos de una serie de valores de bobinas, condensadores y resistencias suministrados por el fabricante, y tenemos que ajustarnos a los valores de los que disponemos buscando, en todo caso, obtener los mejores resultados posibles en cuanto a adaptación a la entrada, a la salida, ganancia y factor de ruido. Estos resultados dependerán fundamentalmente de los valores escogidos para los componentes de la red de entrada y salida, buscando siempre escoger el valor óptimo del componente.

Es importante resaltar un cambio que se ha realizado en el esquemático. La longitud de las líneas de transmisión conectadas directamente al transistor era de 1 mm, como elementos de unión, pero en este diseño previo ya a la fabricación, se ha optado por aumentar esa longitud hasta los 4.5 mm. Esto es así debido a que necesitábamos una mayor longitud en esas líneas para que los elementos en el layout, que posteriormente veremos, mantuvieran siempre una distancia mínima de separación de 1 mm.

El aumento de la longitud de las líneas conectadas al transistor afecta negativamente a los resultados, pero es necesario para que los componentes se encuentren con una distancia mínima de separación entre ellos en el layout. Se ha optado por poner la misma distancia de separación, 4.5 mm, en las 4 alternativas de diseño de este primer amplificador, para poder comparar las prestaciones de cada uno en igualdad de condiciones, y poder decidimos por uno de ellos.

En posteriores diseños del amplificador, la longitud de estas líneas no tiene porque ser la misma, ya que siempre buscaremos que esta longitud sea la mínima necesaria, y lo sabremos al realizar el layout del amplificador, por lo que esta longitud dependerá del layout realizado en el proceso de fabricación.

El empeoramiento de los resultados debido al aumento de longitud se puede subsanar, en parte, modificando los valores de los componentes de las redes de adaptación. Esto quiere decir que unos determinados valores de componentes, para una longitud de 1 mm de las líneas conectadas al transistor, pueden ser los óptimos para esa longitud, pero al modificar la longitud, estos valores de componentes dejan de ser los que mejores prestaciones le dan al circuito. Tendremos, por tanto, que rediseñar las redes de adaptación debido al aumento de longitud de las líneas conectadas al transistor.

Obtenemos los siguientes resultados para líneas de longitud 4.5 mm:

Frequency (MHz)	DB(S[1,1]) valores_1_1_POL_1_	DB(S[2,1]) valores_1_1_POL_1_	DB(S[1,2]) valores_1_1_POL_1_	DB(S[2,2]) valores_1_1_POL_1_	DB(NF) valores_1_1_POL_1_	DB(NFMin) valores_1_1_POL_1_
1420.4	-8.8042	10.963	-19.382	-5.9649	0.4212	0.22741

Tabla 2.2-36. Resultados del amplificador, formado por red de entrada 1 y red de salida 1, con valores normalizados de componentes y líneas de longitud 4.5 mm.

Los resultados obtenidos no son muy satisfactorios, por lo que buscamos posibles alternativas a este diseño. Una alternativa que puede afectar a los resultados es la posición de la red de desacoplo y de polarización en la red de entrada y salida. Para el caso que nos ocupa, no tenemos ni en la red de adaptación de entrada ni en la de salida un condensador que realice la misión del condensador de bloqueo de continua, por lo que era necesario añadir uno a la entrada y otro a la salida. Esta situación permite que para la entrada y para la salida haya dos posibles posiciones de la red de desacoplo y de polarización.

Tendremos cuatro posibles diseños para este primer amplificador. En el diseño ya realizado, la red de desacoplo y de polarización se encontraba a la entrada de la red de adaptación, pudiendo situarse también justo entre la bobina y el condensador de la red de adaptación. En la red de salida las opciones de posición son las mismas, estando en el diseño ya analizado, la red de desacoplo y de polarización entre la bobina y el condensador de la red de adaptación.

- La siguiente opción consistiría en colocar la red de desacoplo y de polarización entre la bobina y el condensador de la red de adaptación de entrada, y a la salida de la red de adaptación de salida, como se aprecia en el siguiente esquema:

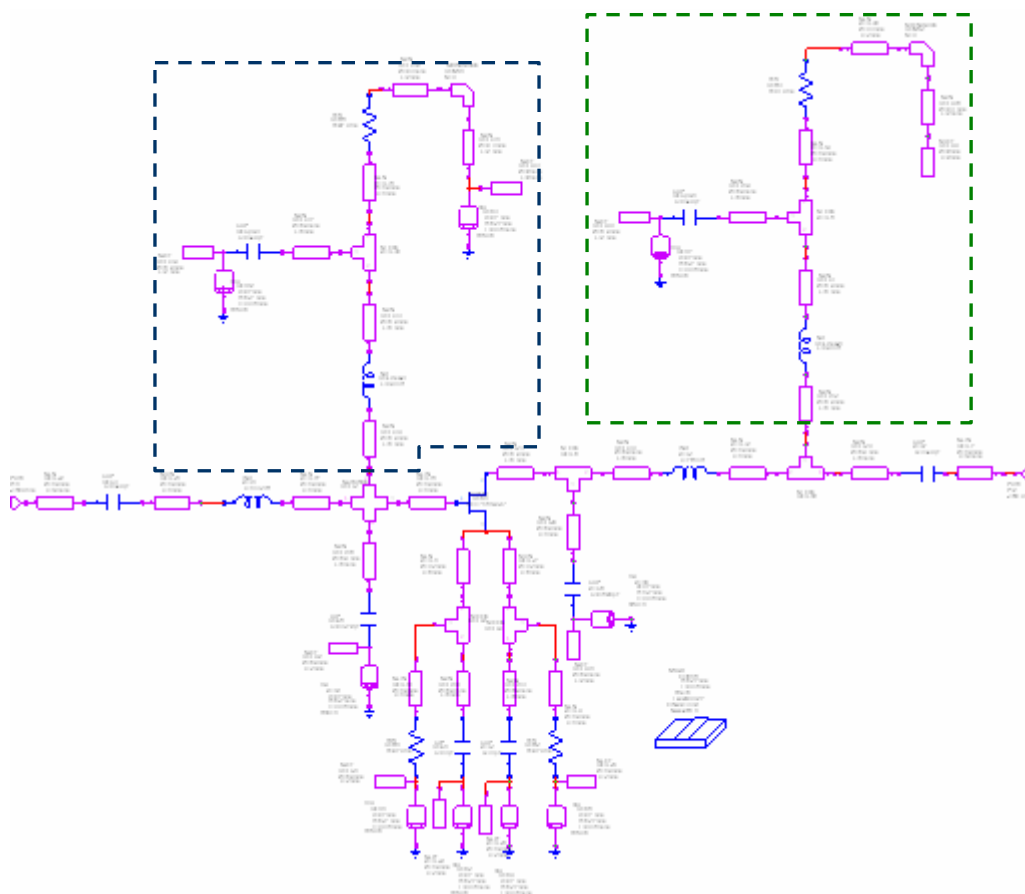


Figura 2.2-64. Primera alternativa al diseño real del primer amplificador.

Resultados obtenidos:

Frequency (MHz)	DB(S[1,1]) 1_1_REAL_POL_1_D	DB(S[2,1]) 1_1_REAL_POL_1_D	DB(S[1,2]) 1_1_REAL_POL_1_D	DB(S[2,2]) 1_1_REAL_POL_1_D	DB(NF) 1_1_REAL_POL_1_D	DB(NFMin) 1_1_REAL_POL_1_D
1420.4	-2.7011	10.078	-20.267	-13.132	0.62429	0.23161

Tabla 2.2-37. Resultados de la primera alternativa al diseño real del primer amplificador.

Los resultados obtenidos son bastante deficientes, por lo que procedemos a optimizar de la forma anteriormente comentada, obteniendo ahora:

Frequency (MHz)	DB(S[1,1]) 1_1_REAL_POL_1_0	DB(S[2,1]) 1_1_REAL_POL_1_0	DB(S[1,2]) 1_1_REAL_POL_1_0	DB(S[2,2]) 1_1_REAL_POL_1_0	DB(NF) 1_1_REAL_POL_1_0	DB(NFMin) 1_1_REAL_POL_1_0
1420.4	-8.8748	12.375	-17.971	-16.845	0.3631	0.21122

Tabla 2.2-38. Resultados después de optimizar la primera alternativa al diseño real del amplificador.

Se observa una notable mejoría tras el proceso de optimización en los resultados obtenidos, sobre todo porque el factor de ruido se ha reducido considerablemente.

Pasamos ahora a valores normalizados los componentes de la red de adaptación. Comentar que no es necesario modificar el valor del resto de componentes del amplificador, ya que para su análisis ya fueron escogidos valores normalizados disponibles.

Obtenemos los siguientes resultados:

Frequency (MHz)	DB(S[1,1])	DB(S[2,1])	DB(S[1,2])	DB(S[2,2])	DB(NF)	DB(NFMin)
1420.4	-5.7222	11.126	-19.219	-7.6612	0.50126	0.23225

Tabla 2.2-39. Resultados para la segunda alternativa al diseño real del primer amplificador.

Resultados que siguen siendo muy poco satisfactorios, ya que la adaptación a la entrada y a la salida debería estar por debajo de los -10 dB, y en ninguno de los 2 casos sucede.

- La tercera opción sería colocar las dos redes de desacoplo y de polarización justo entre la bobina y el condensador de la correspondiente red de adaptación, tal y como se muestra en la siguiente figura:

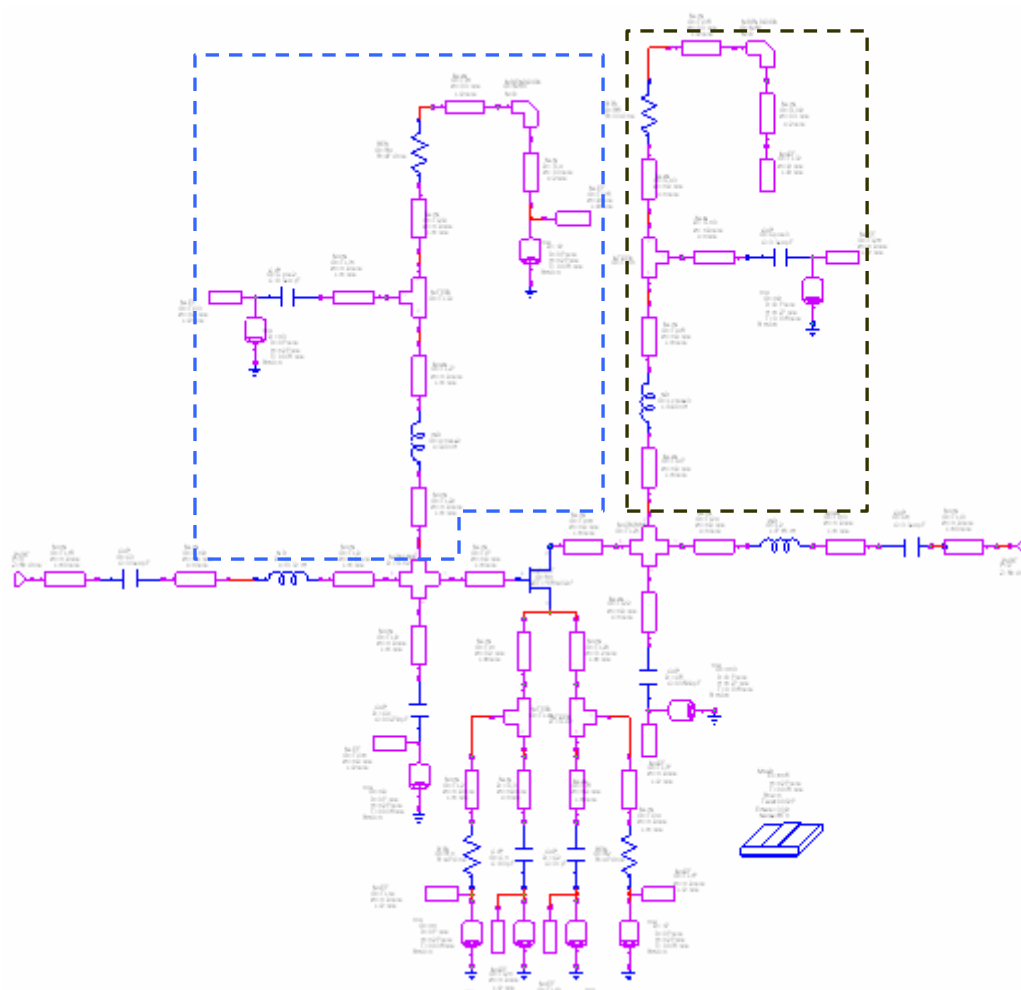


Figura 2.2-65. Segunda alternativa al diseño real del primer amplificador.

Resultados alcanzados:

Frequency (MHz)	DB(S[1,1])	DB(S[2,1])	DB(S[1,2])	DB(S[2,2])	DB(NF)	DB(NFMin)
1420.4	-3.3109	10.277	-20.069	-23.426	0.62415	0.23175

Tabla 2.2-40. Resultados de la segunda alternativa al diseño real del primer amplificador.

Optimizamos buscando mejorar los resultados:

Frequency (MHz)	DB(S[1,1]) 1_1_REAL_POL_1_0	DB(S[2,1]) 1_1_REAL_POL_1_0	DB(S[1,2]) 1_1_REAL_POL_1_0	DB(S[2,2]) 1_1_REAL_POL_1_0	DB(NF) 1_1_REAL_POL_1_0	DB(NFMin) 1_1_REAL_POL_1_0
1420.4	-7.3659	11.743	-18.602	-15.079	0.40618	0.21521

Tabla 2.2-41. Resultados después de optimizar la segunda alternativa al diseño real del primer amplificador.

Como era de esperar, la adaptación a la entrada y a la salida, así como el factor de ruido, mejoran considerablemente.

Colocamos ahora los valores normalizados de los componentes de las redes de adaptación, lo que significará que los resultados empeoren ligeramente, ya que no podremos colocar exactamente los valores de los componentes que optimizan la adaptación a la entrada, salida y factor de ruido, y nos tendremos que conformar con el suministrado por el fabricante.

Los resultados son los siguientes:

Frequency (MHz)	DB(S[1,1]) valores_1_1_POL_1_	DB(S[2,1]) valores_1_1_POL_1_	DB(S[1,2]) valores_1_1_POL_1_	DB(S[2,2]) valores_1_1_POL_1_	DB(NF) valores_1_1_POL_1_	DB(NFMin) valores_1_1_POL_1_
1420.4	-5.728	10.665	-19.681	-6.2972	0.50974	0.23325

Tabla 2.2-42. Resultados de la segunda alternativa al diseño real del primer amplificador con valores normalizados.

Seguimos obteniendo unos resultados deficientes, muy parecidos a los del caso anterior, con un factor de ruido bastante superior al mínimo y una mala adaptación.

- La última opción consiste en situar el conjunto, red de desacoplo y red de polarización, antes de la red de adaptación de entrada y después de la red de adaptación de salida, como podemos apreciar en la siguiente figura:

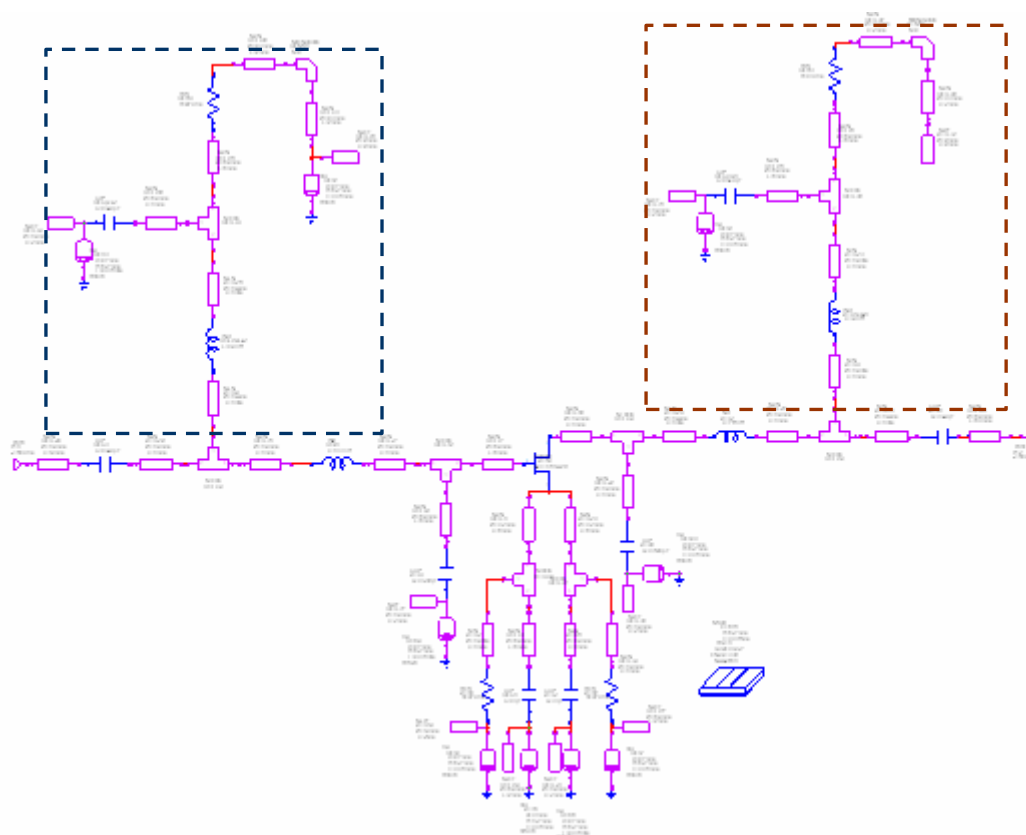


Figura 2.2-66. Tercera alternativa al diseño real del primer amplificador.

Alcanzamos los siguientes resultados:

Frequency (MHz)	DB(S[1,1]) 1_1_REAL_POL_1_0	DB(S[2,1]) 1_1_REAL_POL_1_0	DB(S[1,2]) 1_1_REAL_POL_1_0	DB(S[2,2]) 1_1_REAL_POL_1_0	DB(NF) 1_1_REAL_POL_1_0	DB(NFMin) 1_1_REAL_POL_1_0
1420.4	-3.7405	11.046	-19.3	-15.481	0.42021	0.21725

Tabla 2.2-43. Resultados de la tercera alternativa al diseño real del primer amplificador.

Optimizamos, realizando las 3 fases anteriormente comentadas, y obtenemos:

Frequency (MHz)	DB(S[1,1]) 1_1_REAL_POL_1_0	DB(S[2,1]) 1_1_REAL_POL_1_0	DB(S[1,2]) 1_1_REAL_POL_1_0	DB(S[2,2]) 1_1_REAL_POL_1_0	DB(NF) 1_1_REAL_POL_1_0	DB(NFMin) 1_1_REAL_POL_1_0
1420.4	-9.5595	12.068	-18.278	-9.5577	0.30061	0.20604

Tabla 2.2-44. Resultados después de optimizar la tercera alternativa al diseño real del primer amplificador.

Si pasamos a valores normalizados los componentes de las redes de adaptación, tenemos los siguientes resultados:

Frequency (MHz)	DB(S[1,1]) valores_1_1_POL_1_	DB(S[2,1]) valores_1_1_POL_1_	DB(S[1,2]) valores_1_1_POL_1_	DB(S[2,2]) valores_1_1_POL_1_	DB(NF) valores_1_1_POL_1_	DB(NFMin) valores_1_1_POL_1_
1420.4	-8.9084	11.572	-18.774	-7.9468	0.41895	0.22659

Tabla 2.2-45. Resultados de la tercera alternativa al diseño real del primer amplificador con valores normalizados.

No tenemos una buena adaptación ni a la entrada ni a la salida, pero el factor de ruido no presenta un valor demasiado alto, lo cual constituye una enorme ventaja.

Hemos analizado las 4 posibles opciones para este primer diseño de un amplificador, el que está formado por la red de adaptación de entrada 1 y la red de adaptación de salida 1. Si comparamos los resultados obtenidos para las 4 opciones, tenemos:

1ª opción:

Frequency (MHz)	DB(S[1,1]) valores_1_1_POL_1_	DB(S[2,1]) valores_1_1_POL_1_	DB(S[1,2]) valores_1_1_POL_1_	DB(S[2,2]) valores_1_1_POL_1_	DB(NF) valores_1_1_POL_1_	DB(NFMin) valores_1_1_POL_1_
1420.4	-8.8042	10.963	-19.382	-5.9649	0.4212	0.22741

Tabla 2.2-46. Resultados de la primera opción de diseño real del primer amplificador con valores normalizados.

2ª opción:

Frequency (MHz)	DB(S[1,1]) valores_1_1_POL_1_	DB(S[2,1]) valores_1_1_POL_1_	DB(S[1,2]) valores_1_1_POL_1_	DB(S[2,2]) valores_1_1_POL_1_	DB(NF) valores_1_1_POL_1_	DB(NFMin) valores_1_1_POL_1_
1420.4	-5.7222	11.126	-19.219	-7.6612	0.50126	0.23225

Tabla 2.2-47. Resultados de la segunda opción de diseño real del primer amplificador con valores normalizados.

3ª opción:

Frequency (MHz)	DB(S[1,1]) valores_1_1_POL_1_	DB(S[2,1]) valores_1_1_POL_1_	DB(S[1,2]) valores_1_1_POL_1_	DB(S[2,2]) valores_1_1_POL_1_	DB(NF) valores_1_1_POL_1_	DB(NFMin) valores_1_1_POL_1_
1420.4	-5.728	10.665	-19.681	-6.2972	0.50974	0.23325

Tabla 2.2-48. Resultados de la tercera opción de diseño real del primer amplificador con valores normalizados.

4ª opción:

Frequency (MHz)	DB(S[1,1]) valores_1_1_POL_1_	DB(S[2,1]) valores_1_1_POL_1_	DB(S[1,2]) valores_1_1_POL_1_	DB(S[2,2]) valores_1_1_POL_1_	DB(NF) valores_1_1_POL_1_	DB(NFMin) valores_1_1_POL_1_
1420.4	-8.9084	11.572	-18.774	-7.9468	0.41895	0.22659

Tabla 2.2-49. Resultados de la cuarta opción de diseño real del primer amplificador con valores normalizados.

Nos quedamos con la 4ª opción como mejor diseño, ya que es el diseño que presenta un menor factor de ruido, y una mejor adaptación a la entrada y a la salida. En este diseño hemos colocado la red de desacoplo y de polarización, en ambos casos, muy alejadas del transistor, lo que ha proporcionado unos mejores resultados que si estuvieran muy próximas a éste. Este diseño pasará al proceso de fabricación que posteriormente analizaremos. Recordemos que el esquemático era:

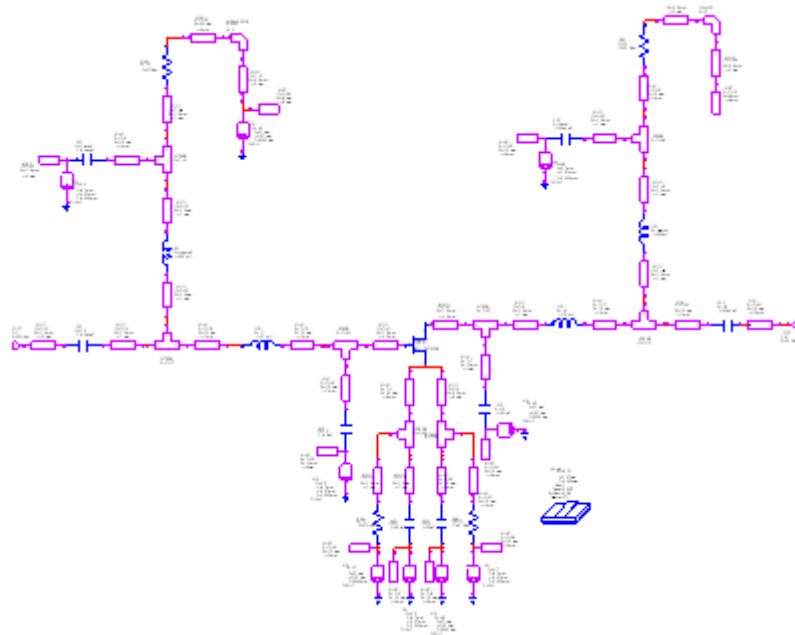


Figura 2.2-67. Diseño escogido para el primer amplificador.

2.2.5.2. Diseño real del amplificador 1_2 y su alternativa de diseño

Recordemos que éste es el amplificador formado por la red de adaptación de entrada 1 y la red de adaptación de salida 2.

Presentamos ahora el segundo diseño de amplificador realizado, cuyo diseño ideal es el siguiente:

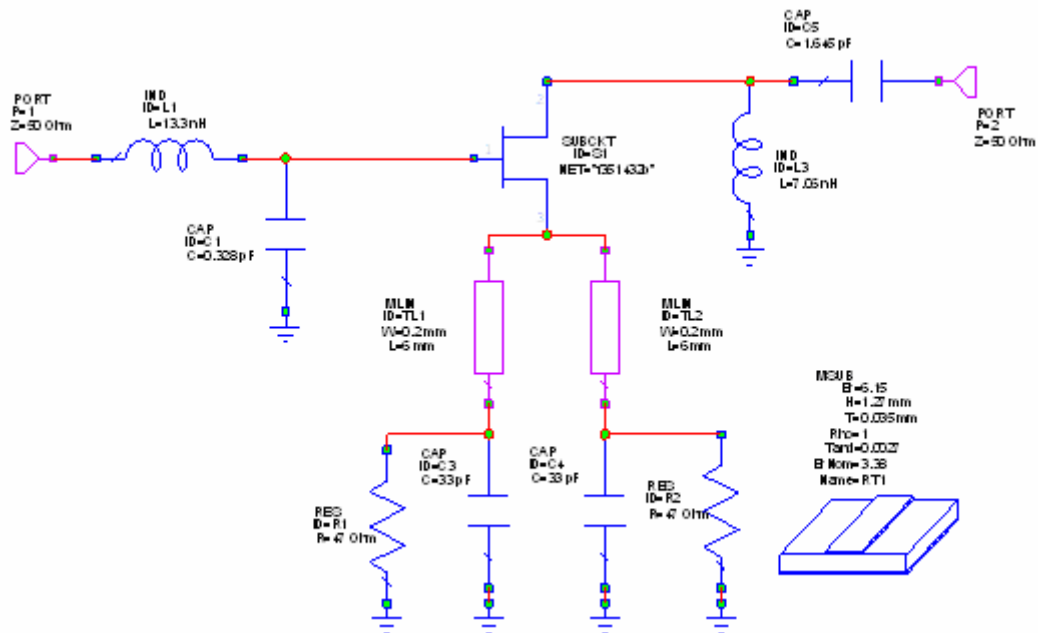


Figura 2.2-68. Amplificador ideal formado por la primera red de adaptación de entrada y la segunda red de adaptación de salida.

Si efectuamos un diseño real del amplificador, tendríamos el circuito de la figura 2.2-67, en el que podremos observar que no es necesario el condensador de bloqueo de continua a la salida de la red de adaptación de salida, ya que el propio condensador de la red de adaptación realiza esa función.

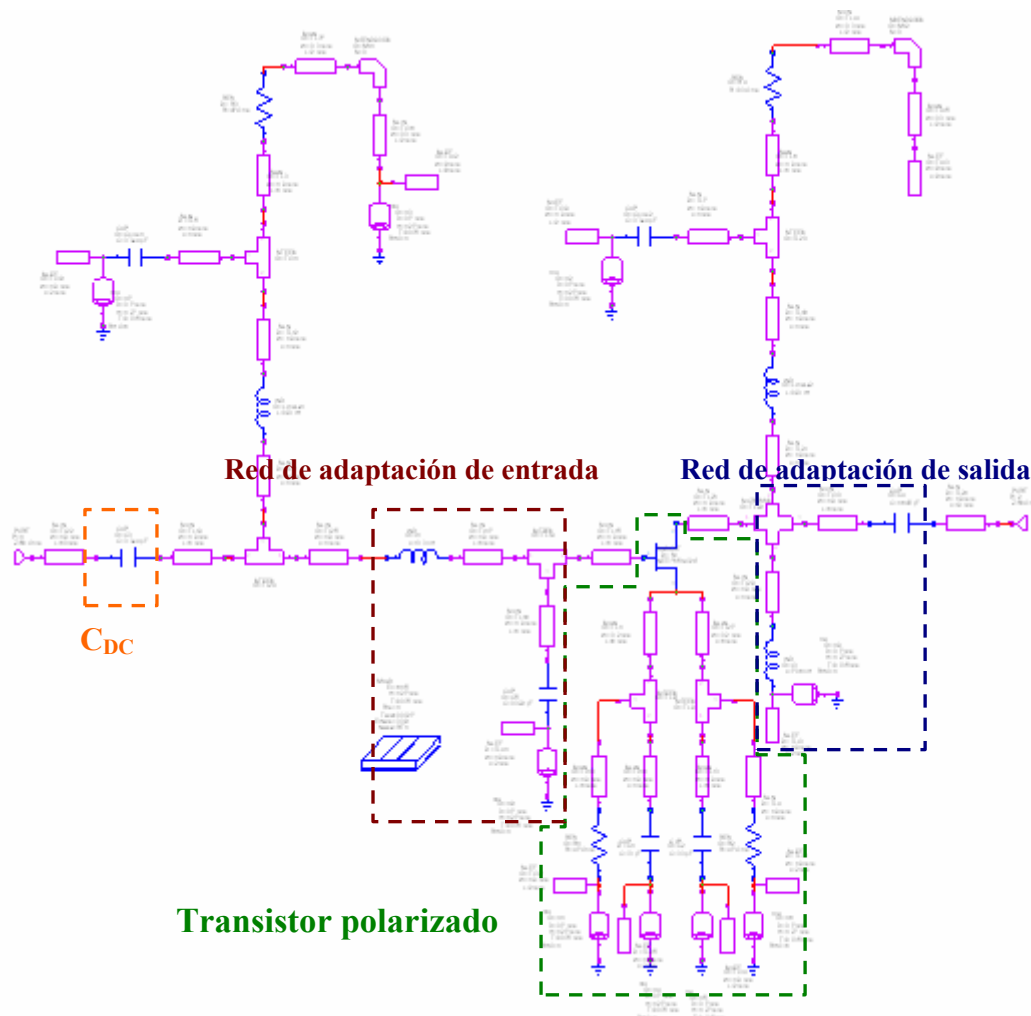


Figura 2.2-69. Diseño real del amplificador con red de entrada 1 y red de salida 2.

Los resultados que se obtienen son:

Frequency (MHz)	DB(S[1,1]) 1_2_REAL_POL_1	DB(S[2,1]) 1_2_REAL_POL_1	DB(S[1,2]) 1_2_REAL_POL_1	DB(S[2,2]) 1_2_REAL_POL_1	DB(NF) 1_2_REAL_POL_1	DB(NFMn) 1_2_REAL_POL_1
1420.4	-5.1535	11.12	-19.225	-19.361	0.4203	0.21749

Tabla 2.2-50. Resultados del diseño real del amplificador con red de entrada 1 y red de salida 2.

Optimizamos, realizando el proceso en 3 fases, como ya explicamos anteriormente, y obtenemos:

Frequency (MHz)	DB(S[1,1]) 1_2_REAL_POL_1_0	DB(S[2,1]) 1_2_REAL_POL_1_0	DB(S[1,2]) 1_2_REAL_POL_1_0	DB(S[2,2]) 1_2_REAL_POL_1_0	DB(NF) 1_2_REAL_POL_1_0	DB(NFMn) 1_2_REAL_POL_1_0
1420.4	-6.3084	12.679	-17.666	-15.797	0.29485	0.20451

Tabla 2.2-51. Resultados después de optimizar el diseño real del segundo amplificador.

El factor de ruido mejora, pero la adaptación a la salida empeora ligeramente.

Elegimos el valor normalizado más cercano al valor de componente de las redes de adaptación.

En este caso es suficiente una longitud de 4.3 mm en las líneas conectadas al transistor para que los componentes guarden una mínima distancia de separación en el layout. Esto se apreciará cuando posteriormente realicemos el layout.

Resultados alcanzados:

Frequency (MHz)	DB(S[1,1]) valores_1_2_POL_1_	DB(S[2,1]) valores_1_2_POL_1_	DB(S[1,2]) valores_1_2_POL_1_	DB(S[2,2]) valores_1_2_POL_1_	DB(NF) valores_1_2_POL_1_	DB(NFMin) valores_1_2_POL_1_
1420.4	-9.1861	12.29	-18.056	-14.455	0.42322	0.22563

Tabla 2.2-52. Resultados del diseño real del segundo amplificador con valores normalizados.

Estos resultados serán comparados con la otra opción de diseño para ver que diseño presenta mejores prestaciones.

- La otra opción de diseño consiste en colocar la red de desacoplo y de polarización entre la bobina y el condensador de la red de entrada. Comentar que la posición de la red de desacoplo y de polarización a la salida no es modificable, ya que es la única posición con la que conseguimos que el condensador de la red de adaptación realice la función de bloqueo de continua, ya que si colocáramos la red de desacoplo a la salida de la red de adaptación, sería necesario otro condensador que hiciera la función de bloqueo de continua. Encuadramos la red de desacoplo y de polarización que ha variado su posición en el amplificador.



Frequency (MHz)	DB(S[1,1]) 1_2_REAL_POL_1_D	DB(S[2,1]) 1_2_REAL_POL_1_D	DB(S[1,2]) 1_2_REAL_POL_1_D	DB(S[2,2]) 1_2_REAL_POL_1_D	DB(NF) 1_2_REAL_POL_1_D	DB(NFMn) 1_2_REAL_POL_1_D
1420.4	-3.6966	10.278	-20.068	-23.903	0.62422	0.23184

Optimizamos y obtenemos:

Frequency (MHz)	DB(S[1,1]) 1_2_REAL_POL_1_0	DB(S[2,1]) 1_2_REAL_POL_1_0	DB(S[1,2]) 1_2_REAL_POL_1_0	DB(S[2,2]) 1_2_REAL_POL_1_0	DB(NF) 1_2_REAL_POL_1_0	DB(NFMn) 1_2_REAL_POL_1_0
1420.4	-5.9976	12.408	-17.937	-18.24	0.36339	0.21097

El hecho fundamental es que hemos reducido el factor de ruido casi a la mitad de su valor en decibelios, pero no confundir esto con su valor en escala lineal.

Los resultados, después de colocar los valores normalizados de componentes, son los siguientes:

Frequency (MHz)	DB(S[1,1]) valores_1_2_POL_1_	DB(S[2,1]) valores_1_2_POL_1_	DB(S[1,2]) valores_1_2_POL_1_	DB(S[2,2]) valores_1_2_POL_1_	DB(NF) valores_1_2_POL_1_	DB(NFMin) valores_1_2_POL_1_
1420.4	-7.2329	11.825	-18.521	-15.701	0.50122	0.2324

Tabla 2.2-55. Resultados de la alternativa al diseño real del segundo amplificador con valores normalizados de componentes.

Comparamos estos resultados con los obtenidos para la 1ª opción de diseño de este amplificador.

1ª opción:

Frequency (MHz)	DB(S[1,1]) valores_1_2_POL_1_	DB(S[2,1]) valores_1_2_POL_1_	DB(S[1,2]) valores_1_2_POL_1_	DB(S[2,2]) valores_1_2_POL_1_	DB(NF) valores_1_2_POL_1_	DB(NFMin) valores_1_2_POL_1_
1420.4	-9.1861	12.29	-18.056	-14.455	0.42322	0.22563

Tabla 2.2-56. Resultados del diseño real del segundo amplificador con valores normalizados de componentes.

2ª opción:

Frequency (MHz)	DB(S[1,1]) valores_1_2_POL_1_	DB(S[2,1]) valores_1_2_POL_1_	DB(S[1,2]) valores_1_2_POL_1_	DB(S[2,2]) valores_1_2_POL_1_	DB(NF) valores_1_2_POL_1_	DB(NFMin) valores_1_2_POL_1_
1420.4	-7.2329	11.825	-18.521	-15.701	0.50122	0.2324

Tabla 2.2-57. Resultados de la alternativa al diseño real del segundo amplificador con valores normalizados de componentes.

Los resultados son mejores para la 1ª opción, ya que presenta un menor factor de ruido, una mejor adaptación a la entrada, una mayor ganancia, y una adaptación a la salida similar. Al igual que ocurriera en el primer diseño, se alcanzan mejores resultados con la red de desacoplo y polarización más alejada del transistor.

Ésta es la opción elegida para el 2º diseño de amplificador:

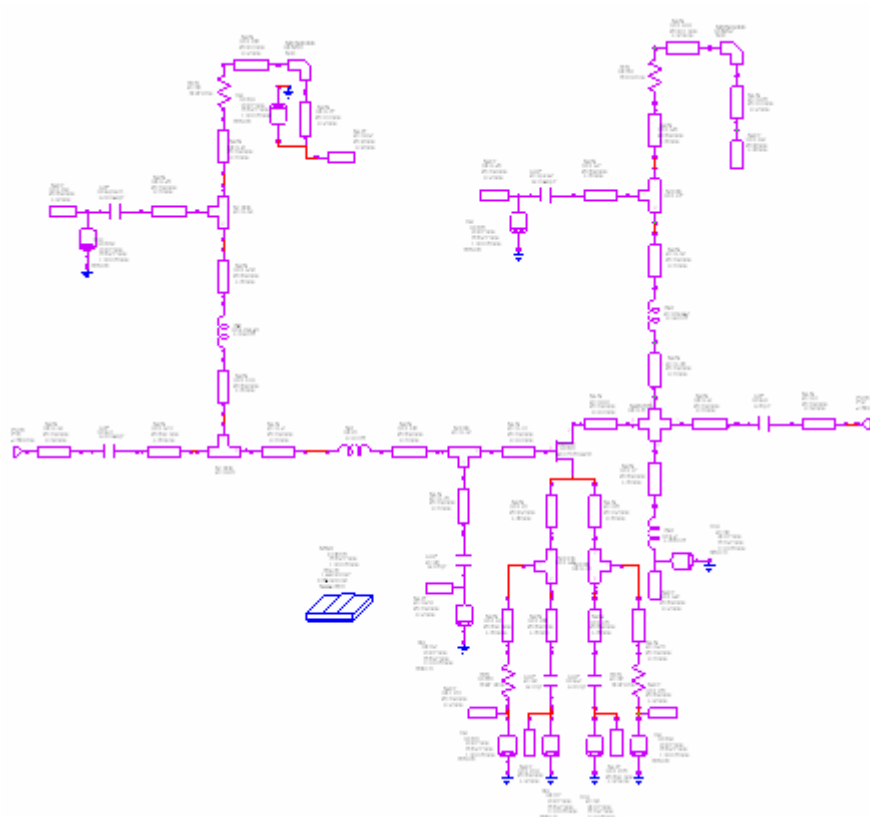


Figura 2.2-71. Diseño elegido para el amplificador formado por red de entrada 1 y red de salida 2.

2.2.5.3. Diseño real del amplificador 2_1 y su alternativa de diseño

Recordemos que éste es el amplificador formado por la red de adaptación de entrada 2 y la red de adaptación de salida 1.

Presentamos el tercer diseño de amplificador realizado, cuyo diseño ideal del amplificador es el siguiente:

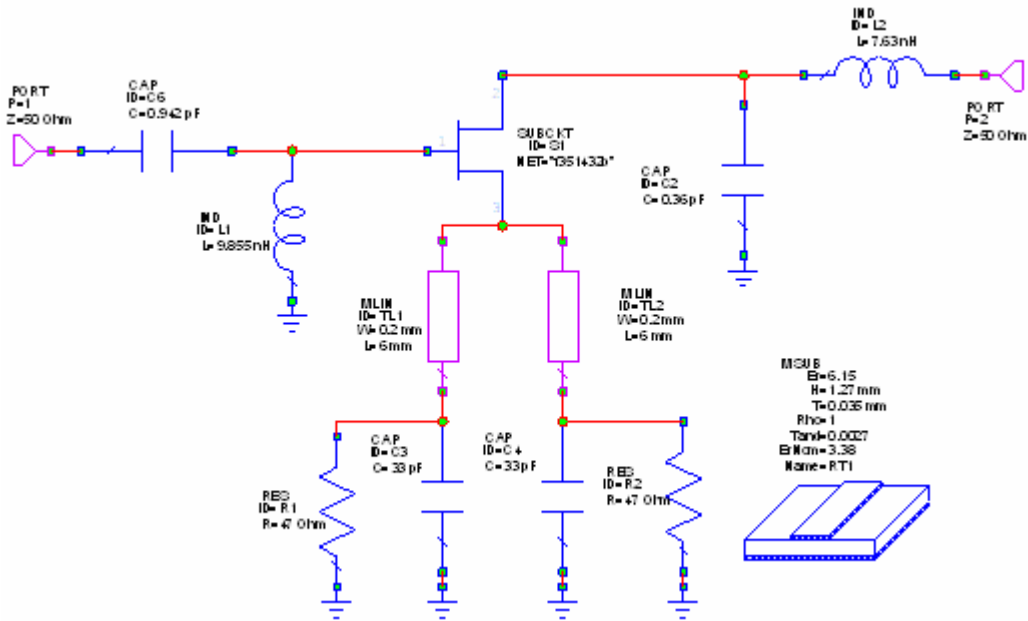


Figura 2.2-72. Amplificador ideal formado por la segunda red de adaptación de entrada y la primera red de adaptación de salida.

Si efectuamos un diseño real del amplificador, tendríamos el circuito de la figura 2.2-71, en el que podemos observar que no es necesario el condensador de bloqueo de continua a la entrada de la red de adaptación de entrada, ya que el propio condensador de la red de adaptación realiza esa función.

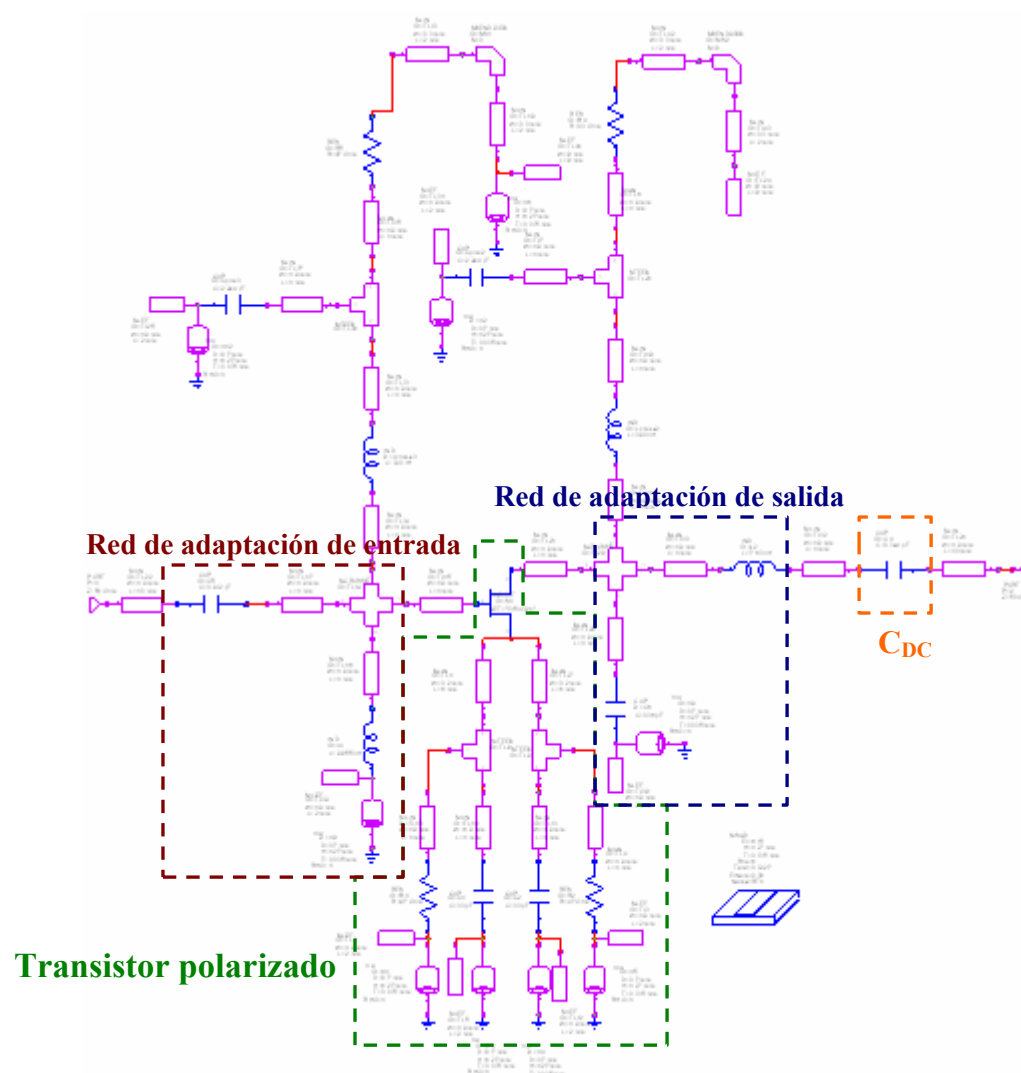


Figura 2.2-73. Diseño real del amplificador con red de entrada 2 y red de salida 1.

Obtenemos los siguientes resultados:

Frequency (MHz)	DB(S[1,1]) 2_1_REAL_POL_1	DB(S[2,1]) 2_1_REAL_POL_1	DB(S[1,2]) 2_1_REAL_POL_1	DB(S[2,2]) 2_1_REAL_POL_1	DB(NF) 2_1_REAL_POL_1	DB(NFMn) 2_1_REAL_POL_1
1420.4	-3.2938	10.264	-20.082	-22.69	0.65383	0.22989

Tabla 2.2-58. Resultados obtenidos para el diseño real del tercer amplificador.

Optimizamos buscando mejorar los resultados:

Frequency (MHz)	DB(S[1,1]) 2_1_REAL_POL_1_0	DB(S[2,1]) 2_1_REAL_POL_1_0	DB(S[1,2]) 2_1_REAL_POL_1_0	DB(S[2,2]) 2_1_REAL_POL_1_0	DB(NF) 2_1_REAL_POL_1_0	DB(NFMn) 2_1_REAL_POL_1_0
1420.4	-22.615	12.417	-17.928	-7.9094	0.26231	0.20857

Tabla 2.2-59. Resultados obtenidos después de optimizar el diseño real del tercer amplificador.

Obtenemos un factor de ruido próximo al mínimo y una buena adaptación a la entrada.

En este caso sólo han sido necesarios 4 mm de longitud en las líneas conectadas al transistor para que en el layout no haya problemas de separación entre componentes.

Llegamos a los siguientes resultados con valores normalizados de componentes:

Frequency (MHz)	DB(S[1,1]) valores_2_1_POL_1	DB(S[2,1]) valores_2_1_POL_1	DB(S[1,2]) valores_2_1_POL_1	DB(S[2,2]) valores_2_1_POL_1	DB(NF) valores_2_1_POL_1	DB(NFMin) valores_2_1_POL_1
1420.4	-17.344	12.064	-18.281	-7.2933	0.26759	0.21921

Tabla 2.2-60. Resultados del diseño real del tercer amplificador con valores normalizados.

Resultados bastante óptimos, sobre todo en cuanto a factor de ruido y adaptación a la entrada.

- La otra opción de diseño consiste en colocar la red de desacoplo y de polarización a la salida de la red de salida, justo antes del condensador de bloqueo de continua. Comentar que la posición de la red de desacoplo y polarización a la entrada no es modificable, ya que es la única posición con la que consigo que el condensador de la red de adaptación realice la función de bloqueo de continua.

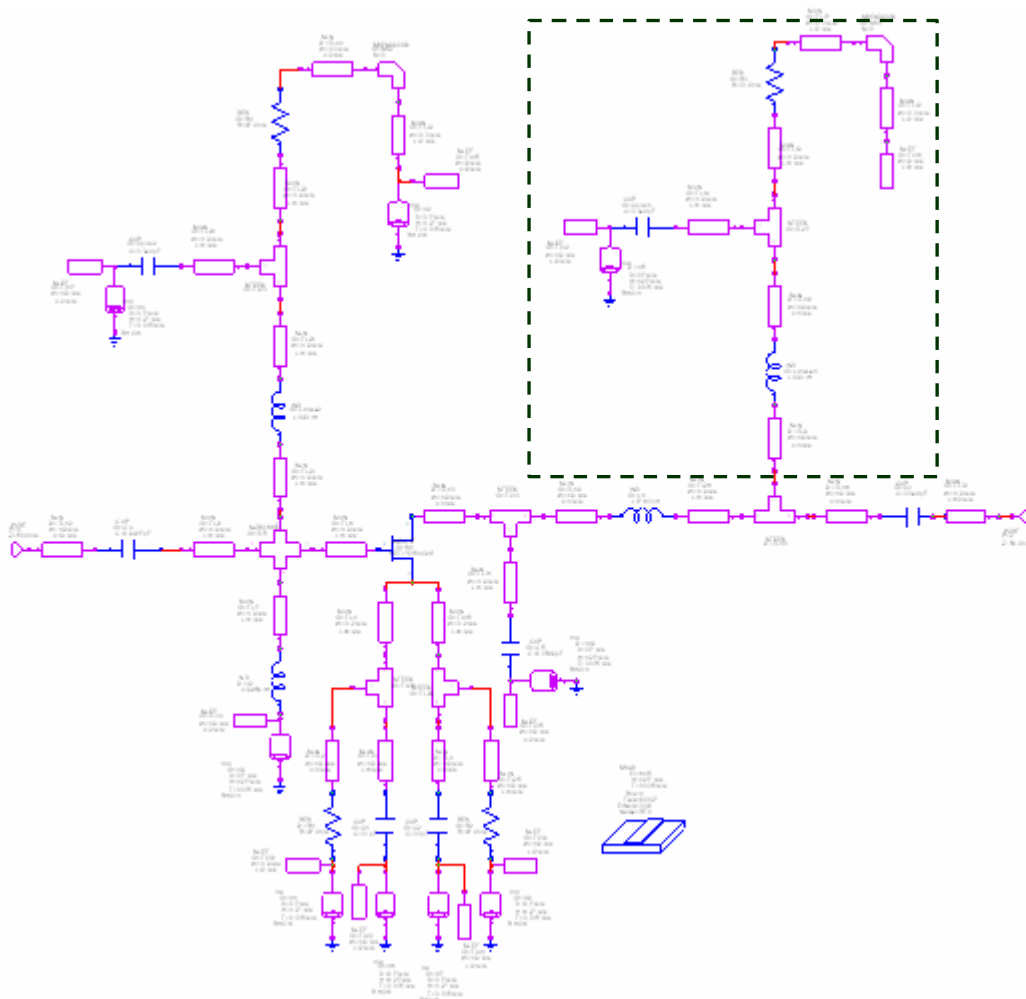


Figura 2.2-74. Alternativa al diseño real del tercer amplificador.

Para esta alternativa al tercer amplificador obtenemos:

Frequency (MHz)	DB(S[1,1]) 2_1_REAL_POL_1_0	DB(S[2,1]) 2_1_REAL_POL_1_0	DB(S[1,2]) 2_1_REAL_POL_1_0	DB(S[2,2]) 2_1_REAL_POL_1_0	DB(NF) 2_1_REAL_POL_1_0	DB(NFMn) 2_1_REAL_POL_1_0
1420.4	-2.6775	10.056	-20.289	-12.831	0.65347	0.2297

Tabla 2.2-61. Resultados de la alternativa al diseño real del tercer amplificador.

Después de optimizar, llegamos a que:

Frequency (MHz)	DB(S[1,1]) 2_1_REAL_POL_1_0	DB(S[2,1]) 2_1_REAL_POL_1_0	DB(S[1,2]) 2_1_REAL_POL_1_0	DB(S[2,2]) 2_1_REAL_POL_1_0	DB(NF) 2_1_REAL_POL_1_0	DB(NFMn) 2_1_REAL_POL_1_0
1420.4	-10.315	12.276	-18.069	-4.7867	0.27431	0.21175

Tabla 2.2-62. Resultados después de optimizar la alternativa al diseño real del tercer amplificador.

En este caso sólo ha sido necesario una longitud de 1.5 mm para las líneas conectadas al transistor, ya que los elementos se encuentran suficientemente separados en el layout, al estar las redes de desacoplo muy separadas entre sí.

Los resultados a los que llegamos son:

Frequency (MHz)	DB(S[1,1]) valores_2_1_POL_1_	DB(S[2,1]) valores_2_1_POL_1_	DB(S[1,2]) valores_2_1_POL_1_	DB(S[2,2]) valores_2_1_POL_1_	DB(NF) valores_2_1_POL_1_	DB(NFMn) valores_2_1_POL_1_
1420.4	-12.038	12.742	-17.604	-11.493	0.2145	0.2058

Tabla 2.2-63. Resultados de la alternativa al diseño real del tercer amplificador con valores normalizados.

Factor de ruido muy próximo al mínimo, buena adaptación tanto a la entrada como a la salida, es decir, obtenemos resultados muy satisfactorios.

Comparamos los resultados obtenidos para ambas opciones de diseño:

1ª opción:

Frequency (MHz)	DB(S[1,1]) valores_2_1_POL_1_	DB(S[2,1]) valores_2_1_POL_1_	DB(S[1,2]) valores_2_1_POL_1_	DB(S[2,2]) valores_2_1_POL_1_	DB(NF) valores_2_1_POL_1_	DB(NFMn) valores_2_1_POL_1_
1420.4	-17.344	12.064	-18.281	-7.2933	0.26759	0.21921

Tabla 2.2-64. Resultados del diseño real del tercer amplificador con valores normalizados.

2ª opción:

Frequency (MHz)	DB(S[1,1]) valores_2_1_POL_1_	DB(S[2,1]) valores_2_1_POL_1_	DB(S[1,2]) valores_2_1_POL_1_	DB(S[2,2]) valores_2_1_POL_1_	DB(NF) valores_2_1_POL_1_	DB(NFMn) valores_2_1_POL_1_
1420.4	-12.038	12.742	-17.604	-11.493	0.2145	0.2058

Tabla 2.2-65. Resultados de la alternativa al diseño real del tercer amplificador con valores normalizados.

Elegimos la 2ª opción, ya que presenta un menor factor de ruido, una mejor adaptación a la salida y, aunque la adaptación a la entrada no es tan buena como para la 1ª opción, conseguimos unos parámetros S_{11} y S_{22} por debajo de -10 dB, situación que tiene preferencia

sobre la de tener un parámetro S tendiendo a $-\infty$ dB, pero el otro parámetro S por encima de -10 dB. El esquemático era éste:

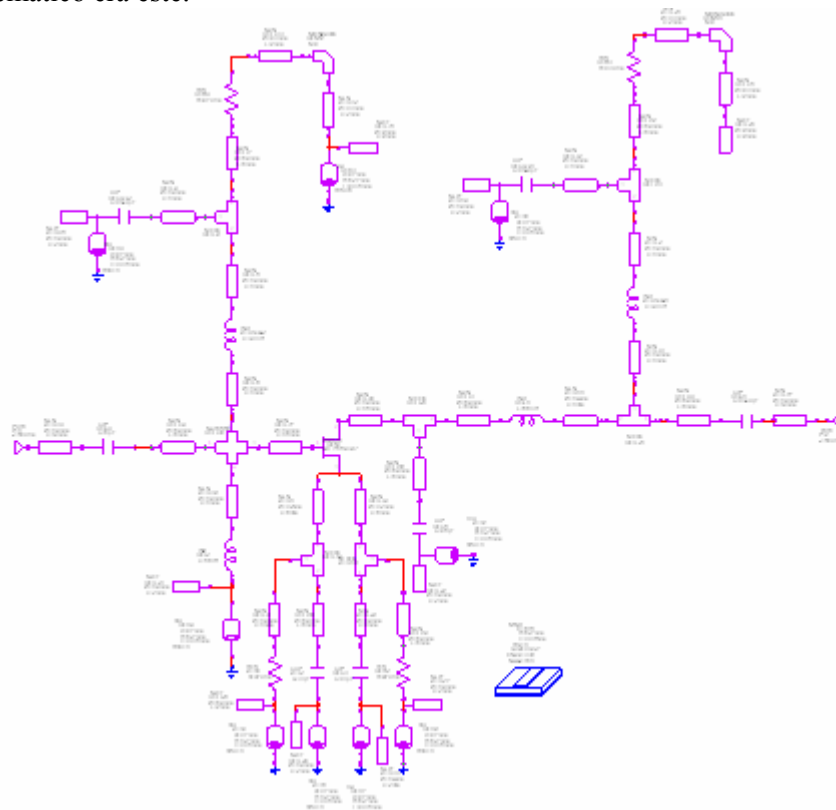


Figura 2.2-75. Diseño elegido para el tercer amplificador.

Una conclusión importante a la que hemos llegado en este proyecto es que se obtienen mejores resultados si la red de desacoplo y de polarización se encuentra alejada del transistor, respecto a si se encuentra próxima a éste.

2.2.5.4. Diseño real del amplificador 2_2

Recordemos que éste es el amplificador formado por la red de adaptación de entrada 2 y la red de adaptación de salida 2.

Presentamos el cuarto diseño de amplificador realizado, cuyo diseño ideal es el siguiente:

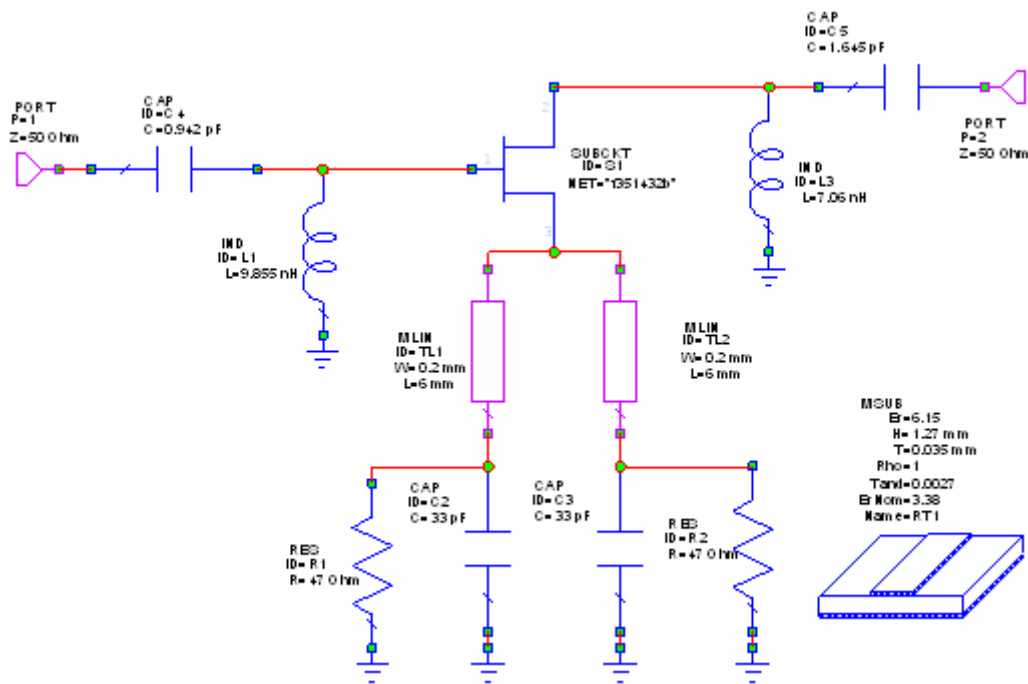


Figura 2.2-76. Amplificador ideal formado por la segunda red de adaptación de entrada y segunda red de adaptación de salida.

Si efectuamos un diseño real del amplificador, tendríamos el circuito de la figura 2.2-75, en el que podemos observar que no es necesario el condensador de bloqueo de continua a la entrada de la red de adaptación de entrada, ni a la salida de la red de adaptación de salida, ya que el propio condensador de la red de adaptación realiza esa función. En este caso sólo tendremos una opción, ya que las redes de desacoplo y de polarización sólo pueden ir situadas ahí, porque de otra forma se haría necesaria la presencia de condensadores de bloqueo de continua, uno a la entrada y otro a la salida.

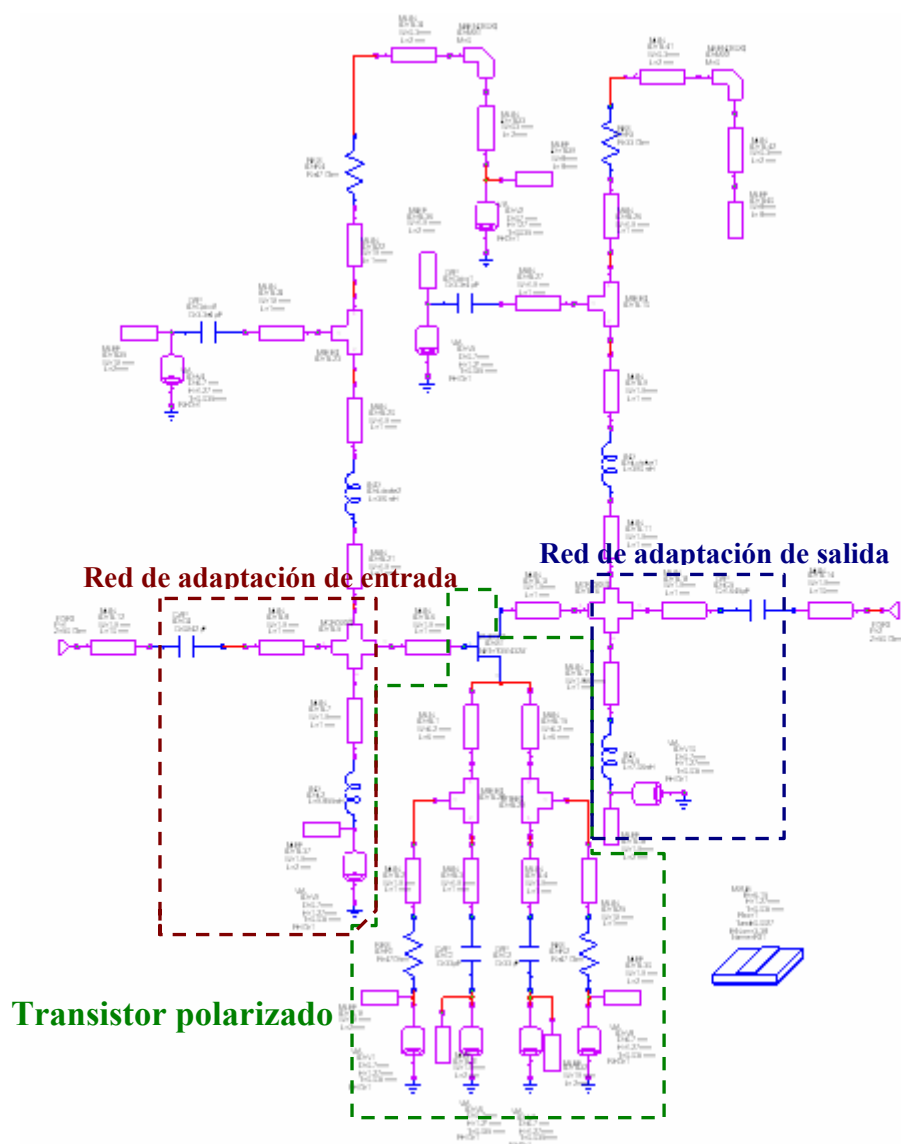


Figura 2.2-77. Diseño real del amplificador con red de entrada 2 y red de salida 2.

Resultados obtenidos:

Frequency (MHz)	DB(S[1,1]) 2_2_REAL_POL_1	DB(S[2,1]) 2_2_REAL_POL_1	DB(S[1,2]) 2_2_REAL_POL_1	DB(S[2,2]) 2_2_REAL_POL_1	DB(NF) 2_2_REAL_POL_1	DB(NFMin) 2_2_REAL_POL_1
1420.4	-3.6335	10.241	-20.104	-19.903	0.65393	0.22998

Tabla 2.2-66. Resultados obtenidos para el diseño real del cuarto amplificador.

Si optimizamos el amplificador obtenemos:

Frequency (MHz)	DB(S[1,1]) 2_2_REAL_POL_1_0	DB(S[2,1]) 2_2_REAL_POL_1_0	DB(S[1,2]) 2_2_REAL_POL_1_0	DB(S[2,2]) 2_2_REAL_POL_1_0	DB(NF) 2_2_REAL_POL_1_0	DB(NFMin) 2_2_REAL_POL_1_0
1420.4	-10.917	13.46	-16.95	-40.002	0.20509	0.20507

Tabla 2.2-67. Resultados obtenidos después de optimizar el diseño real del cuarto amplificador.

Alcanzamos unos resultados extraordinarios, pero sin que los valores de los componentes de las redes de adaptación sean los suministrados por el fabricante, por lo que al realizar este cambio, llegamos a que:

Frequency (MHz)	DB(S[1,1])	DB(S[2,1])	DB(S[1,2])	DB(S[2,2])	DB(NF)	DB(NFMin)
1420.4	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_
1420.4	-14.496	13.477	-16.869	-18.472	0.23062	0.22029

Tabla 2.2-68. Resultados del diseño real del cuarto amplificador con valores normalizados.

Resultados extraordinarios, ya que el factor de ruido es muy bajo y muy próximo al mínimo, tanto la adaptación a la entrada como a la salida está por debajo de -10 dB, y la ganancia es elevada.

Llegados a este punto tenemos que decidir qué circuitos de los diseñados vamos a fabricar. Hasta este momento tenemos 4 posibles diseños, 4 porque teníamos 2 posibles redes de adaptación de entrada y 2 de salida, que combinadas dan lugar a 4 posibles amplificadores. Comparamos resultados para ver que 2 diseños serán fabricados, siendo los elegidos, lógicamente, los que presenten mejores prestaciones.

1^{er} diseño:

Frequency (MHz)	DB(S[1,1])	DB(S[2,1])	DB(S[1,2])	DB(S[2,2])	DB(NF)	DB(NFMin)
1420.4	valores_1_1_POL_1_	valores_1_1_POL_1_	valores_1_1_POL_1_	valores_1_1_POL_1_	valores_1_1_POL_1_	valores_1_1_POL_1_
1420.4	-8.9084	11.572	-18.774	-7.9468	0.41895	0.22659

Tabla 2.2-69. Resultados para el primer amplificador diseñado.

2^o diseño:

Frequency (MHz)	DB(S[1,1])	DB(S[2,1])	DB(S[1,2])	DB(S[2,2])	DB(NF)	DB(NFMin)
1420.4	valores_1_2_POL_1_	valores_1_2_POL_1_	valores_1_2_POL_1_	valores_1_2_POL_1_	valores_1_2_POL_1_	valores_1_2_POL_1_
1420.4	-9.1861	12.29	-18.056	-14.455	0.42322	0.22563

Tabla 2.2-70. Resultados para el segundo amplificador diseñado.

3^{er} diseño:

Frequency (MHz)	DB(S[1,1])	DB(S[2,1])	DB(S[1,2])	DB(S[2,2])	DB(NF)	DB(NFMin)
1420.4	valores_2_1_POL_1_	valores_2_1_POL_1_	valores_2_1_POL_1_	valores_2_1_POL_1_	valores_2_1_POL_1_	valores_2_1_POL_1_
1420.4	-12.038	12.742	-17.604	-11.493	0.2145	0.2058

Tabla 2.2-71. Resultados para el tercer amplificador diseñado.

4^o diseño:

Frequency (MHz)	DB(S[1,1])	DB(S[2,1])	DB(S[1,2])	DB(S[2,2])	DB(NF)	DB(NFMin)
1420.4	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_	valores_2_2_POL_1_
1420.4	-14.496	13.477	-16.869	-18.472	0.23062	0.22029

Tabla 2.2-72. Resultados para el cuarto amplificador diseñado.

Nos quedamos, claramente, con los dos últimos diseños, ya que presentan un factor de ruido bastante menor en decibelios que los dos primeros, y una adaptación tanto a la entrada como a la salida por debajo de -10 dB, aspecto que no sucede en los dos primeros diseños.

Si realizamos un barrido en frecuencia de 0 a 3 GHz para los dos amplificadores escogidos, tenemos las siguientes representaciones:

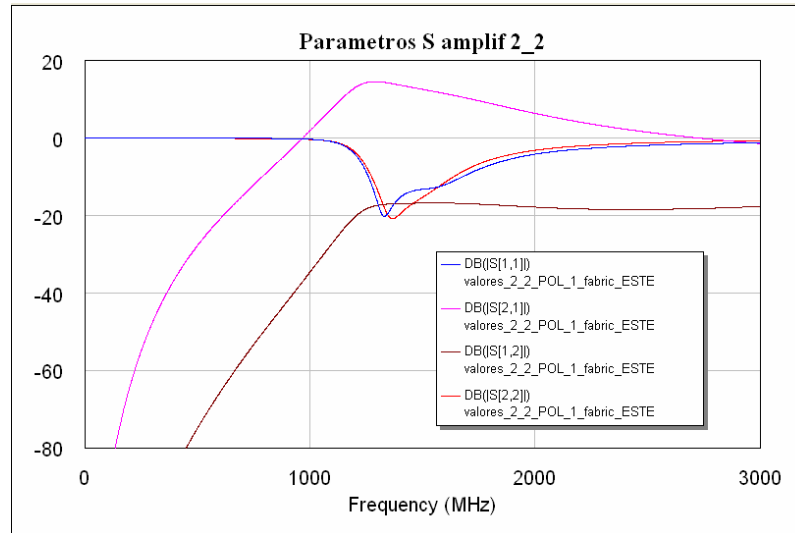


Figura 2.2-78. Parámetros S del amplificador con red de entrada 2 y red de salida 2.

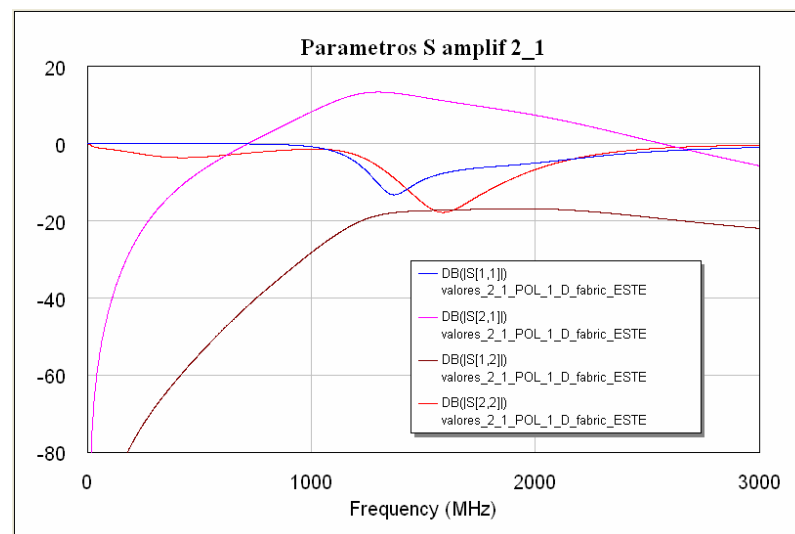


Figura 2.2-79. Parámetros S del amplificador con red de entrada 2 y red de salida 1.

Recordamos cómo era el esquemático de los dos diseños seleccionados:

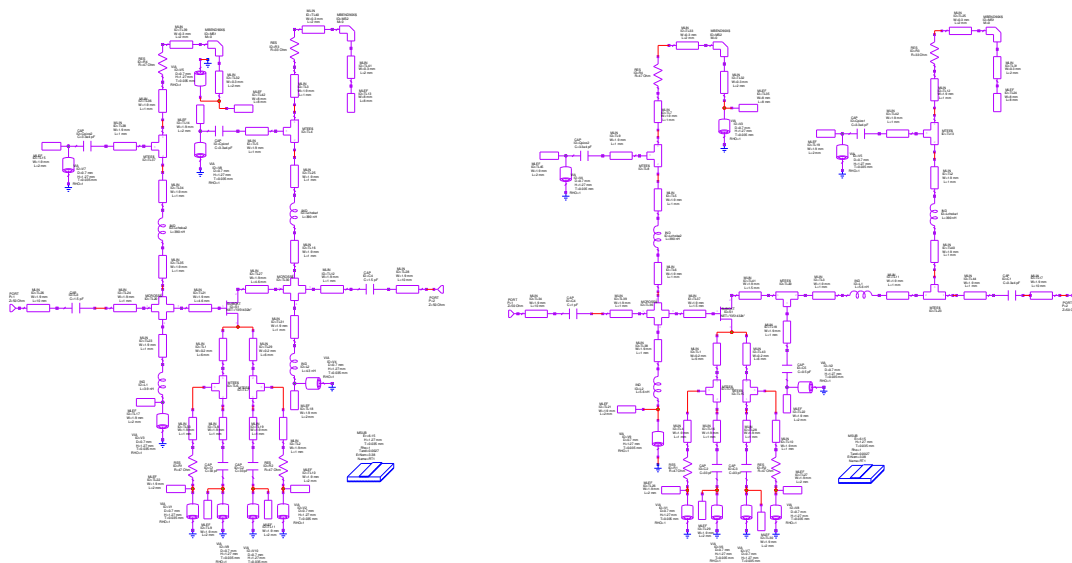


Figura 2.2-80. Los dos amplificadores elegidos para el proceso de fabricación.

Capítulo 3

Fabricación y Realización de medidas

3.1. Implementación física

Una vez seleccionados los diseños a fabricar, se procede a preparar su layout para la posterior fabricación. Previamente, se importa el archivo de las capas de proceso (*Layer Process File*), que define las opciones por defecto de la visualización del layout, incluyendo las capas de dibujo, mapeo de capas, visión 3D, etc. Para ello se pulsa sobre la opción *Layout*, disponible en la parte inferior derecha de la ventana de trabajo. Al aparecer el árbol de las opciones, se pulsa con el botón derecho sobre la opción de *Layer Setup* y se elige la opción *Import Process Definition*, con lo que aparece una ventana de diálogo. Se localiza el directorio “C:\Program Files\AWR\AWR2002” (directorio por defecto de la instalación de *Microwave Office*, si en el proceso de instalación se cambia, se indica nuevo directorio de instalación). Se elige el fichero *MIC_English.lpf* y se abre. El árbol de layout, entonces, adquiere la siguiente forma:

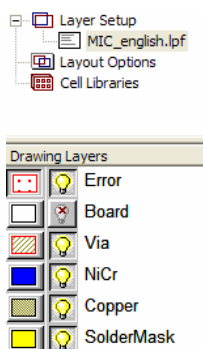


Figura 3.1-1. Importación del archivo de las capas de proceso.

El siguiente paso es establecer la unidad de base de datos y el tamaño de la cuadrícula. Se elige: “*Options* → *Layout Options*” y aparece el siguiente cuadro de diálogo:

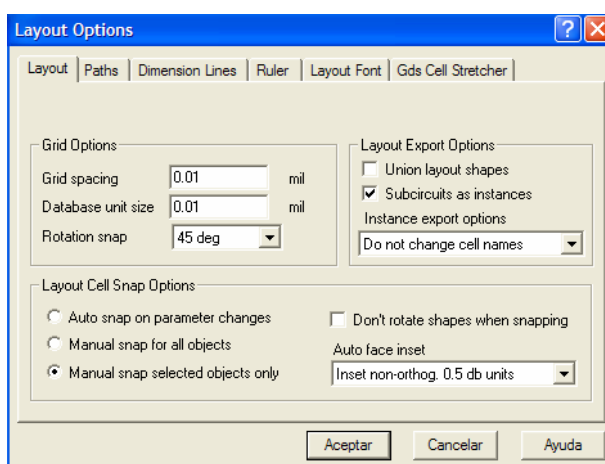


Figura 3.1-2. Cuadro de diálogo de las opciones del layout.

Como se puede observar, las unidades están en milésimas de pulgada, que es una unidad de medida del sistema anglosajón. Al cargar el archivo de las capas de proceso se produjo un cambio en el sistema de unidades del proyecto. Para cambiarlo otra vez a milímetros hay que

acceder a la opción *Project Options* y en la pestaña *Global Units* cambiar las unidades globales de la longitud a milímetros. Entonces el cuadro de las opciones de layout adquiere el siguiente aspecto:

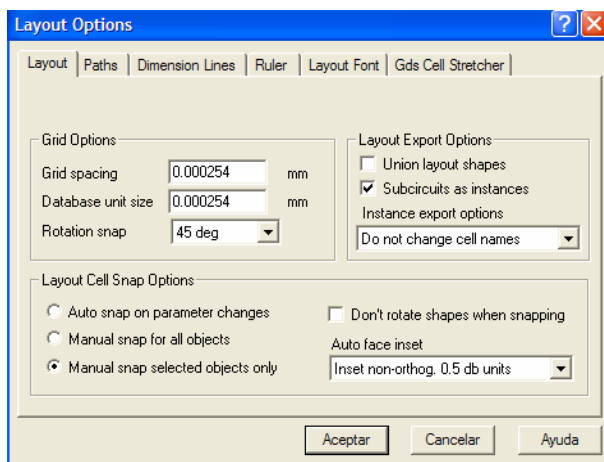


Figura 3.1-3. Cuadro de diálogo de las opciones del layout con las unidades métricas cambiadas.

El siguiente paso es la creación de una biblioteca GDSII. Como no se dispone del layout de los componentes concentrados que se van a emplear en el diseño, se procede a la creación de una biblioteca, que contendrá los layouts necesarios de resistencias, condensadores, bobinas y transistor. Se pincha con el botón derecho sobre la opción *Cell Libraries*, se elige *New GDSII Library* y se denomina a la nueva biblioteca como *layouts_creados*. Pinchando con el botón derecho sobre el nombre de la biblioteca creada, se selecciona la opción *New Layout Cell* y se asigna un nombre a la celda creada y se abre una ventana para la edición del layout. En el proceso de creación del layout de un componente se tienen en cuenta sus dimensiones físicas. Éstas vienen definidas en la hoja de características, ofrecida por el fabricante. Teniendo en cuenta los parámetros físicos del transistor empleado en el diseño, ATF-35143 (Anexo A), se elabora su layout:

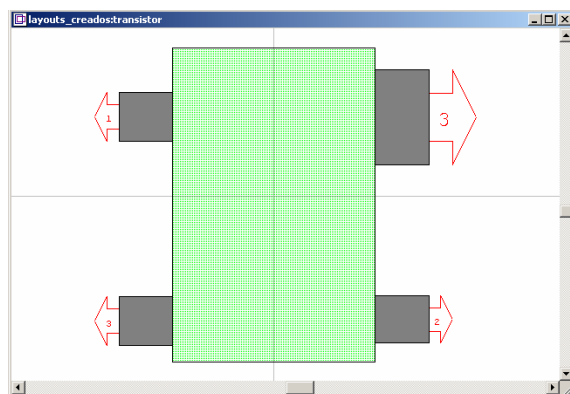


Figura 3.1-4. Creación del layout del transistor.

Seguidamente creamos el layout de las bobinas. Indicar que todas las bobinas empleadas en los diseños de estos amplificadores pertenecen a la misma familia, serie 3650 -> formato 0603, por lo que todas ellas presentarán el mismo layout. Las dimensiones físicas de las bobinas pertenecientes a esta familia vienen especificadas en el anexo B.

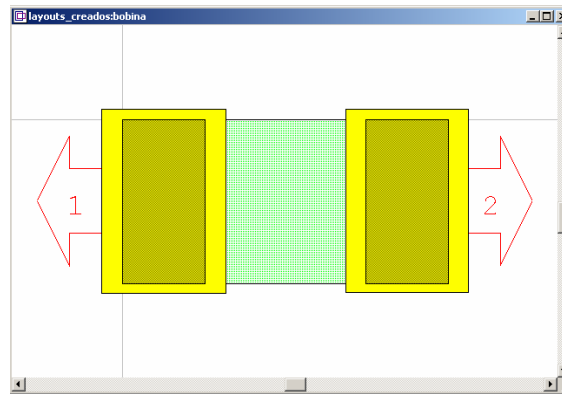


Figura 3.1-5. Creación del layout de la bobina.

A continuación creamos el layout de las resistencias, sabiendo que todas las utilizadas en el proceso de diseño pertenecen a la misma familia.

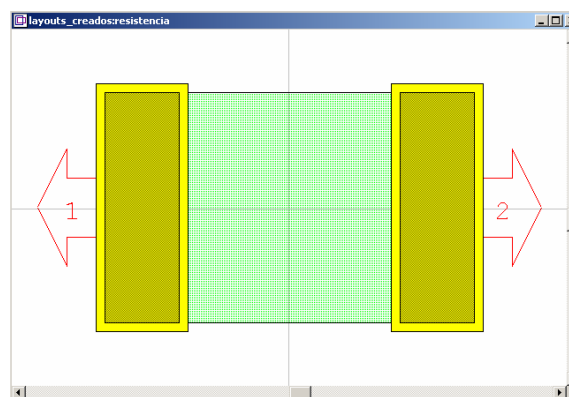


Figura 3.1-6. Creación del layout de la resistencia.

Nos queda crear el layout de los condensadores utilizados en el diseño del amplificador.

En primer lugar creamos los condensadores de la marca “Epcos”, serie BS3794-> formato 0805, cuyos valores utilizados son 1pF y 1.5 pF. Las dimensiones físicas aparecen en el anexo D.

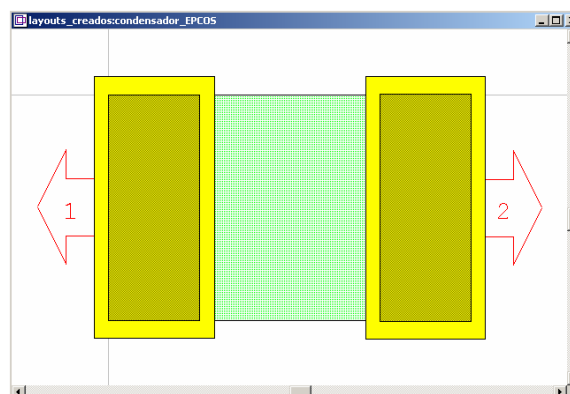


Figura 3.1-7. Creación del layout del condensador Epcos.

En segundo lugar creamos los condensadores de la marca “Kemet”, de formato 0603, cuyos valores utilizados en el diseño son 0.5 pF y 1 pF, dimensiones que vienen especificadas en el anexo C.

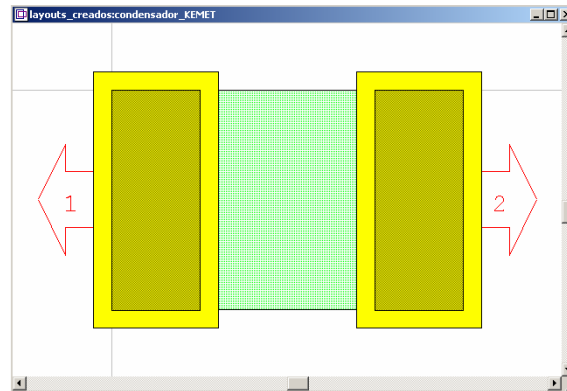


Figura 3.1-8. Creación del layout del condensador Kemet.

Por último queda crear el layout de unos condensadores cuyo valor no pertenece a ninguna de las dos familias de condensadores presentadas. Se trata de los condensadores de 33 nF, de formato 0805:

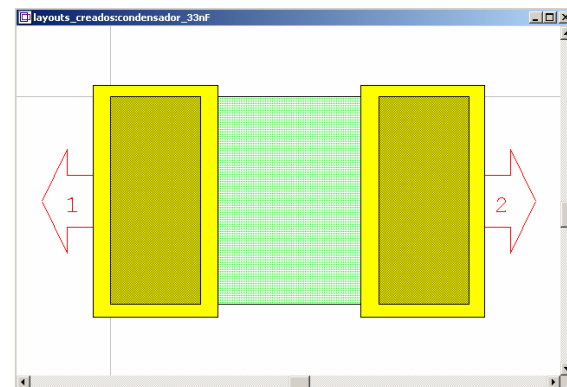


Figura 3.1-9. Creación del layout del condensador de 33 nF.

El siguiente paso consiste en asignar a cada componente su layout correspondiente. Para ello, es necesario ir a las propiedades del layout de un elemento (se pincha con el botón derecho sobre un elemento y se selecciona la opción de *properties* → *layout*) y seleccionar su nombre, tal y como lo indica la figura de abajo en el ejemplo del transistor:

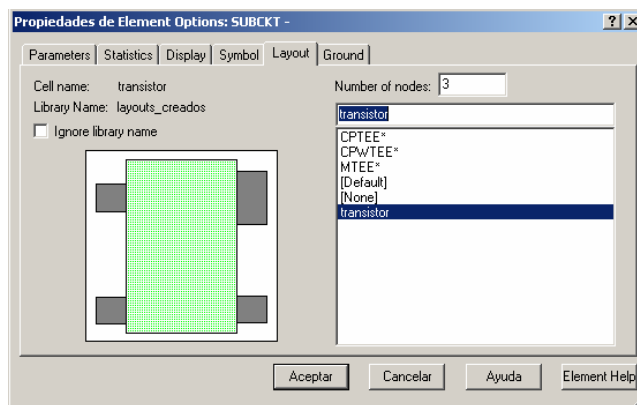



Figura 3.1-10. Asignación del layout creado a un elemento.

Una vez que todos los elementos tengan su layout asignado, se pulsa el botón con el icono  en *Microwave Office* para visualizar el layout completo del circuito. Se observa entonces que los elementos aparecen desordenados, pero unidos por unas líneas rojas discontinuas que nos indican las relaciones entre los componentes, ayudando a ordenarlos, como podemos apreciar en la siguiente imagen obtenida para un amplificador a fabricar.

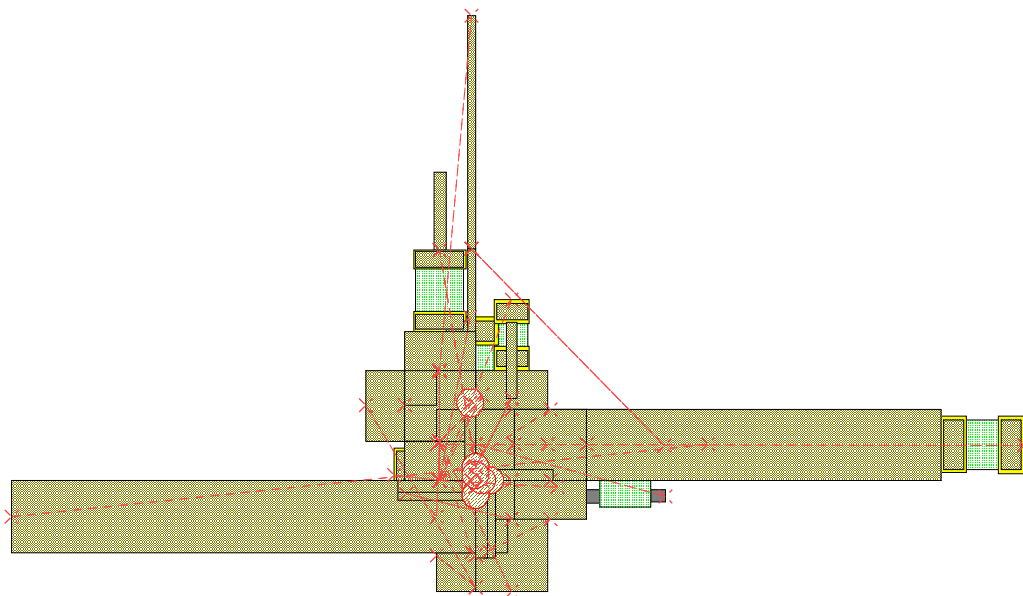


Figura 3.1-11. Layout desordenado.

Recordemos que teníamos 2 amplificadores para fabricar, el formado por la red de entrada 2 y red de salida 2, le llamaremos amplificador 2_2, y el formado por la red de entrada 2 y red de salida 1, le llamaremos amplificador 2_1.

El resultado de ordenar este layout en función de las líneas rojas discontinuas es, para el amplificador formado por la red de entrada 2 y la red de salida 2, el siguiente:

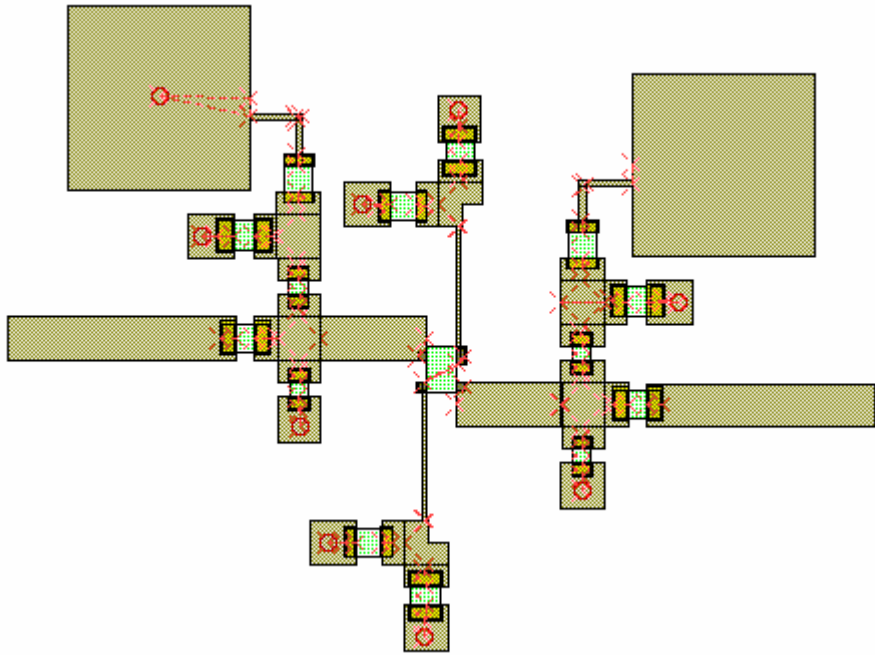



Figura 3.1-12. Layout del amplificador 2_2.

Este mismo layout podemos observarlo en 3 dimensiones si pulsamos sobre el botón con el símbolo  :

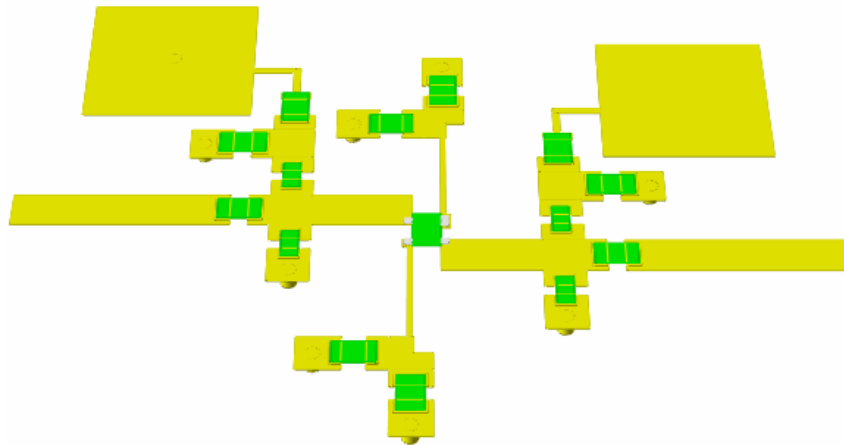


Figura 3.1-13. Layout del amplificador 2_2 en 3D.

El layout obtenido para el amplificador, formado por la red de entrada 2 y la red de salida 1, es:

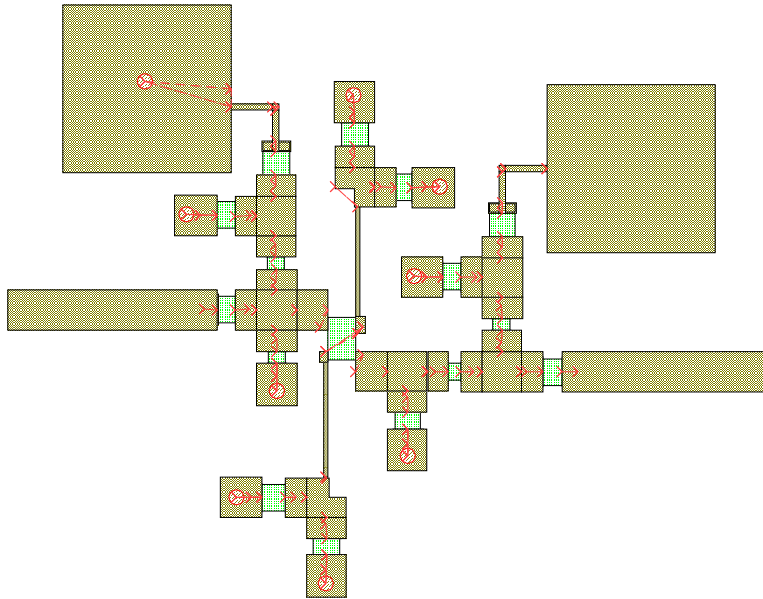


Figura 3.1-14. Layout del amplificador 2_1.

Este mismo layout podemos verlo en 3 dimensiones:

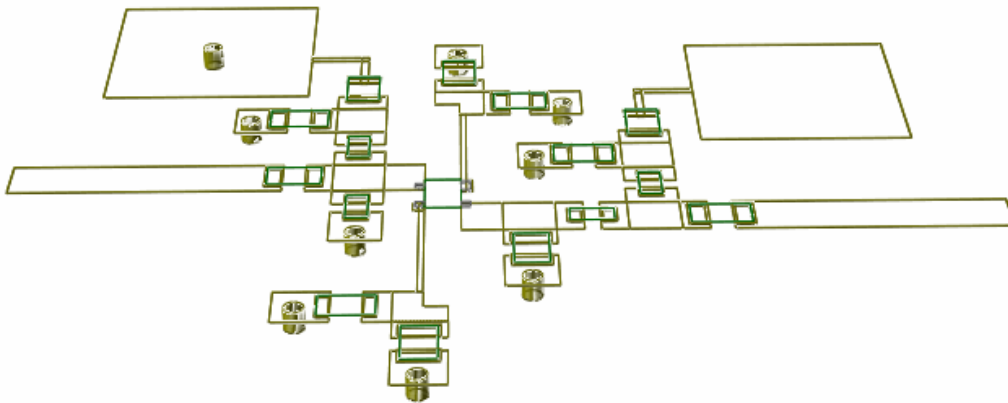


Figura 3.1-15. Layout del amplificador 2_1 en 3D.

Una vez que se tiene el layout final ya perfectamente ordenado en *Microwave Office*, es necesario exportarlo en un fichero tipo *Gerber* para importarlo posteriormente en otro programa, llamado *CircuitCam*, donde se le darán los últimos retoques para la fabricación. La exportación del layout se realiza por capas. Primero, se exporta la capa superior de cobre, para ello se pulsa sobre el menú principal “*Layout -> Export Layout*”. Se abre un cuadro de dialogo “*Guardar como*” donde se indica el tipo de archivo a exportar: “.Gerber” y se le asigna un nombre.

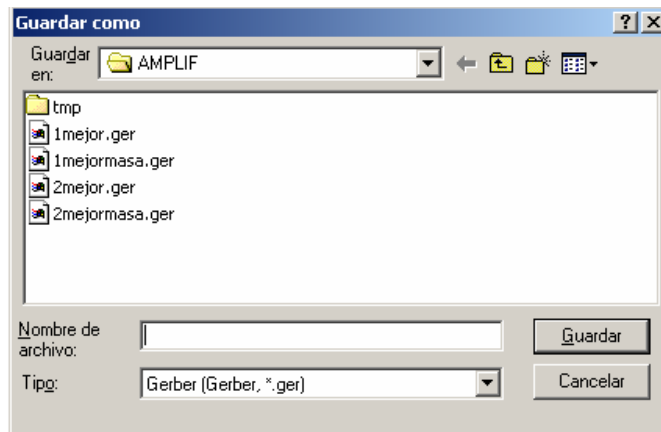


Figura 3.1-16. Guardar como un fichero Gerber.

En este momento termina el trabajo con *Microwave Office*, y pasamos a trabajar con el programa “*Circuit Cam*”.

En el programa *Circuit Cam* se ejecutan los siguientes pasos:

- Se importa el archivo .ger exportado desde *Microwave Office* “*File -> Import -> *.ger*”.
- Aparece la ventana de dialogo representada en la figura, en la que se tiene que indicar el tipo de “*Layer*” como “*TopLayer*”, el tipo de “*Aperture List*” como “*ApeTutor*” y especificar las unidades si hace falta.

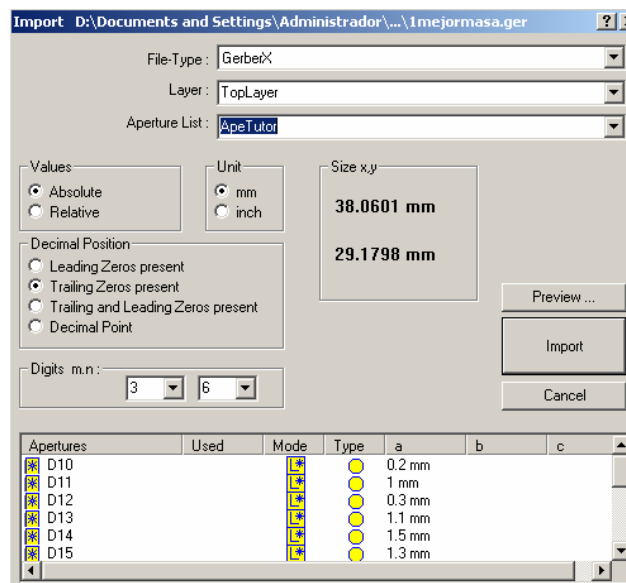


Figura 3.1-17. Cuadro de diálogo de importación de archivos en Circuit Cam.

Se puede apreciar el tamaño del circuito en el cuadro *Size x,y*, así como hacer su *Preview*, para comprobar que el circuito a importar está bien exportado.

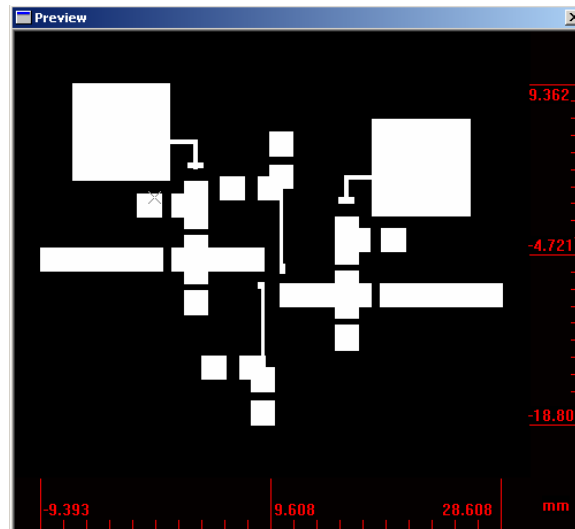


Figura 3.1-18. Vista previa del amplificador.

Después de especificar todos los campos en el cuadro de diálogo, se importa el archivo mediante *Import*. El resultado es una figura con las pistas de cobre de la parte superior del circuito, en la que se puede apreciar los huecos para los componentes.

A partir de este momento iremos mostrando el proceso de fabricación para los 2 amplificadores elegidos, que hemos llamado amplificador 2_2 y amplificador 2_1, como ya explicamos, según las redes de adaptación de entrada y salida elegidas.

Para el amplificador 2_2 tenemos:

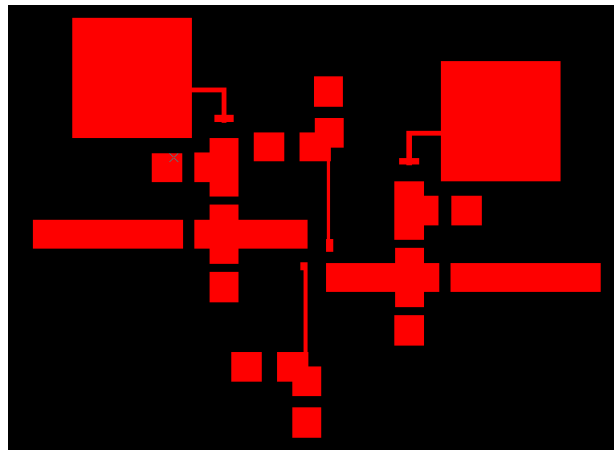


Figura 3.1-19. Esquema de las pistas de cobre del amplificador 2_2 en Circuit Cam.

Para el amplificador 2_1:

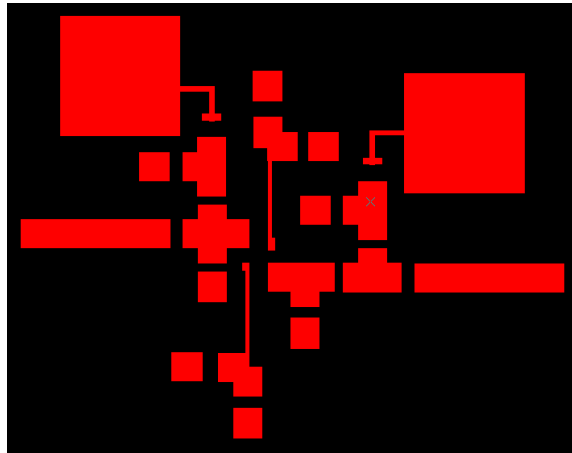



Figura 3.1-20. Esquema de las pistas de cobre del amplificador 2_1 en Circuit Cam.

A continuación se crean los vía holes. Se indican en la barra de herramientas las siguientes opciones: “DrillPlated”, “LpkfDrillingTools” y “Spirall Drill 0.7mm”, lo que significa que se empleará una broca de 0.7 mm para realizar los orificios de masa. Se pincha sobre el botón con el siguiente icono  en la barra de herramientas de gráficos y se marcan las posiciones de los vía holes de acuerdo a lo establecido en el layout.

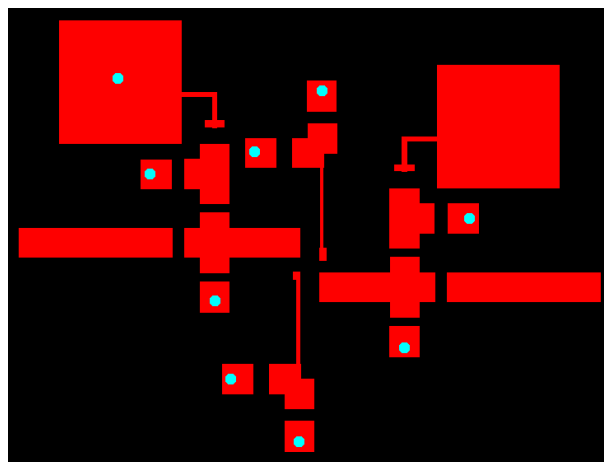


Figura 3.1-21. Esquema de pistas de cobre del amplificador 2_2 con los via holes.

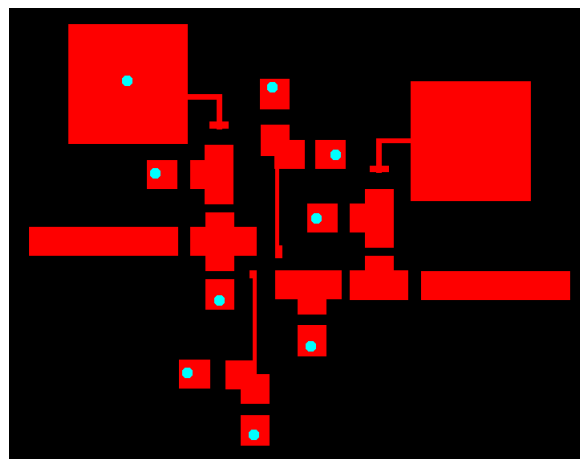


Figura 3.1-22. Esquema de pistas de cobre del amplificador 2_1 con los via holes.



El siguiente paso es crear el borde del circuito, para ello se tendrá que elegir la opción “BoardOutline” en la principal barra de herramientas y se delimitará el contorno pinchando sobre el botón con el símbolo , dejando 2 mm de separación entre el borde del circuito y el componente por la parte superior e inferior, como se aprecia en la figura:



Figura 3.1-23. Creación del borde del circuito.

Cuando el borde esté delimitado, se pincha sobre el botón con el icono  para ejecutar el enrutamiento del contorno, aparecerá un cuadro de dialogo en el que tendremos que elegir las siguientes opciones:

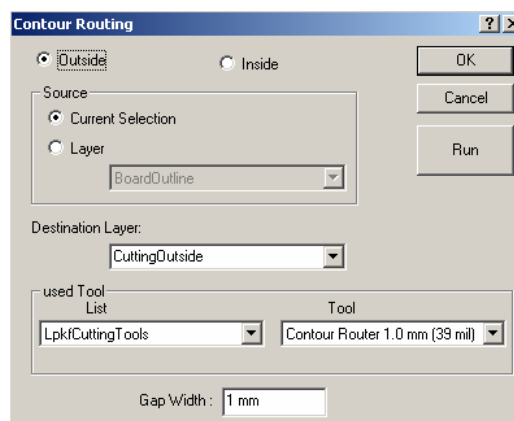


Figura 3.1-24. Cuadro de diálogo de enrutamiento de contorno.

Estas opciones nos indican que en el proceso de delimitación del borde, que realizará la máquina, se empleará una broca de 1 mm de diámetro y el corte se ejecutará por fuera de la línea del borde marcada. El resultado de la ejecución será el siguiente:

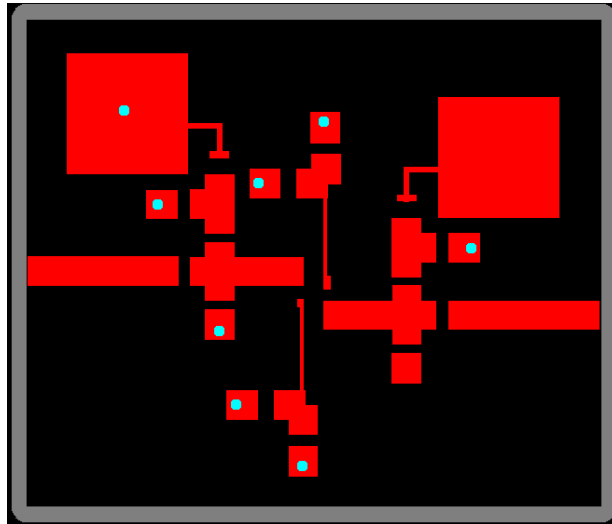


Figura 3.1-25. El circuito del amplificador 2_2 delimitado por un borde.

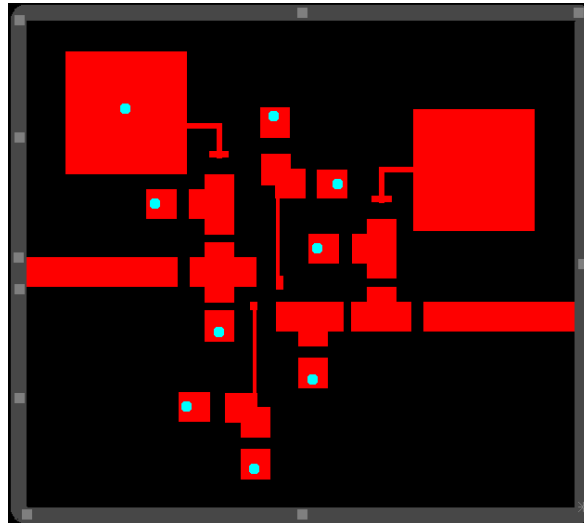



Figura 3.1-26. El circuito del amplificador 2_1 delimitado por un borde.

A continuación se seleccionan la esquina superior izquierda y la esquina inferior derecha del borde, pinchando sobre el botón con el símbolo  para “romper” la continuidad del borde.

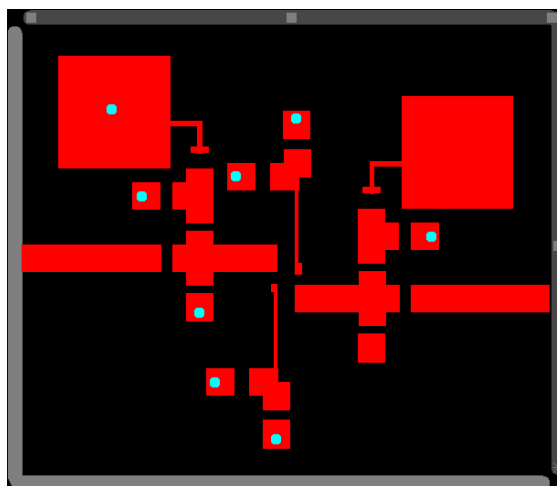




Figura 3.1-27. El circuito del amplificador con el borde fragmentado.

El siguiente paso es delimitar las zonas de cobre a eliminar dejando las pistas de cobre útiles, para ello, primero, se pincha sobre el botón con el símbolo  que permite seleccionar el circuito entero, y segundo, se elige la opción “*Insulate*” en el menú desplegable del “*Edit*” o pinchando sobre el botón con el icono , y en la ventana de diálogo que aparece se seleccionan las siguientes opciones:

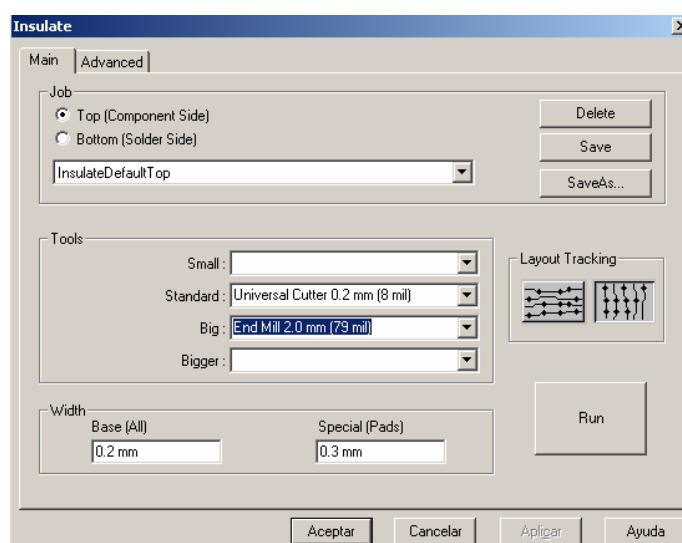


Figura 3.1-28. Ventana de diálogo de la opción “*Insulate*”.

El resultado que se obtiene al ejecutar, botón “*Run*”, es el siguiente:

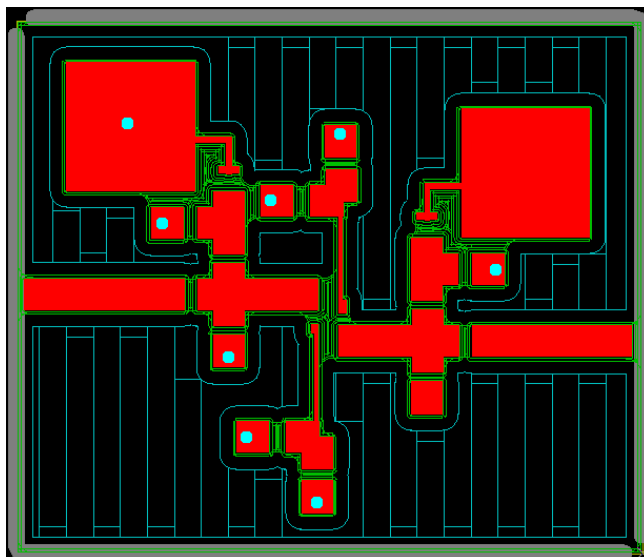


Figura 3.1-29. El circuito de amplificador 2_2 con las pistas a vaciar marcadas.

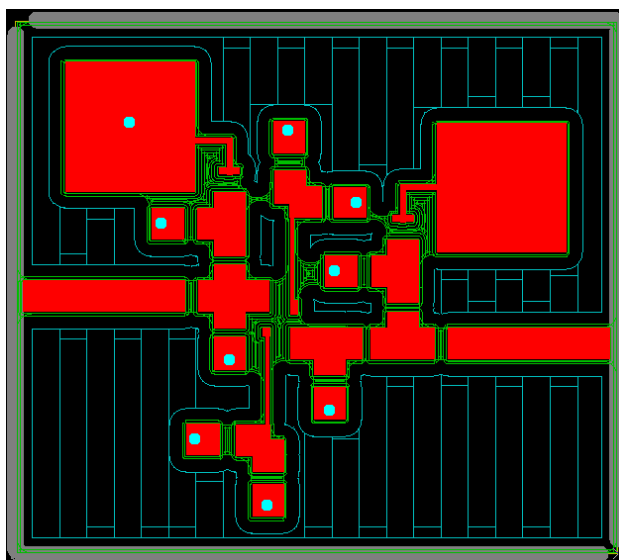


Figura 3.1-30. El circuito de amplificador 2_1 con las pistas a vaciar marcadas.

Finalmente, sólo queda exportar el archivo resultante en formato “*.LMD” mediante el



botón , para posteriormente volver a importarlo, en el programa *Board Master*, software que ofrece una interfaz con la máquina fresadora.

Una vez hemos preparado para la fabricación los dos amplificadores elegidos para tal fin, introducimos una variante para cada uno de los dos amplificadores presentados. Hasta ahora, en los dos amplificadores expuestos, teníamos el plano de masa sólo en la cara inferior del amplificador. La variante consiste en fabricar los dos amplificadores anteriores, pero ahora con el plano de masa también en la cara superior, no sólo en la cara inferior, con lo que pretendemos mejorar los resultados al fabricar, ya que tendremos también conexión a masa en la cara superior. Esto implicará también agujerear el layout obtenido, que realizaremos con el

programa *Circuit Cam*, buscando agujerear lo más posible el diseño, ya que esto mejorará las prestaciones del amplificador.

En primer lugar, hay que realizar una modificación en el esquemático respecto al original. Antes, para la conexión a masa, poníamos el via hole y una línea acabada en circuito abierto en paralelo, ahora pondremos un via hole y una línea de transmisión conectada a masa en paralelo, elemento “MLSC”. Los esquemáticos quedan de la siguiente forma:

Amplificador 2_2:

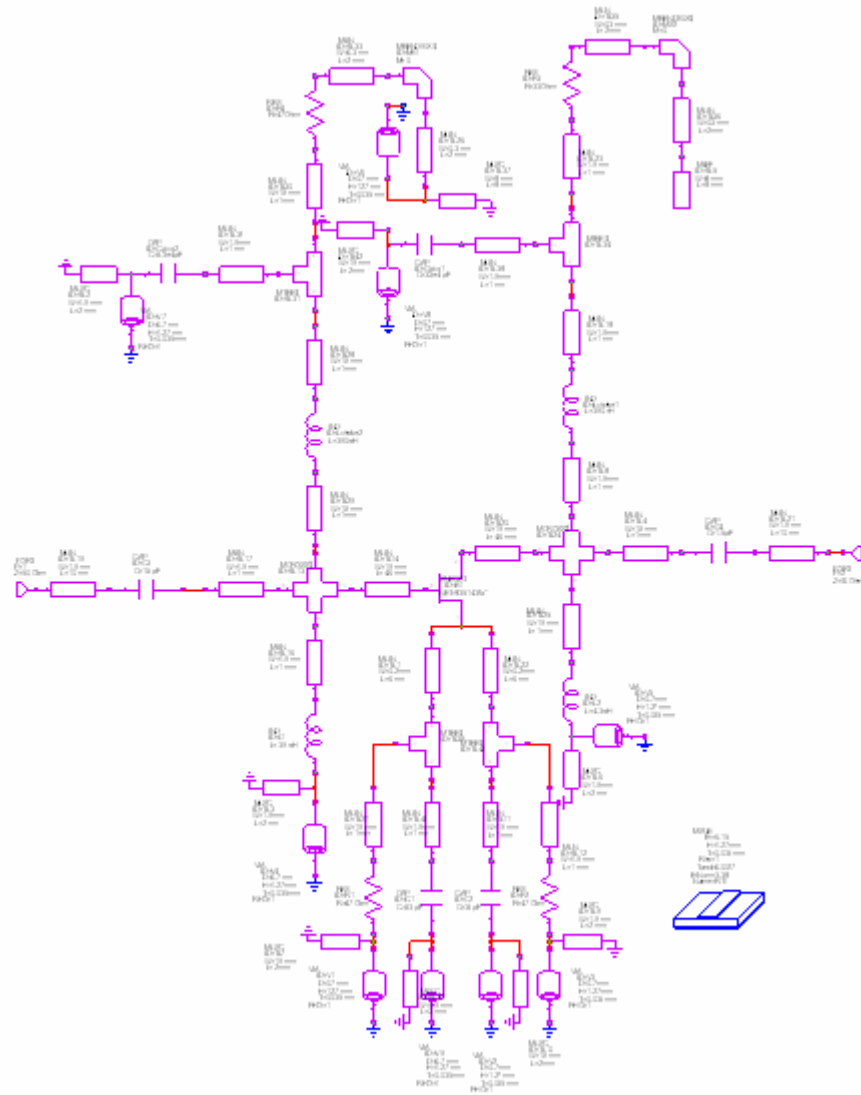


Figura 3.1-31. Amplificador 2_2 con plano de masa también en la cara superior.

Amplificador 2_1:

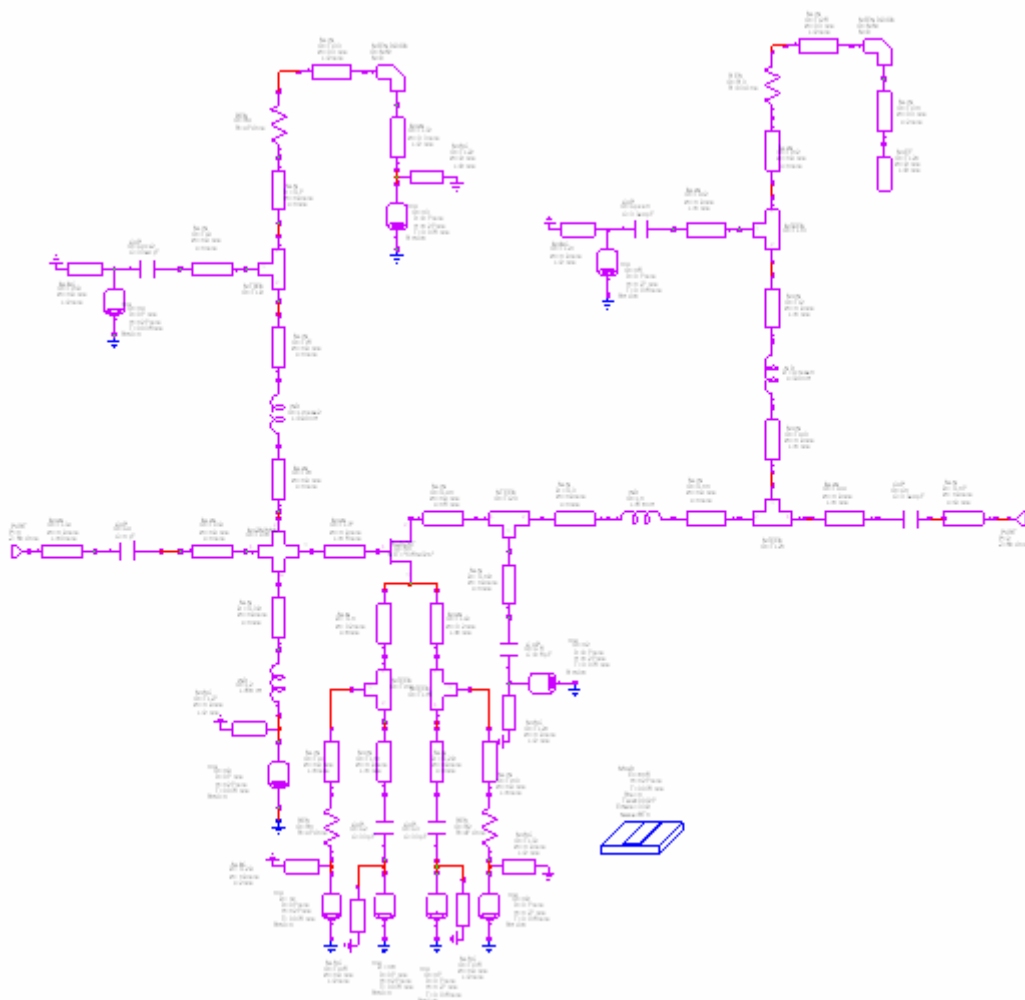


Figura 3.1-32. Amplificador 2_1 con plano de masa también en la cara superior.

El siguiente paso consiste en rellenar de masa, en la medida de lo posible, el layout obtenido a partir del esquemático. El layout obtenido a partir del esquemático será como el que obtuvimos para los dos primeros amplificadores presentados, ya que la modificación introducida en el esquemático no se refleja en el layout. A partir de ese layout tenemos que ir a la pestaña inferior de *Microwave Office*, Layout, seleccionar “Copper” y rellenar el layout, mediante rectángulos o polígonos, de masa.

Tenemos que tener en cuenta que debemos guardar una distancia de masa a cualquier línea de transmisión del triple de la anchura de la línea, y buscaremos siempre unir la masa que estamos dibujando en el layout con la masa que ya hubiéramos colocado en el esquemático.

Para el amplificador 2_2, tendríamos un layout así:

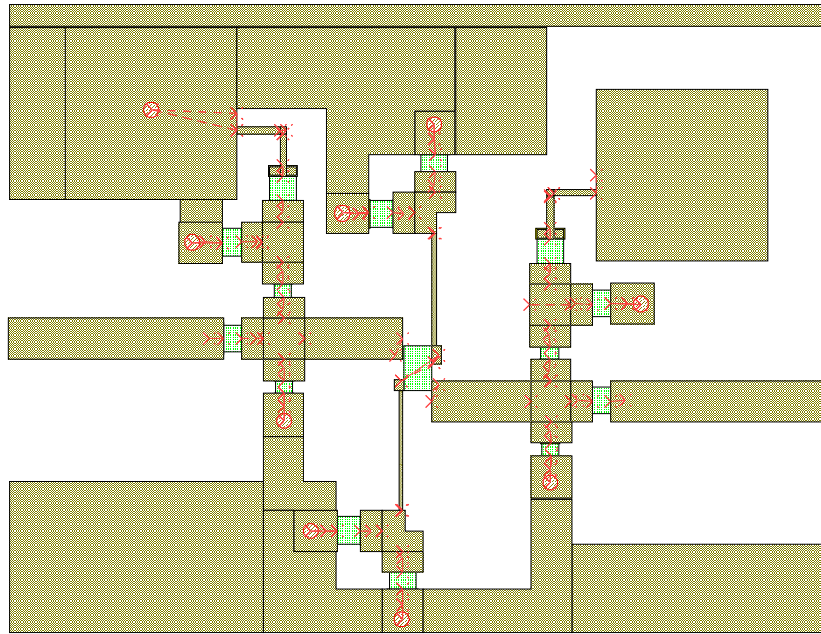


Figura 3.1-33. Layout del amplificador 2_2 con plano de masa también en la cara superior.

Para el amplificador 2_1, el layout sería éste:

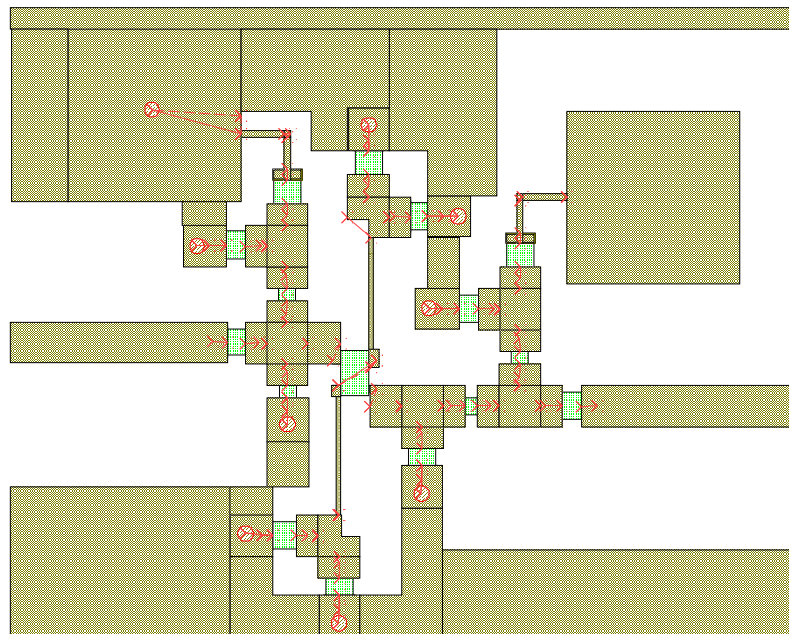


Figura 3.1-34. Layout del amplificador 2_1 con plano de masa también en la cara superior.

El siguiente paso sería exportar el layout como un “.Gerber”, e importarlo en el *Circuit Cam*, como ya explicamos detenidamente para los 2 primeros amplificadores.

Tendríamos el siguiente circuito importado en *Circuit Cam* para el amplificador 2_2:

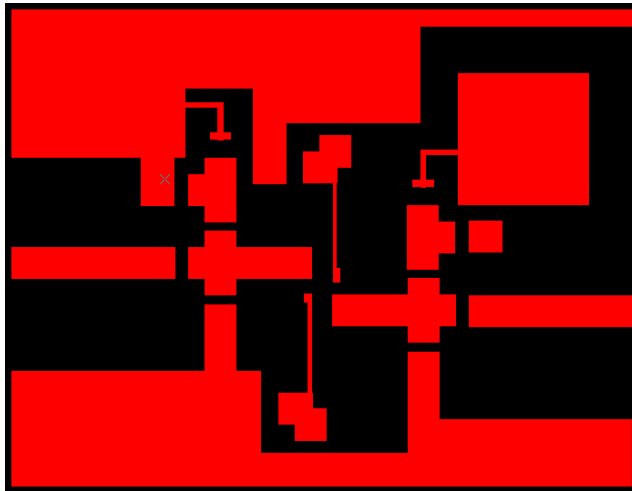


Figura 3.1-35. Esquema de las pistas de cobre del amplificador 2_2 con plano de masa también en la cara superior en Circuit Cam.

Y para el amplificador 2_1:

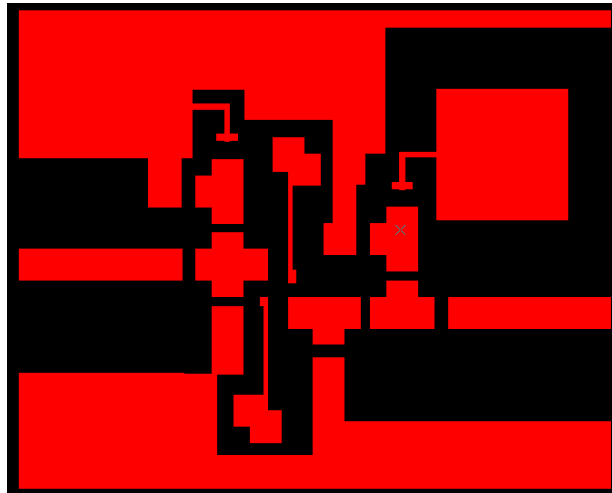


Figura 3.1-36. Esquema de las pistas de cobre del amplificador 2_1 con plano de masa también en la cara superior en Circuit Cam.

Ahora es cuando tenemos que colocar los via holes en la zona de masa añadida anteriormente en el layout, además de situar los que correspondan porque ya aparecieran representados en el layout.

Debe guardarse una distancia de separación de unos 2.5 mm entre via holes, e intentar agujerear lo más posible el circuito, ya que esto pensamos que mejorará los resultados obtenidos al fabricar.

Para el amplificador 2_2, quedaría así el circuito:

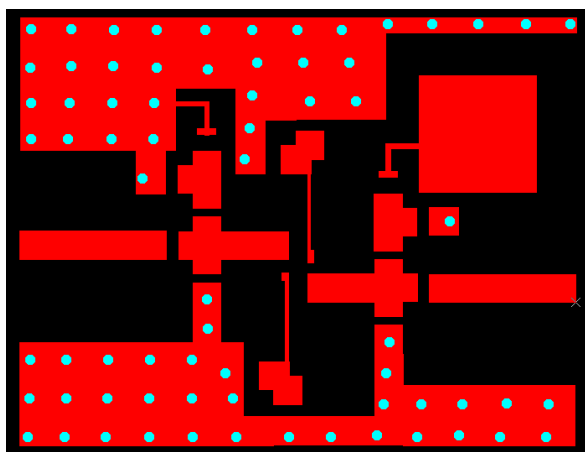


Figura 3.1-37. Esquema de pistas de cobre del amplificador 2_2 con plano de masa también en la cara superior con via holes.

Para el amplificador 2_1:

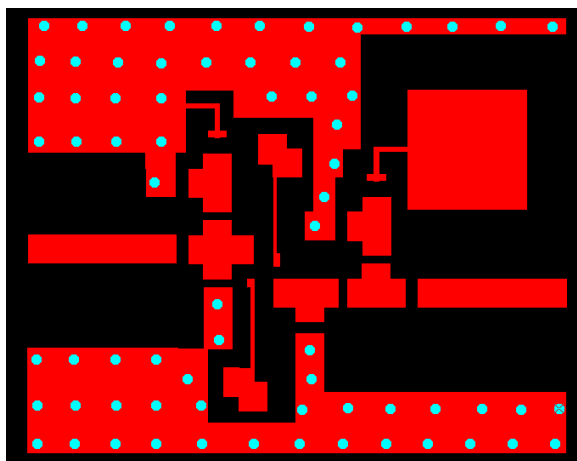


Figura 3.1-38. Esquema de pistas de cobre del amplificador 2_1 con plano de masa también en la cara superior con via holes.

El proceso a partir de aquí es completamente análogo al explicado para los 2 primeros amplificadores sin plano de masa en la cara superior. Se delimita el borde del circuito, se realiza el enrutamiento del contorno, se seleccionan la esquina superior izquierda y la esquina inferior derecha del borde y se procede a “romper” la continuidad de ese borde, y se delimitan las zonas de cobre a eliminar dejando las pistas de cobre útiles. El resultado final, después de ejecutar, para el amplificador 2_2 es:

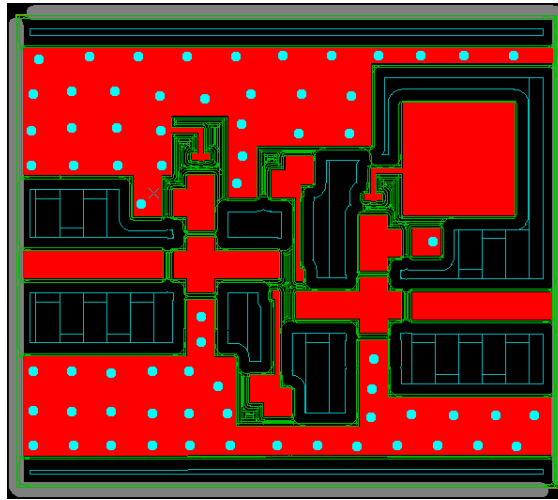


Figura 3.1-39. El circuito de amplificador 2_2 con plano de masa también en la cara superior con las pistas a vaciar marcadas.

Y para el amplificador 2_1, obtenemos finalmente:

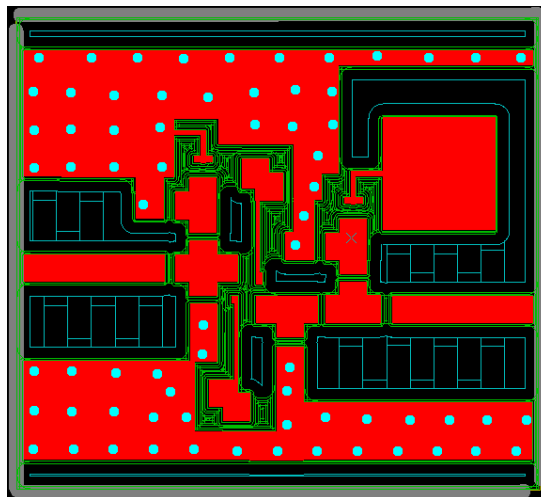


Figura 3.1-40. El circuito de amplificador 2_1 con plano de masa también en la cara superior con las pistas a vaciar marcadas.

Finalmente, sólo queda exportar estos dos archivos en formato “*.LMD”.

Los 4 amplificadores finales son exportados como fichero “*.LMD”, amplificador 2_2, amplificador 2_2 con plano de masa también en la cara superior, amplificador 2_1 y amplificador 2_1 con plano de masa también en la cara superior.

Importamos en el programa *Board Master* los 4 amplificadores anteriores, obteniendo el archivo necesario para pasar ya al proceso definitivo de fabricación.

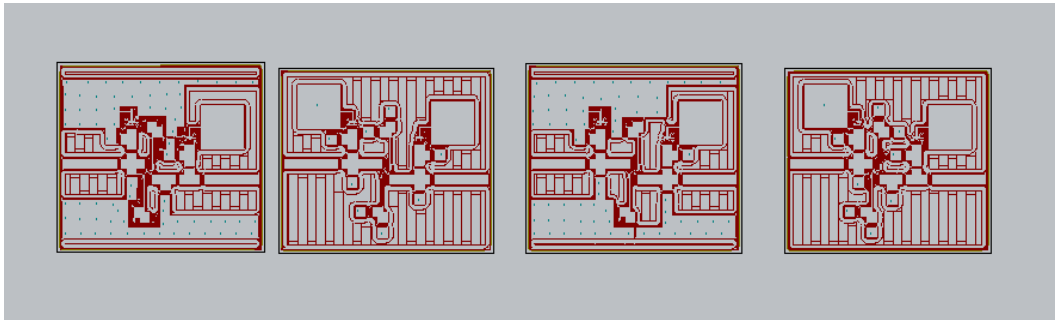


Figura 3.1-41. Los 4 amplificadores a fabricar importados en el programa Board Master.

Es importante destacar que finalmente decidimos no fabricar los amplificadores formados por la red de adaptación de entrada 2 y la red de adaptación de salida 2. Esto es debido a que nos dimos cuenta de una circunstancia. Dicha circunstancia radica en que, cuando alimentáramos el circuito con la tensión de alimentación, tensión continua, la bobina de la red de adaptación de salida actuaría como un cortocircuito, por lo que toda la intensidad se iría a masa y no llegaría al transistor, dejando éste de funcionar correctamente para el amplificador. Recordar que en continua, las bobinas se comportan como un cortocircuito y los condensadores como circuito abierto. Esta situación se puede apreciar en la siguiente figura:

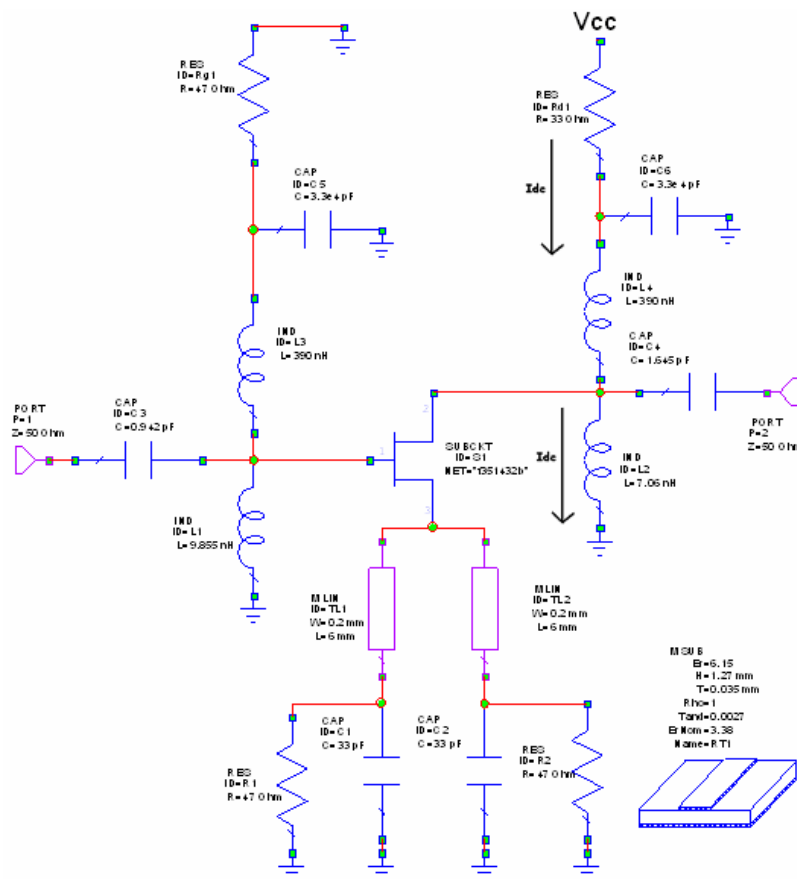


Figura 3.1-42. Esquema representativo de que la corriente no llega al transistor en continua.

Este problema se puede solucionar colocando un condensador de bloqueo de continua entre la red de desacoplo y la entrada de la red de adaptación de salida. Este condensador, de valor muy alto, actuará en continua como un circuito abierto, por lo que la corriente no se

desviará hacia la red de adaptación de salida, ya que la corriente que circula por un circuito abierto es cero, y se irá toda ella hacia el transistor, como era nuestro objetivo.

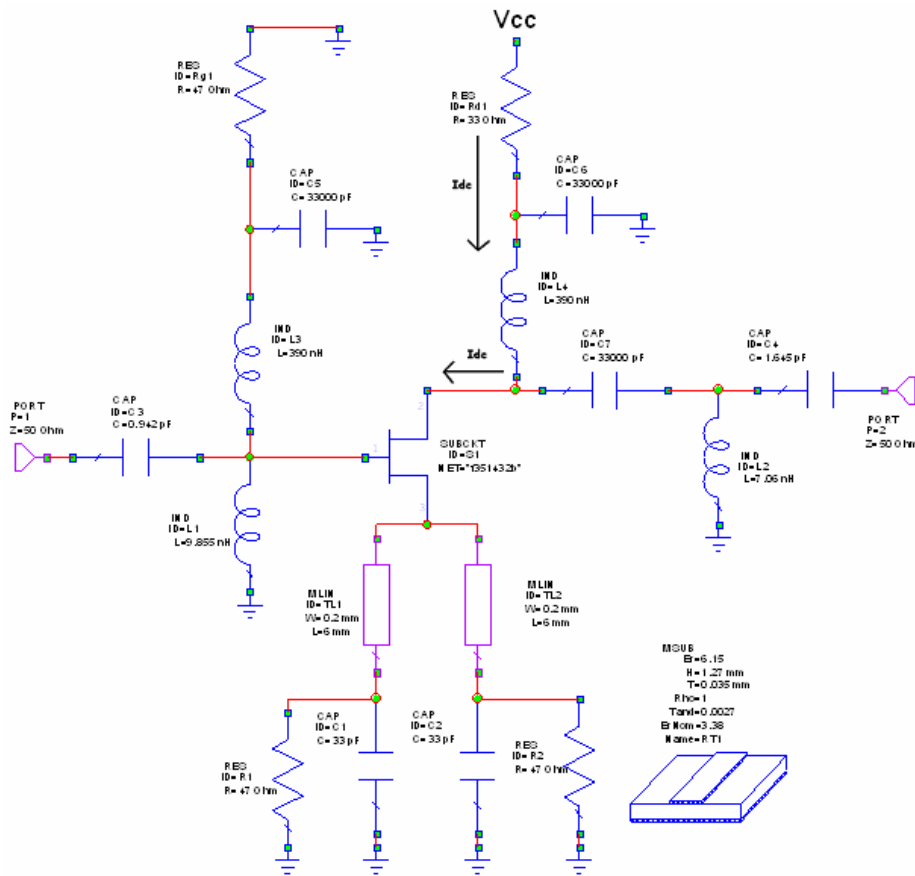


Figura 3.1-43. Esquema de cómo solucionar el problema descrito.

El problema de la modificación efectuada es que, debido a que añadimos un elemento más al diseño del amplificador, los resultados empeoran drásticamente y el amplificador deja de proporcionar resultados satisfactorios. Esto provoca que este amplificador sea descartado para el diseño final del amplificador de una etapa, quedándonos con el amplificador formado por la red de adaptación de entrada 2 y la red de adaptación de salida 1 como diseño de amplificador a fabricar.

3.1.1. Fabricación del circuito

Una vez tenemos el archivo de *Board Master* con los dos amplificadores diseñados editado, el siguiente paso es ir al Servicio de Apoyo a la Investigación Tecnológica (SAIT), donde se encuentra la máquina fresadora de circuitos impresos *LPKF ProtoMat C60/S*.



Figura 3.1-44. Fresadora LPKF ProtoMat C60/S.

En el ordenador conectado a la máquina fresadora, cargamos el archivo del programa *BoardMaster*, software que controla a la máquina. En este último programa solamente habrá que ajustar la posición del layout dentro del sustrato.

En primer lugar, la fresadora se encarga de hacer los agujeros a masa en el sustrato, tal y como estén dispuestos éstos en el archivo de *BoardMaster* que le pasamos a la fresadora.

Una vez la fresadora ha realizado los agujeros sobre el sustrato, comienza el proceso de metalización de la placa, necesario para que los agujeros efectuados vayan realmente conectados a masa, y conlleva la realización de los siguientes pasos:

Paso 1º:

- Limpieza de la placa.
- Limpieza de la placa durante 30 segundos con agua destilada.
- Introducirla en la cubeta (Cleaner 110) 25 minutos a 55 grados.
- Secado

Paso 2º:

- Limpieza de la placa con agua corriente durante 30 segundos.
- Limpieza de la placa con agua destilada durante 30 segundos.
- Introducirla en la cubeta (Cleaner 210) durante 20 minutos.
- Limpieza de la placa con agua corriente 30 segundos.
- Limpieza de la placa con agua destilada 30 segundos.
- Secado

Paso 3º:

- Introducir la placa en la cubeta (Activador 310) 25 minutos a 55 grados.
- Limpieza de los restos de grafito mediante la espátula.
- Secado.

Paso 4º:

- Introducir la placa en la cubeta (Copper Plater 410) con una corriente de 8.4 amperios durante 15 a 20 minutos.
- Limpieza de la placa con agua corriente durante 30 segundos.
- Limpieza de la placa con agua destilada durante 30 segundos.
- Secado
- Limpieza de la placa con estropajo, hasta la eliminación de residuos.

Terminado el proceso de metalización de la placa, se ajusta y coloca la primera broca de fresado, y la máquina se encarga de eliminar las partes sobrantes de cobre, quedando el layout sobre el dieléctrico. Posteriormente habrá que colocar una segunda broca, más fina que la anterior, que delimita de forma más precisa la forma del circuito de cobre sobre el substrato Duroid RT6006.

Debido a las características del dieléctrico de la placa con la que se trabaja, es necesaria una gran precisión y puede que, en ocasiones, queden imperfecciones que deben ser extraídas a mano.

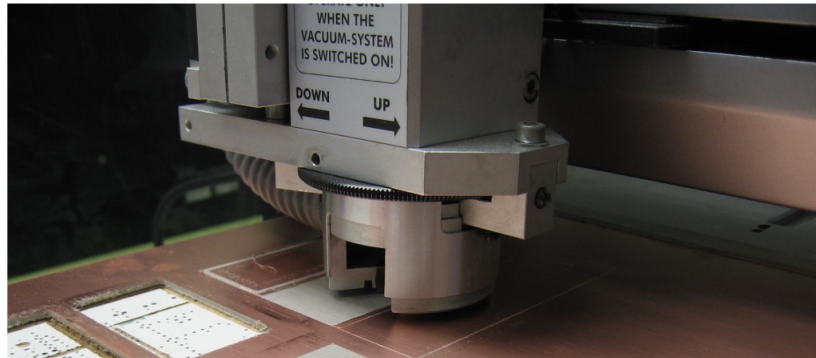


Figura 3.1-45. Máquina Fresadora realizando el circuito impreso.

Al terminar el fresado, la máquina recorta el circuito y ya se puede extraer el circuito de la placa. Como ya hemos comentado, es normal la presencia de restos de dieléctrico, que con un raspador o una cuchilla, pueden ser eliminados y la placa quedar totalmente limpia.

El paso siguiente es soldar los componentes, tales como condensadores, bobinas, resistencias y transistores, y los conectores al circuito fabricado.

En cuanto a los conectores, usaremos de tipo SMA, que tienen un baño de oro y que poseen 4 patillas que facilitan su montaje.

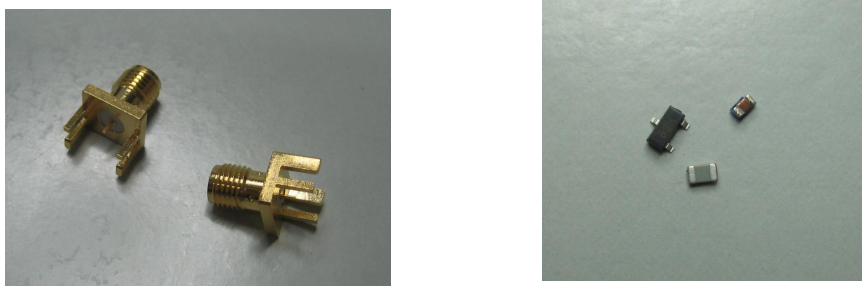


Figura 3.1-46. Conectores y componentes.

Realizaremos las soldaduras con dos estaños y dos puntas de diferente grosor, según trabajemos con conectores o con componentes, ya que a menor tamaño, más precisión requiere. Usaremos la estación de soldadura Pace ST-25 disponible en el laboratorio, que se puede observar en la siguiente imagen:

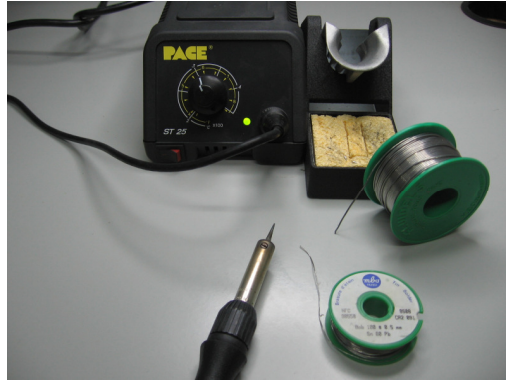


Figura 3.1-47. Estaño y soldador para realizar la soldadura de los componentes al circuito.

El aspecto final del amplificador fabricado, una vez raspados los restos de dieléctrico, soldados los componentes y conectores, es el siguiente:

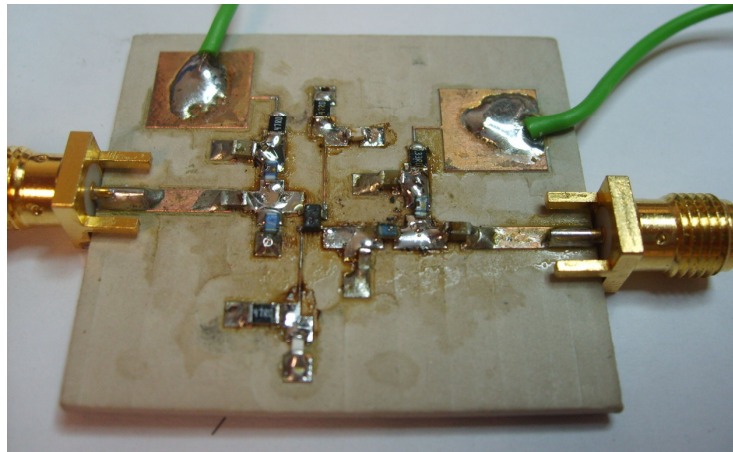


Figura 3.1-48. Fotografía del amplificador 2_1 fabricado.

Los dos cables soldados al amplificador de la figura 2.3-48 servirán para suministrar la alimentación de la fuente de tensión continua al circuito. El cable conectado a la red de polarización de puerta irá a masa, mientras que el cable conectado a la red de polarización de drenador irá a alimentación.

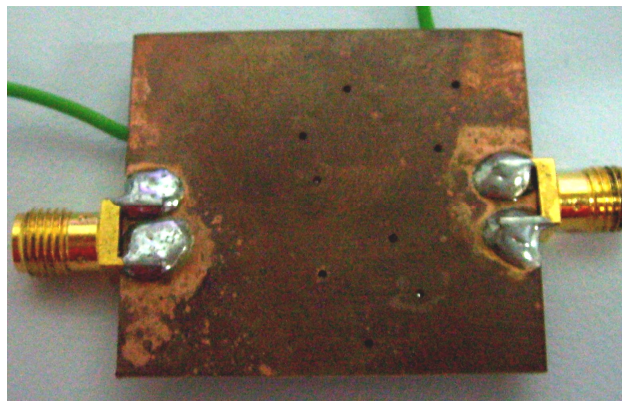


Figura 3.1-49. Fotografía del plano de masa del amplificador 2_1 fabricado.

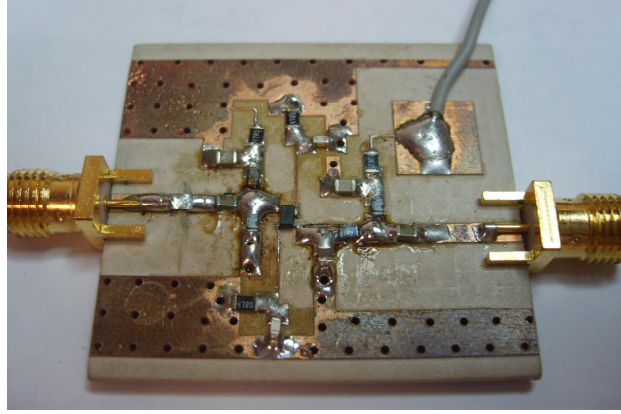


Figura 3.1-50. Fotografía del amplificador 2_1 con plano de masa también en la cara superior fabricado.

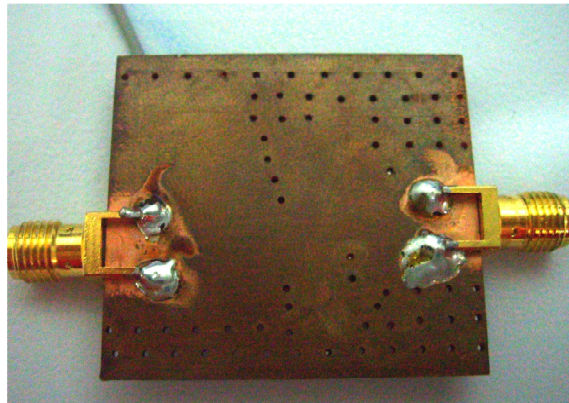


Figura 3.1-51. Fotografía de la cara inferior del amplificador 2_1 con plano de masa también en la cara superior fabricado.

3.2. Realización de medidas

Una vez fabricados los dos amplificadores, se comprobará, haciendo uso de un multímetro, que todos los componentes estén bien soldados, que no se haya formado ningún cortocircuito, que los conectores estén bien fijos y la correcta polarización del transistor.

En primer lugar debemos comprobar qué voltaje de alimentación del circuito nos proporciona un voltaje entre drenador y surtidor de 2V, $V_{DS} = 2 \text{ V}$, siendo ésta una de las especificaciones del transistor vistas en el apartado 2.1.1. Este voltaje de alimentación resulta ser 2.7 V.

Realizaremos la medida de:

- Parámetros S del amplificador. Se comprobará la adaptación a la entrada y a la salida, así como la ganancia del amplificador.
- Parámetro de ruido. Se obtendrá el parámetro práctico de la figura de ruido del amplificador.

Todos los parámetros medidos van a ser comparados con los obtenidos vía software y analizados.

3.2.1. Medida de los parámetros S

En la medida de los parámetros S se emplea un analizador de redes de modelo HP 8714 ES (0.3 MHz – 3 GHz) y una fuente de tensión continua para la alimentación del circuito, Protek 3033B. Es importante decir que, antes de empezar con las medidas, es necesario calibrar el analizador de redes. Los pasos que se siguen en este proceso se explican con detalle en el anexo G. A continuación se ofrece un esquema en el que se muestran las conexiones a realizar entre los dispositivos para efectuar la medida de los parámetros S.

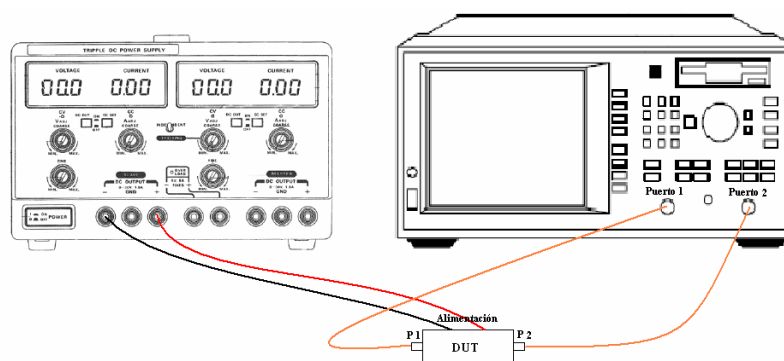


Figura 3.2-1. Esquema de las conexiones a realizar entre dispositivos para poder medir los parámetros S.

En la siguiente fotografía se puede apreciar el proceso de medida del amplificador fabricado:

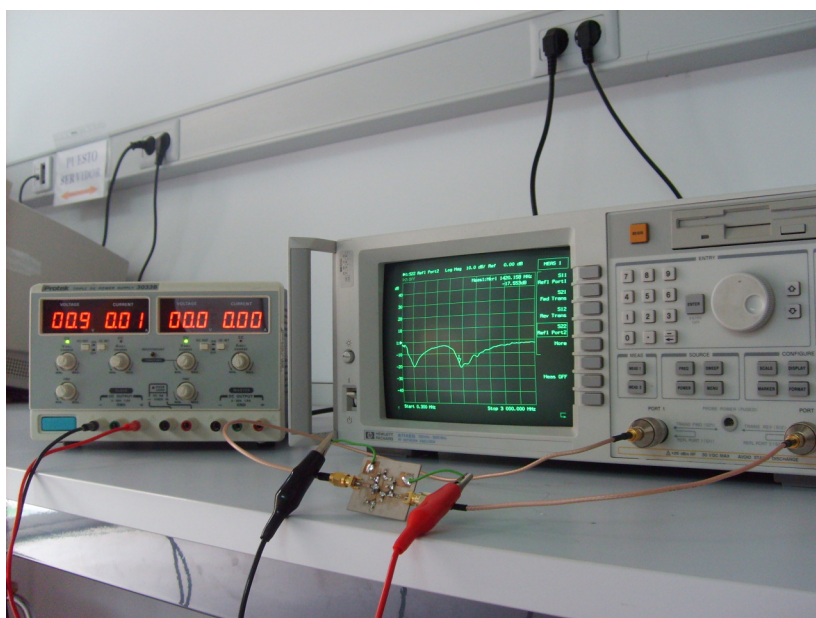


Figura 3.2-2. Fotografía de la medida de los parámetros S del amplificador.

Las medidas se pueden guardar en un disquete, seleccionando las siguientes opciones en el panel de control del analizador de redes: “SAVE RECALL” -> “SELECT DISK”-> “INTERNAL 3.5”. Para guardar cada uno de los parámetros medidos se selecciona en el panel de control: “SAVE RECALL” y se guardan uno a uno en formato ASCII, seleccionando las

opciones: “DEFINE SAVE” -> ”SAVE ASCII” -> ”TOUCHSTONE FORMAT” -> ”SAVE MEAS 1”. De esta manera, los datos de la traza se guardan como un archivo con la extensión “.slp”.

Una vez tenemos los datos de la traza almacenados en un archivo con la extensión “.slp”, el siguiente paso es conseguir representar cada uno de los parámetros S. Para ello, debemos cargar cada uno de los archivos con la extensión “.slp” en *Matlab*, y mediante un sencillo programa, representarlos. Debemos tener en cuenta que el parámetro se encuentra almacenado en el archivo correspondiente en forma de parte real e imaginaria, por lo que debemos calcular su módulo y pasarlo a decibelios, todo esto en *Matlab*, para poder representarlo frente a la frecuencia.

Para mostrar en una misma gráfica las curvas obtenidas en *Microwave Office* y con el analizador de redes, hemos recurrido al programa *Matlab*, creando un programa ejecutable donde importamos los archivos en formato texto. Para ello tenemos que exportar las gráficas de *Microwave Office* en formato *txt*, seleccionando la opción “Graph > Save to file” y guardar las gráficas del analizador de redes en formato *txt* también. Después quitamos los encabezados en los archivos de texto para poder ser importados en *Matlab* y representados con la función “plot”.

3.2.2. Medida de la figura de ruido

El esquema de las conexiones entre dispositivos se ofrece en la figura 2.4-3. La salida del medidor de ruido, HP 8970B, ofrecerá los 28 V de alimentación para la fuente de ruido, HP 346B, cuya salida se conecta con el puerto de entrada del dispositivo bajo test. La salida del dispositivo bajo test es, a su vez, la entrada del medidor de ruido, que ofrecerá en su display la lectura de la figura de ruido. Además, para que el dispositivo funcione correctamente, tiene que estar alimentado por una fuente, en nuestro caso una fuente Protek de modelo 3033B.

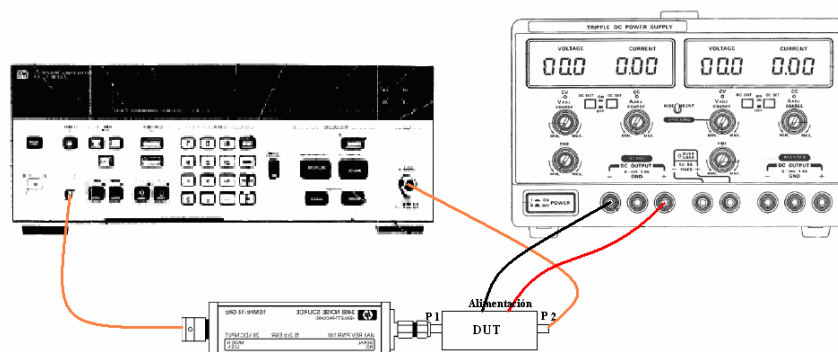


Figura 3.2-3. Esquema de las conexiones a realizar para la medida de ruido.

Para realizar la medida del factor de ruido y ganancia del circuito se siguen los siguientes pasos:

1. Se presiona el botón “PRESET”, situado en el panel de control del equipo de medida de ruido HP 8970B, para establecer las condiciones iniciales del modo de medida 1.0.
2. Se establece el rango de frecuencias tanto de calibración como de medida (por ejemplo entre 50 y 1600 MHz), para ello hay que introducir:
-START -> 50 -> ENTER.
-STOP -> 1600 -> ENTER.
-STEP -> 100 -> ENTER.

3. Se introduce la tabla de valores de ENR, tal y como se explica en el anexo F, de la fuente a emplear en la medida, si ésta todavía no estuviera almacenada.
4. Se calibra el medidor de la figura de ruido. Para ello se conecta el medidor de ruido únicamente con la fuente de ruido HP 346B a través de la línea *through*, y se pulsa dos veces el botón de “CALIBRATE”.

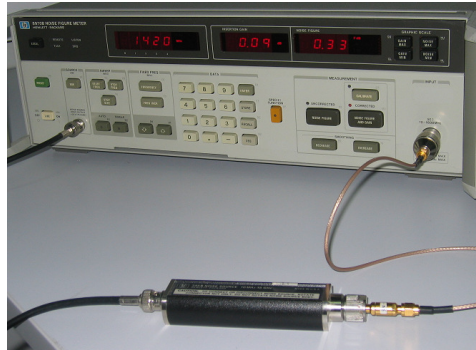


Figura 3.2-4. Fotografía del proceso de calibración del equipo medidor de la Figura de Ruido.

5. Una vez terminado el proceso de calibración, se sustituye el dispositivo bajo test por la línea *through* y se presiona el botón “CORRECTED NOISE FIGURE AND GAIN” para obtener los resultados de medida, ganancia y factor de ruido en decibelios.

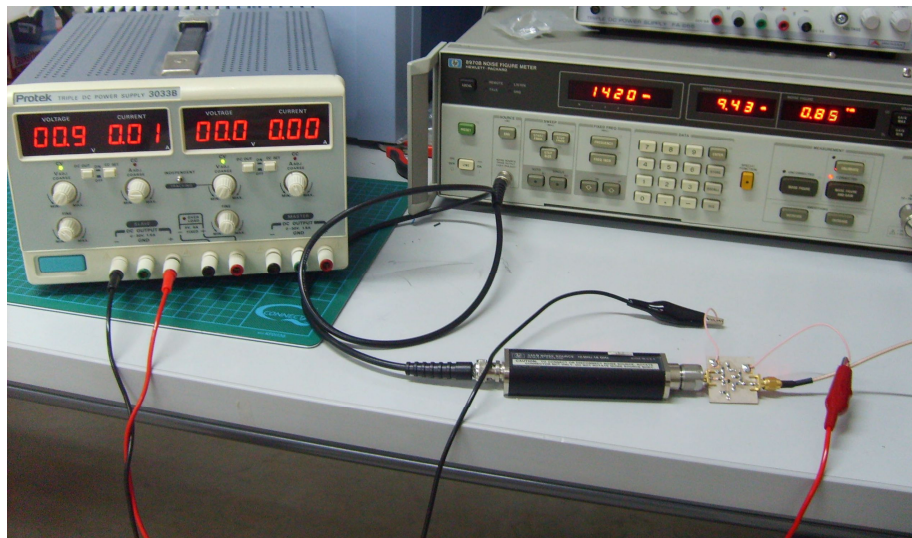


Figura 3.2-5. Fotografía del proceso de medición de ruido del amplificador.

En esta fotografía podemos apreciar el factor de ruido obtenido, 0.85 dB, para nuestro amplificador de bajo ruido, que ya describiremos posteriormente.

Una vez explicado cómo medir los parámetros S y el factor de ruido, presentamos los resultados obtenidos para los 2 amplificadores fabricados, así como las distintas modificaciones efectuadas en ambos amplificadores.

Capítulo 4

Resultados obtenidos y Optimización

4.1. Resultados obtenidos

Presentamos los resultados obtenidos para cada uno de los amplificadores fabricados.

4.1.1. Amplificador 2_1 con plano de masa también en la cara superior

Una vez fabricamos el amplificador, medimos, de la forma explicada anteriormente, factor de ruido y ganancia, buscando aquella tensión de alimentación que proporcione unos mejores resultados, menor factor de ruido y mayor ganancia, y obteniendo la tensión de 1.2 V como tensión de alimentación del circuito. Alimentando el amplificador con 1.2 V llegamos a que, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.21	1.3
G (dB)	12.8	9

Tabla 4.1-1. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para el amplificador 2_1 con plano de masa también en la cara superior.

Comprobamos la frecuencia a la que se obtiene el factor de ruido mínimo, 1310 MHz, con un factor de ruido de 1.18 dB. Esta frecuencia dista bastante de nuestra frecuencia de interés, por lo que nuestro objetivo será, aparte de intentar reducir el ruido, trasladar en frecuencia el mínimo del factor de ruido a 1420 MHz.

El mínimo de factor de ruido al simular se encontraba a 1375 MHz, por lo que al fabricar se ha producido un desplazamiento en frecuencia de 65 MHz, hacia frecuencias inferiores, siendo éste un factor determinante, saber en que sentido se produce el desplazamiento en frecuencia de lo fabricado respecto a lo simulado para, en posteriores simulaciones, intentar contrarrestar este desplazamiento en frecuencia.

Medimos ahora los parámetros S con el analizador de redes, de la forma comentada anteriormente. Representamos cada uno de los parámetros S medidos junto al correspondiente parámetro simulado en *Microwave Office*. Indicar que debemos introducir una determinada potencia al circuito, “Power” en el analizador de redes, escogiendo aquella que proporcione unos mejores resultados, en este caso -10 dBm, y, por supuesto, debemos alimentar el circuito con la misma tensión con la que obtuvimos el menor factor de ruido, 1.2 V.

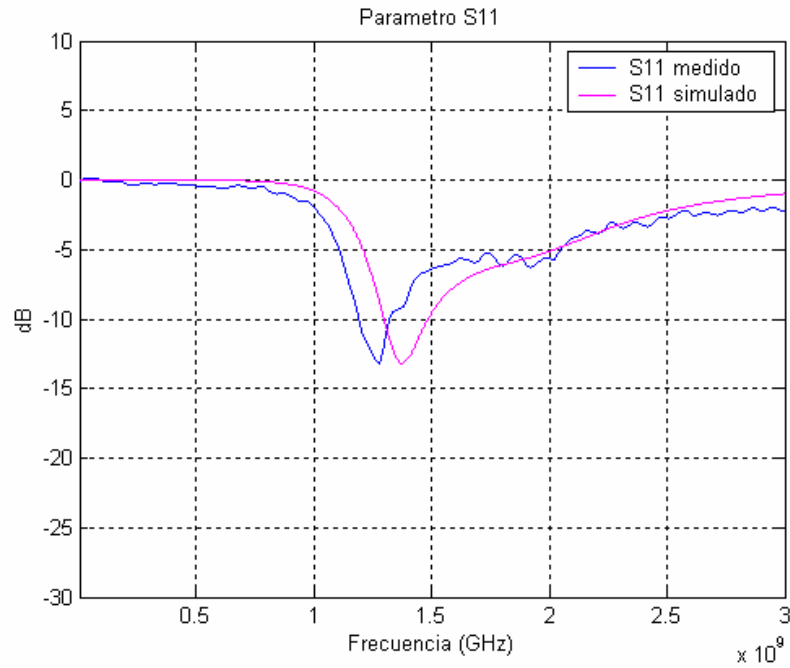


Figura 4.1-1. Comparación del parámetro S_{11} simulado y medido para el amplificador 2_1 con plano de masa también en la cara superior.

Podemos observar que el mínimo del parámetro S_{11} medido tiene lugar a una frecuencia menor que el mínimo simulado, presentando ese mínimo medido el mismo valor que el mínimo simulado. El valor mínimo pasa de situarse a la frecuencia de 1370 MHz en simulación, a estar a 1280 MHz después de fabricar, presentando, por tanto, un desplazamiento de 180 MHz, que habrá que tener en cuenta para posteriores diseños.

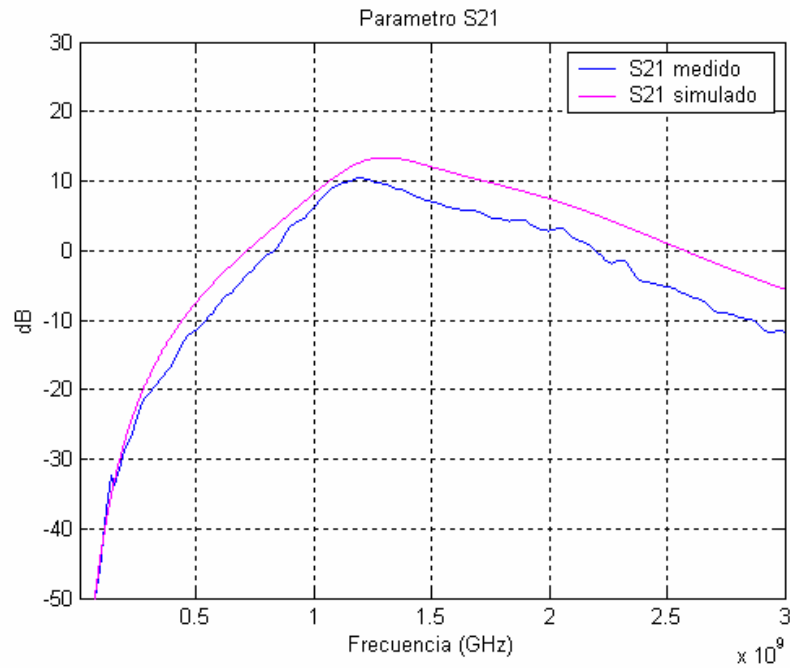


Figura 4.1-2. Comparación del parámetro S_{21} simulado y medido para el amplificador 2_1 con plano de masa también en la cara superior.

Observamos que el parámetro simulado y medido presentan la misma forma, con un ligero desplazamiento hacia frecuencias inferiores del medido respecto al simulado y con un menor valor de ganancia máxima el parámetro medido.

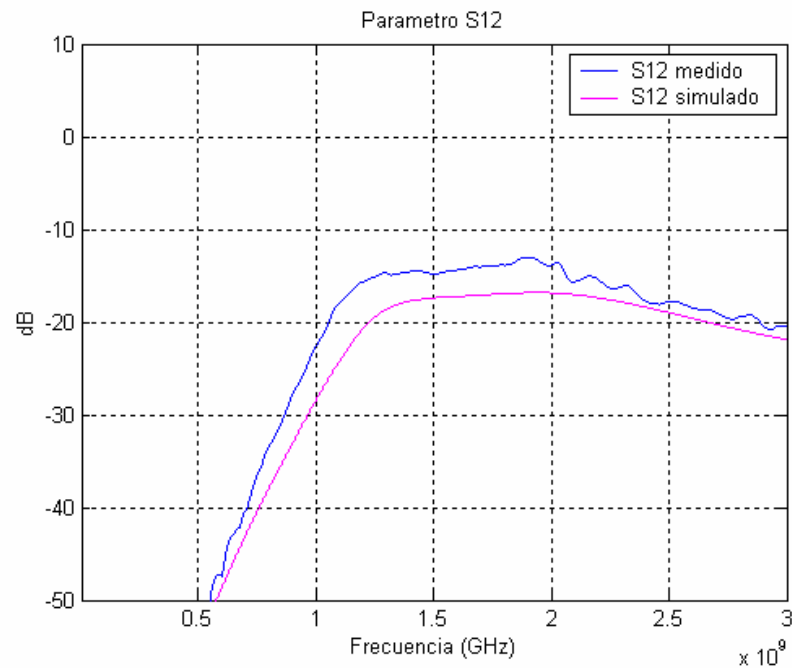


Figura 4.1-3. Comparación del parámetro S_{12} simulado y medido para el amplificador 2_1 con plano de masa también en la cara superior.

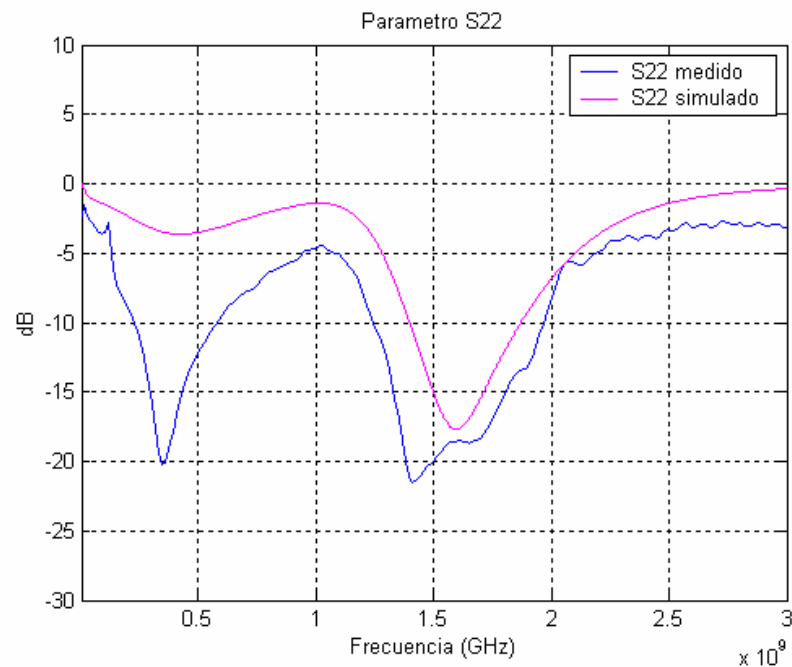


Figura 4.1-4. Comparación del parámetro S_{22} simulado y medido para el amplificador 2_1 con plano de masa también en la cara superior.

Apreciamos que la forma del parámetro medido varía respecto a la del simulado, aspecto que no sucedía en los otros tres parámetros, pero que ya veremos que seguirá sucediendo para el parámetro S_{22} . En este caso, el mínimo medido es inferior al simulado, situación favorable, y tiene lugar a una frecuencia inferior que la del mínimo simulado. El desplazamiento del mínimo del parámetro es de 360 MHz, ya que se traslada de 1590 MHz en simulación a 1410 MHz después de fabricar.

Resumimos los valores obtenidos de los cuatro parámetros S a la frecuencia de interés:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-12.2	-7.4
$ S_{21} $ (dB)	12.8	8
$ S_{12} $ (dB)	-17.6	-14.6
$ S_{22} $ (dB)	-11.1	-21

Tabla 4.1-2. Comparación de los parámetros S simulados y medidos a frecuencia de interés para el amplificador 2_1 con plano de masa también en la cara superior.

Vemos que al fabricar, la adaptación a la entrada y la ganancia empeoran, como era de esperar, mientras que la adaptación a la salida mejora ostensiblemente. Obtenemos unos resultados bastante deficientes, por lo que será necesaria una optimización de estos resultados.

4.1.2. Amplificador 2_1

Medimos, de igual forma que para el anterior amplificador, factor de ruido y ganancia, buscando aquella tensión de alimentación que proporcione unos mejores resultados, y obteniendo la tensión de 0.9 V como tensión de alimentación del circuito. Alimentando el amplificador con 0.9 V llegamos a que, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.214	1.1
G (dB)	12.7	7.2

Tabla 4.1-3. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para el amplificador 2_1.

Comprobamos la frecuencia a la que se obtiene el factor de ruido mínimo, 1290 MHz, siendo éste de 0.95 dB. Esta frecuencia dista bastante de nuestra frecuencia de interés, por lo que nuestro objetivo será, aparte de intentar reducir el ruido, trasladar en frecuencia el mínimo del factor de ruido a 1420 MHz.

El mínimo de factor de ruido simulado se encontraba a 1370 MHz, por lo que al fabricar se ha producido un desplazamiento en frecuencia de 80 MHz hacia frecuencias inferiores.

Medimos ahora los parámetros S con el analizador de redes. Representamos cada uno de los parámetros S medidos junto al correspondiente parámetro simulado en *Microwave Office*. Indicar que introducimos una potencia al circuito, escogiendo aquella que proporcione unos mejores resultados, -10 dBm.

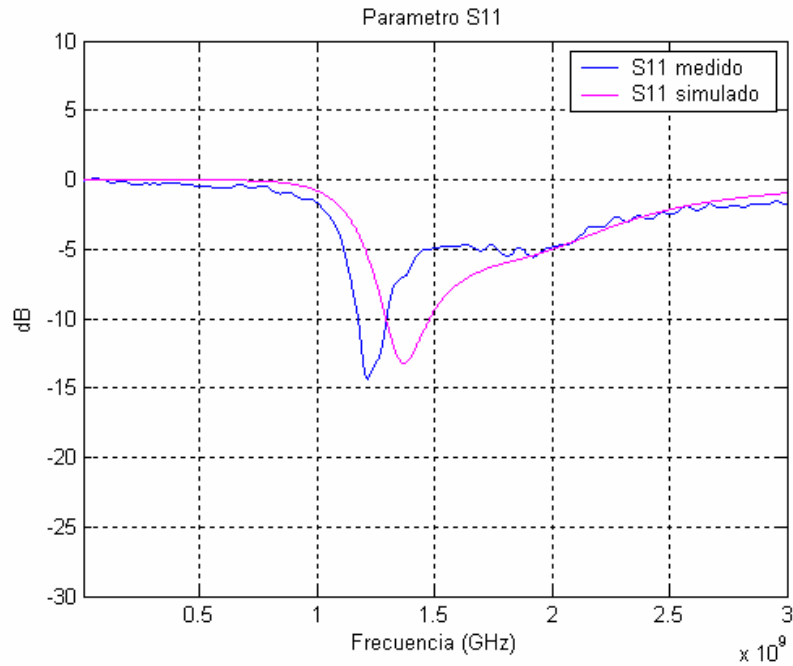


Figura 4.1-5. Comparación del parámetro S_{11} simulado y medido para el amplificador 2_1.

Podemos observar que el mínimo del parámetro S_{11} medido tiene lugar a una frecuencia menor que el mínimo simulado, presentando ese mínimo medido un valor inferior al simulado. El valor mínimo se traslada de la frecuencia de 1370 MHz en simulación, a 1220 MHz después de fabricar, presentando, por tanto, un desplazamiento de 150 MHz, que habrá que tener en cuenta para posteriores diseños.

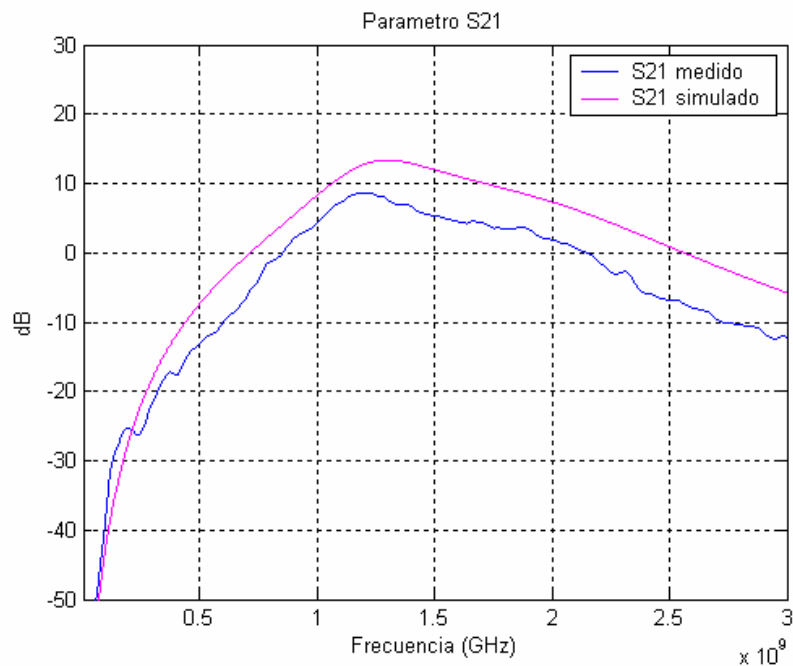


Figura 4.1-6. Comparación del parámetro S_{21} simulado y medido para el amplificador 2_1.

Observamos que el parámetro simulado y medido presentan la misma forma, con un ligero desplazamiento hacia frecuencias inferiores del medido respecto al simulado y con un

menor valor de ganancia máxima el parámetro medido, aspectos que también ocurrían para el anterior amplificador presentado.

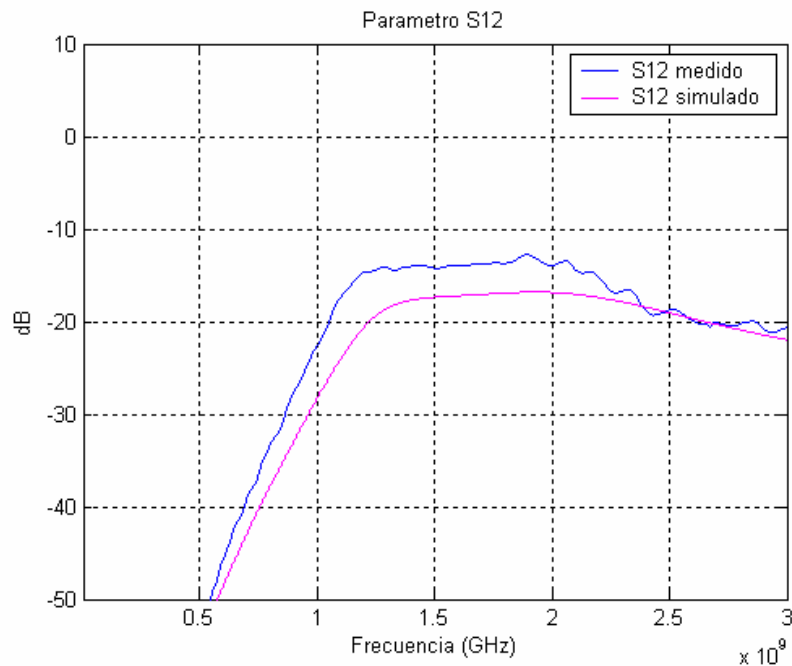


Figura 4.1-7. Comparación del parámetro S_{12} simulado y medido para el amplificador 2_1.

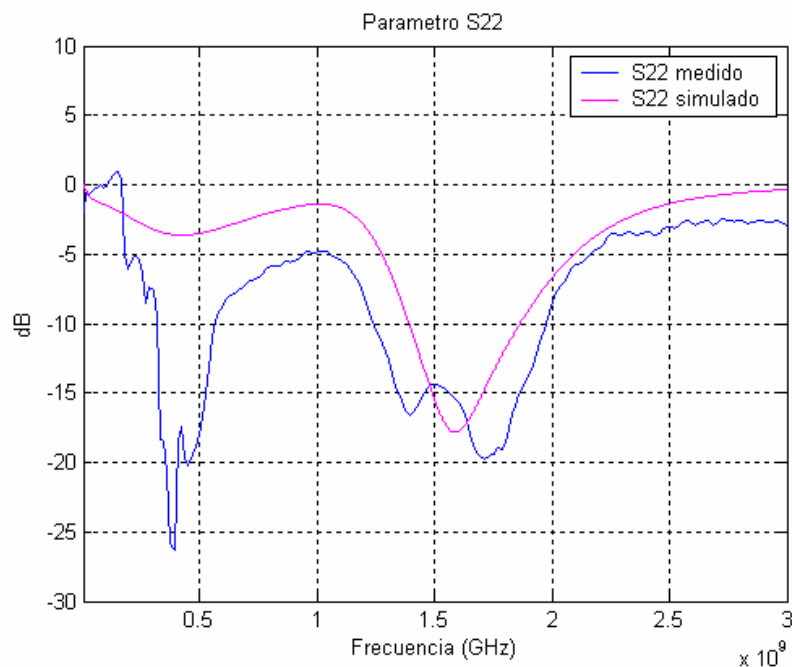


Figura 4.1-8. Comparación del parámetro S_{22} simulado y medido para el amplificador 2_1.

Apreciamos que la forma del parámetro medido varía significativamente respecto a la del simulado, aspecto que no sucedía en los otros tres parámetros, pero que ya veremos que seguirá sucediendo para el parámetro S_{22} . En este caso, el mínimo medido es inferior al simulado, situación favorable, y tiene lugar a una frecuencia superior que la del mínimo

simulado. El desplazamiento del mínimo del parámetro es de 220 MHz, ya que se desplaza de 1590 MHz en simulación a 1810 MHz después de fabricar.

Resumimos los valores obtenidos de los cuatro parámetros S a la frecuencia de interés:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-12	-5.9
$ S_{21} $ (dB)	12.7	6.5
$ S_{12} $ (dB)	-17.6	-14
$ S_{22} $ (dB)	-11.5	-13.3

Tabla 4.1-4. Comparación de los parámetros S simulados y medidos a frecuencia de interés para el amplificador 2_1.

Vemos que al fabricar, la adaptación a la entrada y la ganancia empeoran considerablemente, como era de esperar, mientras que la adaptación a la salida mejora. Obtenemos unos resultados bastante deficientes.

Nuestro objetivo a partir de ahora será mejorar los resultados obtenidos, intentando reducir el factor de ruido, objetivo primordial, aumentar la ganancia, y disminuir el valor de los parámetros S_{11} y S_{22} . Para ello realizaremos modificaciones en los valores de los componentes de las redes de adaptación de entrada y salida, buscando llevar el mínimo del factor de ruido y de los parámetros S_{11} y S_{22} a la frecuencia de 1420 MHz.

4.1.3. Amplificador 1_1 con plano de masa también en la cara superior

Presentamos ahora los resultados obtenidos para el amplificador 1_1 con plano de masa también en la cara superior que, aunque su diseño fue inicialmente descartado por no proporcionar unos resultados óptimos, decidimos fabricar para comprobar que resultados aportaba, ya que el amplificador 2_2 finalmente no dio buenos resultados.

Mostramos el amplificador fabricado:

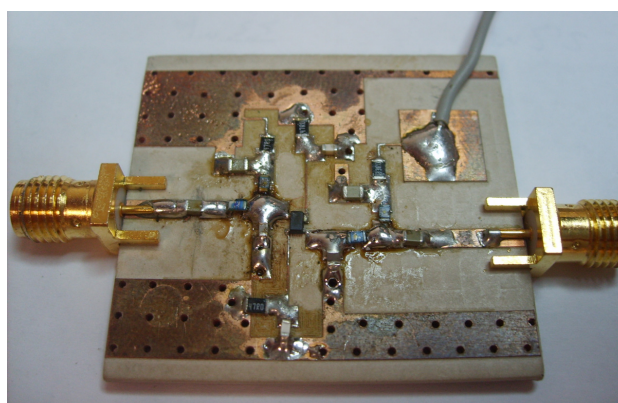


Figura 4.1-9. Fotografía del amplificador 1_1 fabricado con plano de masa también en la cara superior.

Una vez fabricamos el amplificador, medimos factor de ruido y ganancia, obteniendo la tensión de 1V como tensión de alimentación del circuito. Alimentando el amplificador con 1 V llegamos a que, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.383	1.3
G (dB)	11.1	7

Tabla 4.1-5. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para el amplificador 1_1 con plano de masa también en la cara superior.

Obtenemos un factor de ruido elevado, lejos de nuestros objetivos.

Comprobamos la frecuencia a la que se obtiene el factor de ruido mínimo, 600 MHz, con un factor de ruido de 0.8 dB. El mínimo de factor de ruido se encuentra muy alejado de la frecuencia de interés, por lo que debemos intentar, si es posible, trasladar en frecuencia este mínimo a 1420 MHz.

El mínimo de factor de ruido simulado se encontraba a 1228 MHz, por lo que al fabricar se ha producido un desplazamiento en frecuencia de 628 MHz hacia frecuencias inferiores.

Medimos ahora los parámetros S con el analizador de redes.

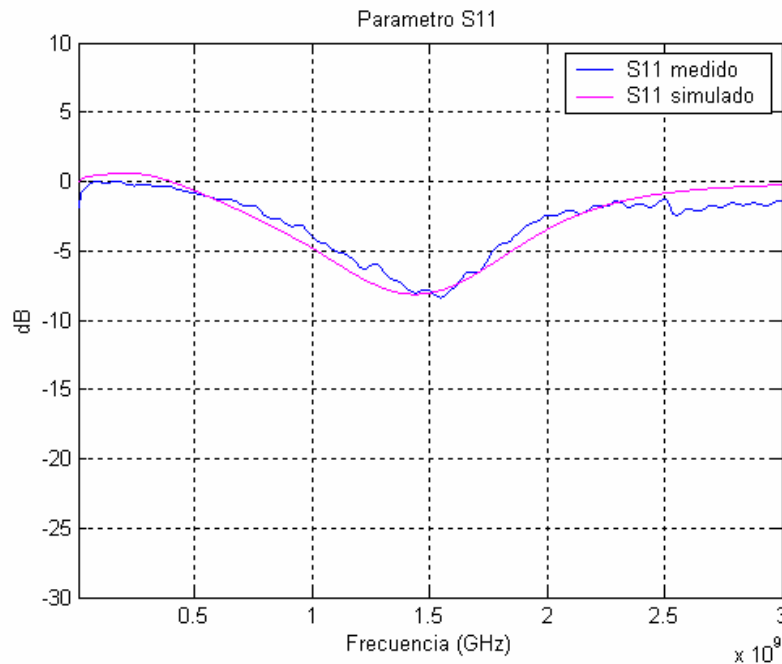


Figura 4.1-10. Comparación del parámetro S_{11} simulado y medido para el amplificador 1_1 con plano de masa también en la cara superior.

Podemos observar que el mínimo del parámetro S_{11} medido tiene lugar a una frecuencia aproximadamente igual que el simulado, presentando ese mínimo medido el mismo valor que el mínimo simulado.

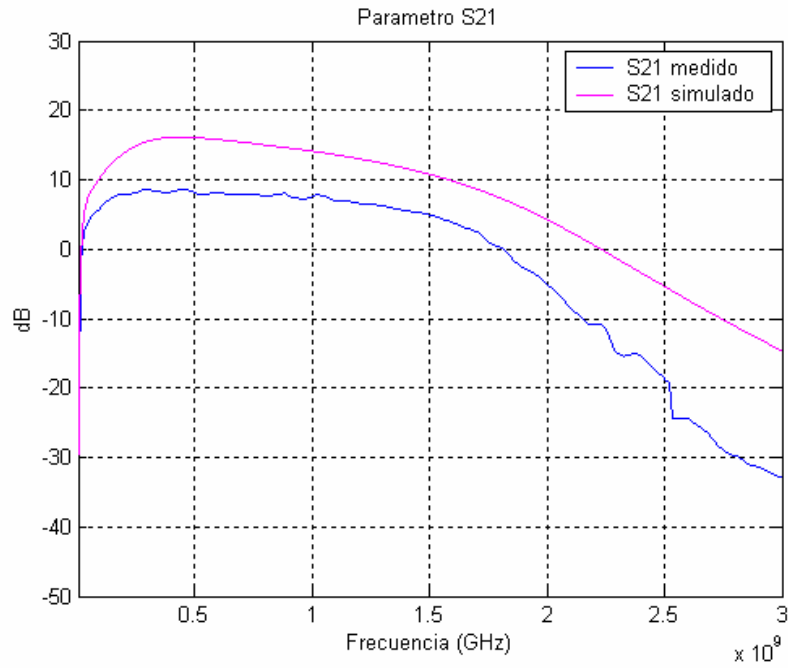


Figura 4.1-11. Comparación del parámetro S_{21} simulado y medido para el amplificador 1_1 con plano de masa también en la cara superior.

Observamos que el parámetro simulado y medido presentan la misma forma, con un menor valor de ganancia máxima el parámetro medido.

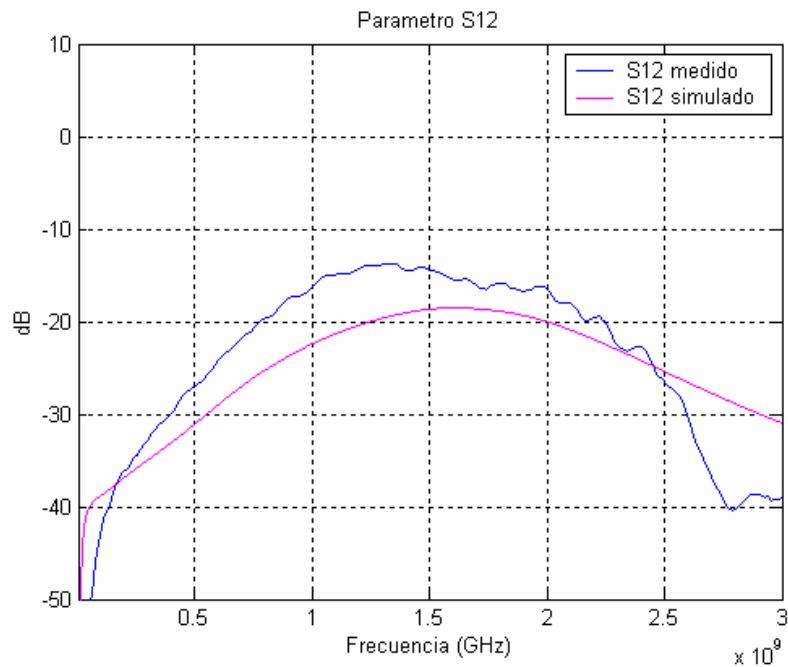


Figura 4.1-12. Comparación del parámetro S_{12} simulado y medido para el amplificador 1_1 con plano de masa también en la cara superior.

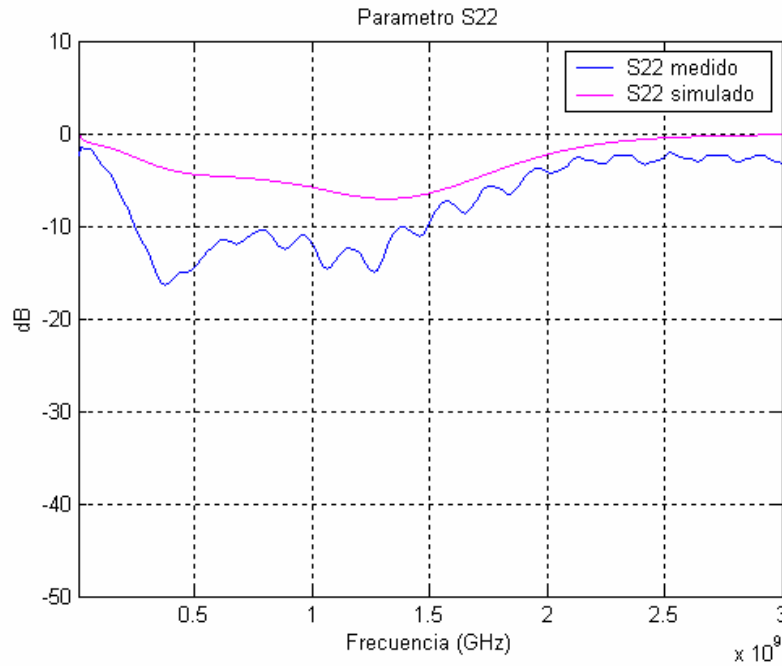


Figura 4.1-13. Comparación del parámetro S_{22} simulado y medido para el amplificador 1_1 con plano de masa también en la cara superior.

Apreciamos que la forma del parámetro medido varía respecto a la del simulado. En este caso, la adaptación a la salida simulada y medida es bastante mala.

Resumimos los valores obtenidos de los cuatro parámetros S a la frecuencia de interés:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-11	-7.9
$ S_{21} $ (dB)	11.1	5.4
$ S_{12} $ (dB)	-18.9	-14.4
$ S_{22} $ (dB)	-5.66	-10.6

Tabla 4.1-6. Comparación de los parámetros S simulados y medidos a frecuencia de interés para el amplificador 1_1 con plano de masa también en la cara superior.

Obtenemos una adaptación a la entrada y ganancia bastante deficientes. En general, podemos decir que los resultados son alcanzados no son nada buenos para este amplificador.

4.2. Optimización de los resultados obtenidos

Debido a la deficiencia de los resultados alcanzados para los 3 amplificadores fabricados, decidimos optimizar los resultados para cada uno de los amplificadores, buscando bajar el nivel de ruido, aumentar la ganancia y mejorar la adaptación a la entrada y a la salida.

4.2.1. Amplificador 2_1 con plano de masa también en la cara superior

En primer lugar presentamos el esquemático original de este amplificador, sin modificación alguna en los valores de los componentes de las redes de adaptación de entrada y salida.

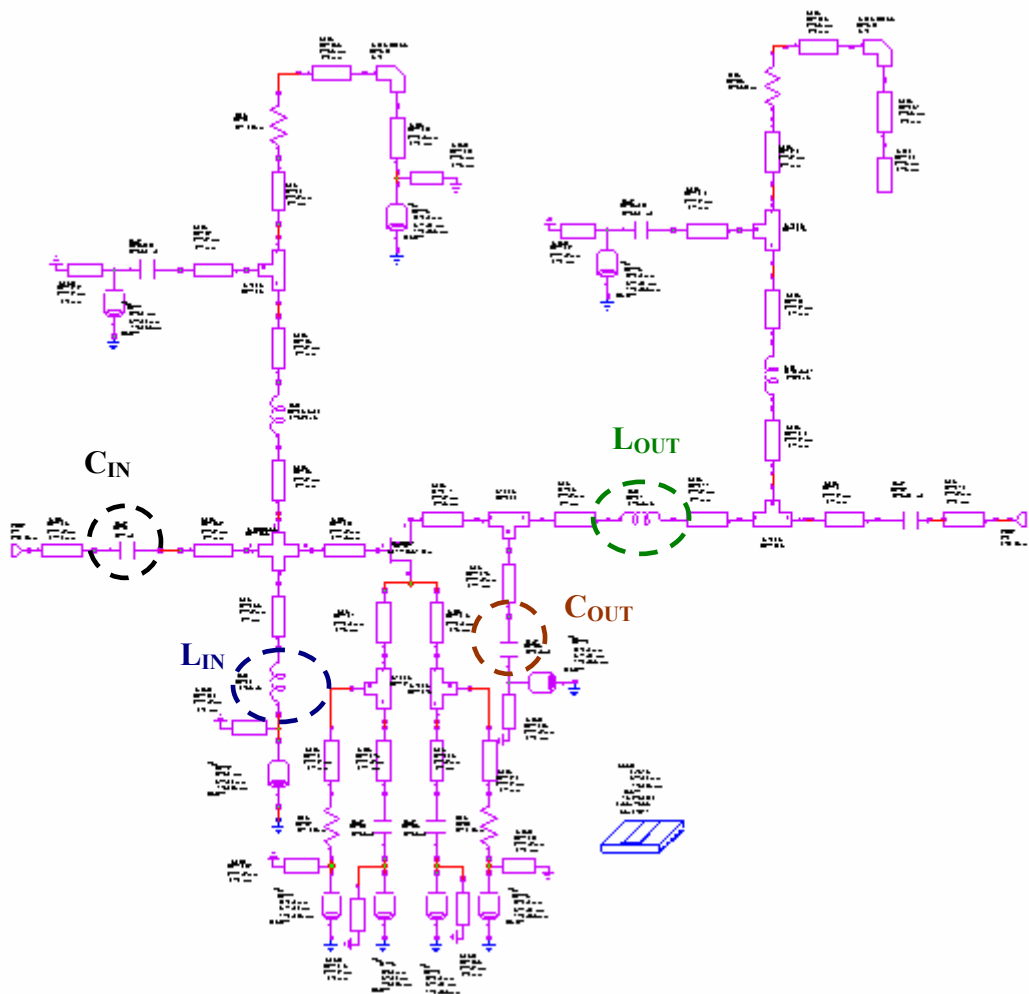


Figura 4.2-1. Esquemático original del amplificador 2_1 con plano de masa también en la cara superior.

Los valores de los componentes de las redes de adaptación de entrada y salida son:

	Original
L_{IN} (nH)	5.6
C_{IN} (pF)	1
L_{OUT} (nH)	5.6
C_{OUT} (pF)	0.5

Tabla 4.2-1. Valores originales de los componentes de las redes de adaptación.

Siendo L_{IN} y C_{IN} los componentes de la red de adaptación de entrada, y L_{OUT} y C_{OUT} los componentes de la red de adaptación de salida.

Obtenemos los siguientes parámetros S y factor de ruido al simular con *Microwave Office*, donde marcamos el valor de cada parámetro para la frecuencia de interés de 1420 MHz:

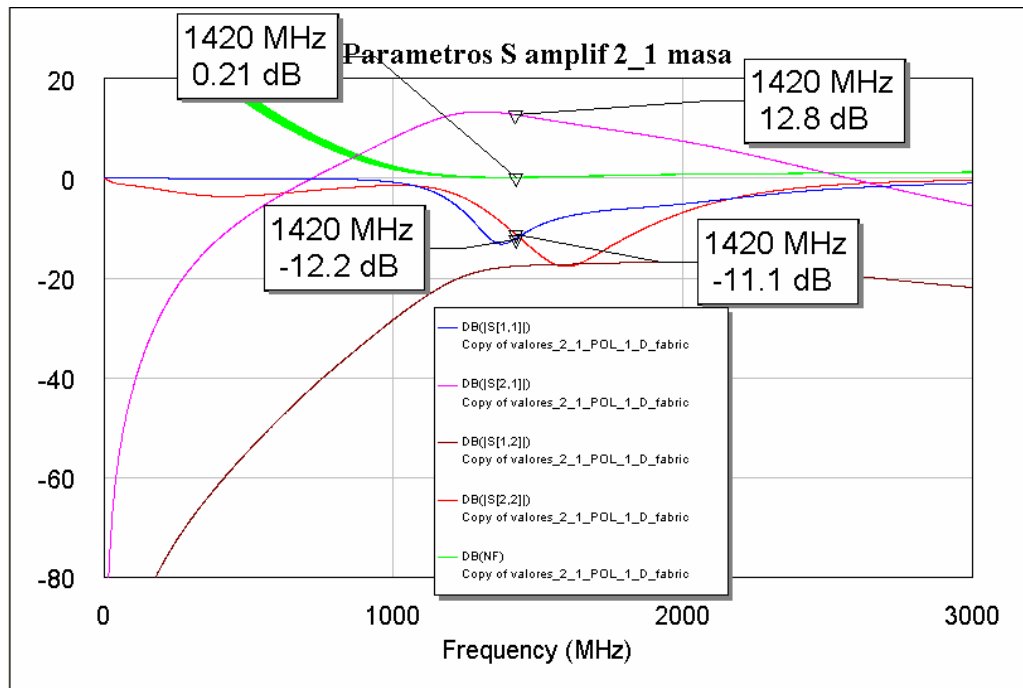


Figura 4.2-2. Parámetros S y factor de ruido simulados del amplificador original.

El parámetro S_{11} se representa en azul, el S_{21} en rosa, el S_{12} en marrón, el S_{22} en rojo, y el factor de ruido en verde.

Obteníamos los siguientes resultados para este amplificador.

Parámetro	Simulado	Medido
NF (dB)	0.21	1.3
G (dB)	12.8	9
$ S_{11} $ (dB)	-12.2	-7.4
$ S_{21} $ (dB)	12.8	8
$ S_{12} $ (dB)	-17.6	-14.6
$ S_{22} $ (dB)	-11.1	-21

Tabla 4.2-2. Resultados obtenidos para el amplificador original 2_1 con plano de masa también en la cara superior.

4.2.1.1. Modificaciones en la red de adaptación de entrada

Nuestro primer objetivo será encontrar un valor óptimo de la bobina de la red de entrada, para lo que realizaremos distintas modificaciones en esta bobina. Resaltar que las modificaciones efectuadas sobre los valores de los componentes se harán en base a los valores de componentes suministrados por el fabricante, por lo que no dispondremos de todos los valores posibles, sino sólo de los suministrados por el fabricante.

• 1ª modificación de la bobina de la red de entrada

Esta bobina presentaba en el amplificador original un valor de 5.6 nH, y ahora su valor pasará a ser de 4.7 nH. Resaltar que modificamos también el valor de la bobina de salida, de 5.6

nH a 4.7 nH, porque apreciamos en simulación que obtendremos mejores resultados con este valor de bobina que para un valor de L_{OUT} de 5.6 nH.

Indicar que no variaremos el valor de los condensadores de las redes de adaptación debido a que, al simular, los resultados empeoran al realizar cualquier modificación.

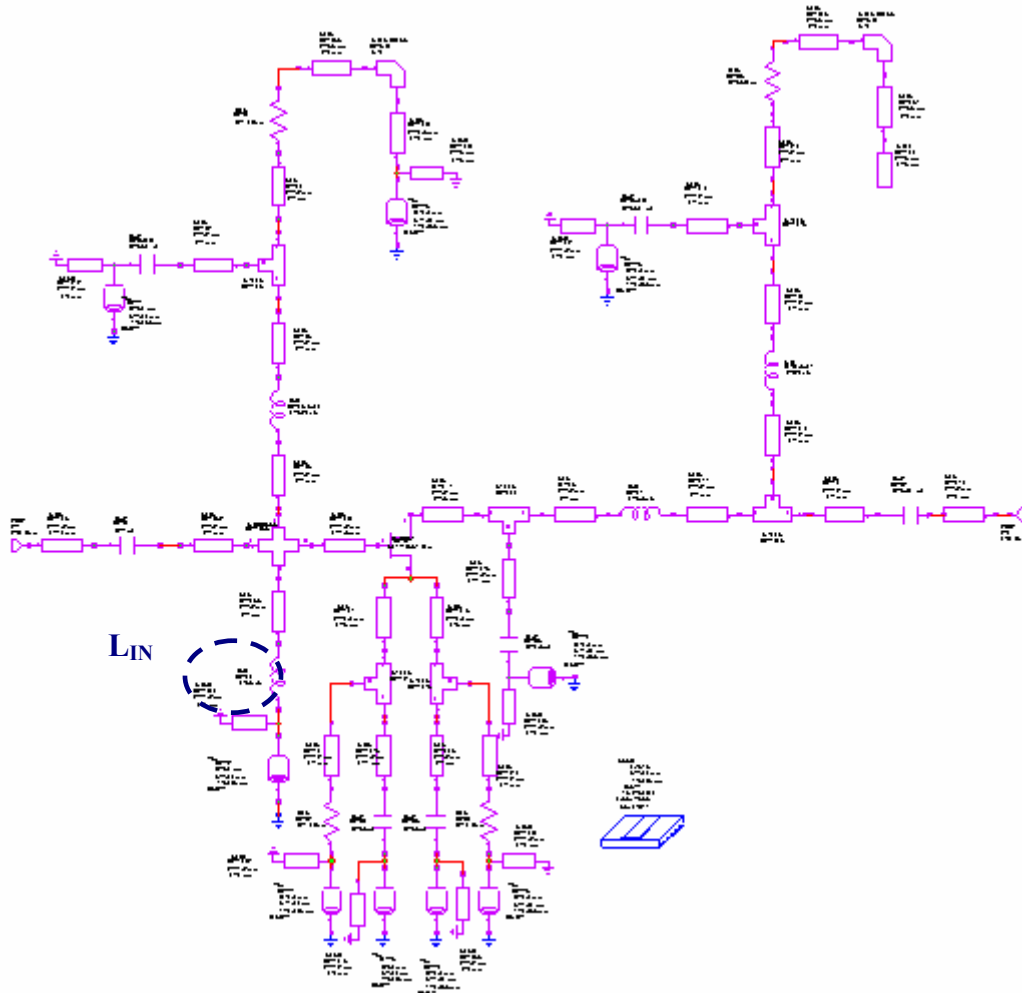


Figura 4.2-3. Esquemático del amplificador original en el que variamos la bobina de la red de entrada.

La gráfica obtenida, con estos nuevos valores de bobina, al simular es:

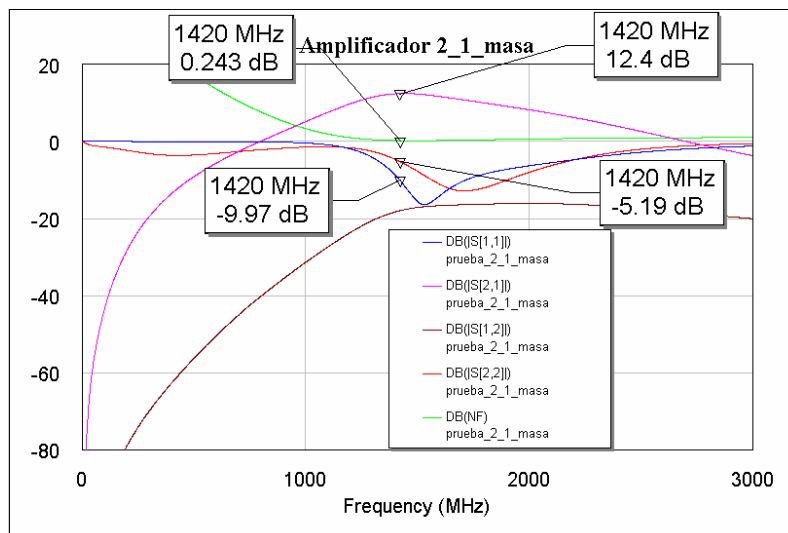


Figura 4.2-4. Parámetros S y factor de ruido simulados de la 1ª modificación de la bobina de entrada.

Al realizar esta 1ª modificación sobre el amplificador original tenemos la ventaja de conocer el desplazamiento en frecuencia que se produce entre los parámetros simulados y medidos, centrándonos en la desviación entre mínimos de estos parámetros. Nuestro objetivo es situar el mínimo del factor de ruido, el mínimo de los parámetros S_{11} y S_{22} , y el máximo de ganancia a 1420 MHz.

La desviación en frecuencia que se produce entre el mínimo del parámetro simulado y el mínimo del parámetro medido no es exactamente la misma para todos los procesos de fabricación del mismo amplificador, pero sí lo es que se desvíe hacia frecuencias inferiores o superiores. Esto significa que, como hemos comprobado que para S_{11} , S_{22} y NF el mínimo medido tiene lugar a una frecuencia inferior que el mínimo simulado, situaremos el mínimo simulado de estos parámetros a frecuencias superiores a 1420 MHz, para que al medir el amplificador fabricado, este mínimo se sitúe aproximadamente a 1420 MHz, consiguiendo así el objetivo buscado.

Cabe destacar que, aunque ahora los parámetros simulados presenten unas peores prestaciones que para el amplificador original, lo realmente importante es qué resultados obtengamos al medir el amplificador fabricado, ya que sabemos que tiene lugar un desplazamiento en frecuencia entre los parámetros simulados y medidos, y nos interesa tener las mejores prestaciones de estos parámetros al medir, no al simular.

Alimentando el amplificador con 1.2 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.243	1.1
G (dB)	12.4	9.3

Tabla 4.2-3. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 1ª modificación.

El factor de ruido y la ganancia han mejorado respecto al diseño original, ya que el ruido se ha reducido de 1.3 dB a 1.1 dB, y la ganancia ha aumentado de 9 dB a 9.3 dB.

Comprobamos la frecuencia a la que se obtiene un factor de ruido mínimo, 1310 MHz, siendo éste de 1 dB.

Representamos los parámetros S medidos:

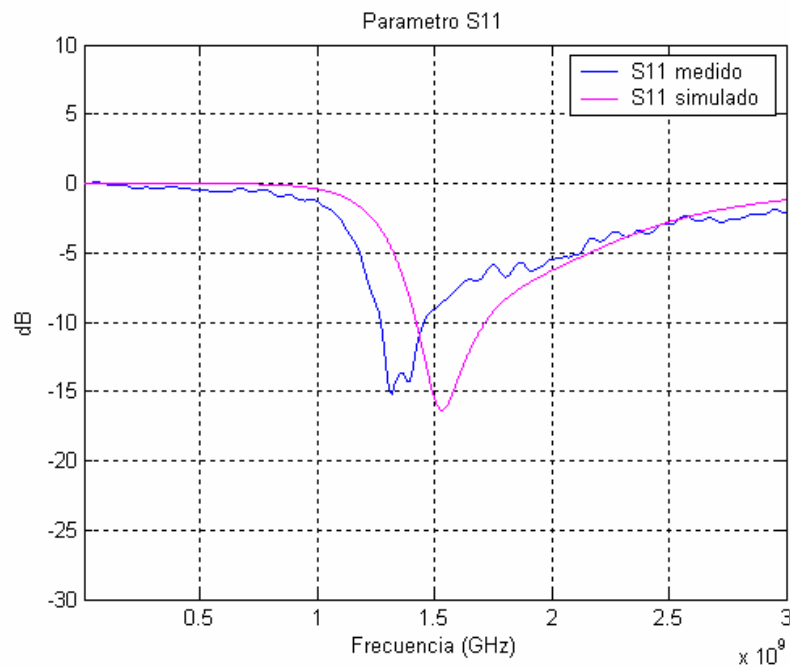


Figura 4.2-5. Comparación del parámetro S_{11} simulado y medido para la 1ª modificación.

El mínimo del parámetro S_{11} medido sigue teniendo lugar a una frecuencia inferior que el mínimo simulado, presentando, en este caso, ese mínimo medido un valor superior respecto al simulado.

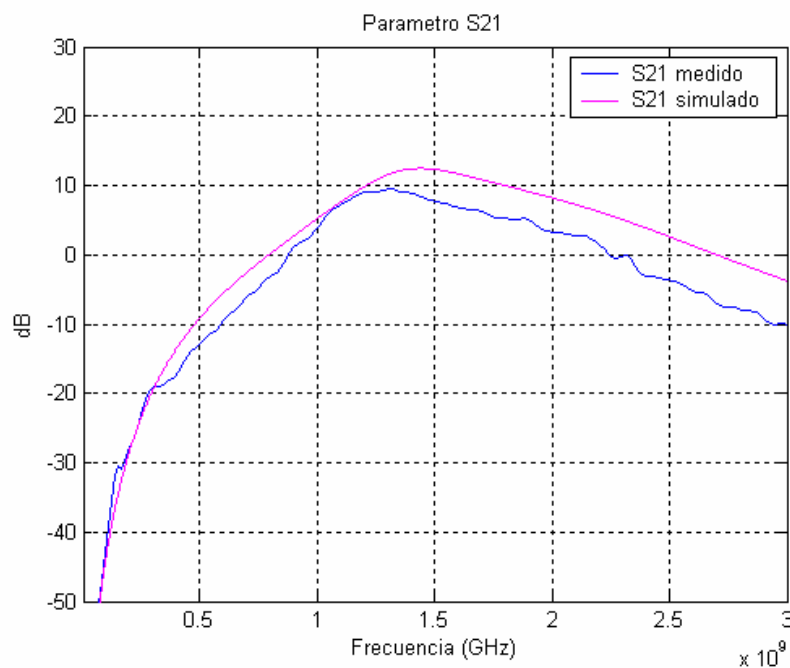


Figura 4.2-6. Comparación del parámetro S_{21} simulado y medido para la 1ª modificación.

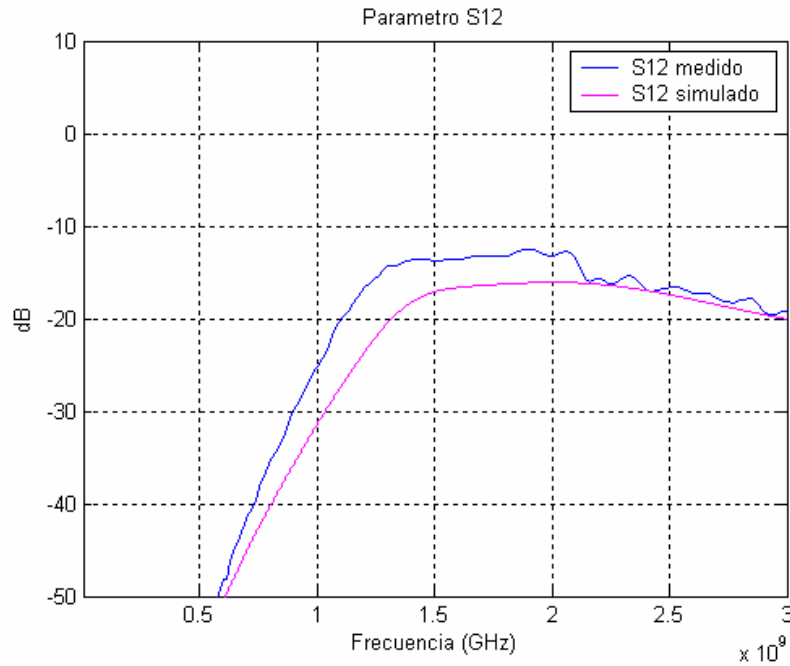


Figura 4.2-7. Comparación del parámetro S_{12} simulado y medido para la 1ª modificación.

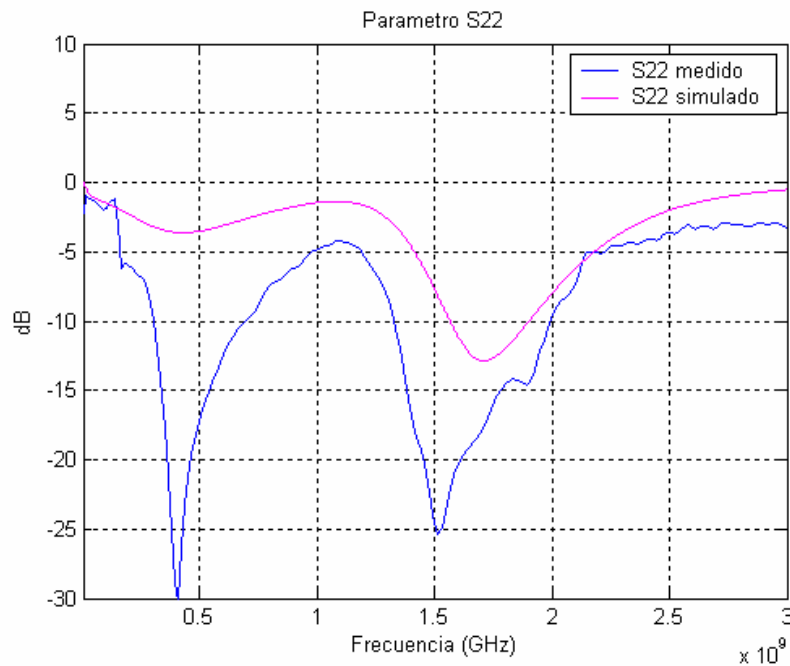


Figura 4.2-8. Comparación del parámetro S_{22} simulado y medido para la 1ª modificación.

Estas gráficas no presentan grandes diferencias respecto a las obtenidas para el amplificador original, ya que los parámetros presentan, en ambos caso, la misma forma, y el mínimo medido sigue produciéndose a frecuencias inferiores respecto al simulado. Sí varían los valores de los parámetros respecto al diseño original, y el intervalo de frecuencias entre el mínimo simulado y el medido.

Resumimos los valores obtenidos de los parámetros S a la frecuencia de interés:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-9.97	-12.2
$ S_{21} $ (dB)	12.4	8.6
$ S_{12} $ (dB)	-18	-13.8
$ S_{22} $ (dB)	-5.19	-18

Tabla 4.2-4. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 1ª modificación.

Obtenemos una buena adaptación a la entrada y a la salida, ambos por debajo de -10 dB, así como un valor alto de ganancia, 8.6 dB.

• 2ª modificación de la bobina de la red de entrada

En la primera modificación, la bobina de entrada tenía un valor de 4.7 nH. Su valor ahora será de 4.3 nH, buscando que el mínimo de factor de ruido se aproxime a 1420 MHz, y la adaptación a la entrada y a la salida mejor.

La gráfica obtenida al simular con este nuevo valor de bobina es:

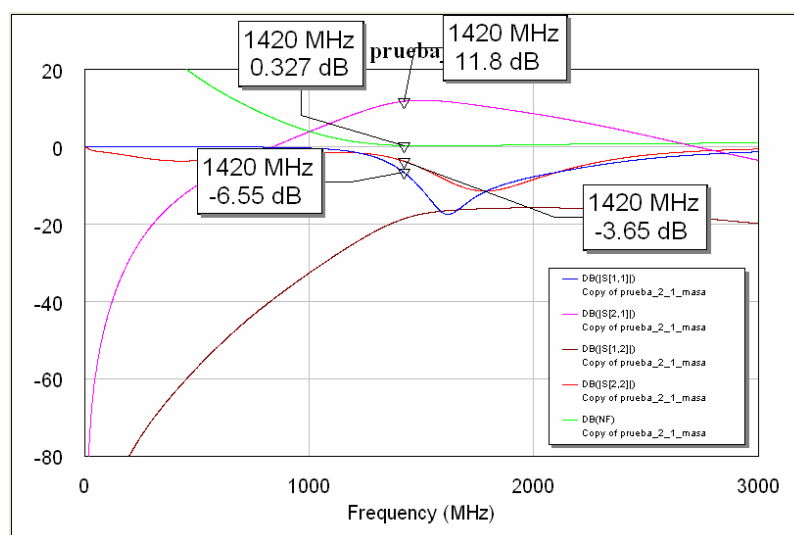


Figura 4.2-9. Parámetros S y factor de ruido simulados de la 2ª modificación.

Alimentando el amplificador con 1.2 V obtenemos, a frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.327	1.0
G (dB)	11.8	9.3

Tabla 4.2-5. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 2ª modificación.

Comprobamos, como era de esperar, que aumenta el factor de ruido y disminuye la ganancia al pasar de simular a medir. De todas formas, obtenemos mejores resultados que para la primera modificación y pensamos que éste es el valor óptimo de la bobina de la red de

entrada, ya que para este valor, el factor de ruido mínimo se localiza a 1430 MHz, siendo éste de 0.9 dB, bastante más cercano en frecuencia a 1420 MHz que en el caso anterior. Recordar que las variaciones en los componentes de la red de adaptación de salida no afectan al factor de ruido obtenido, ya que sólo influye en el ruido la red de entrada.

Representamos los parámetros S medidos:

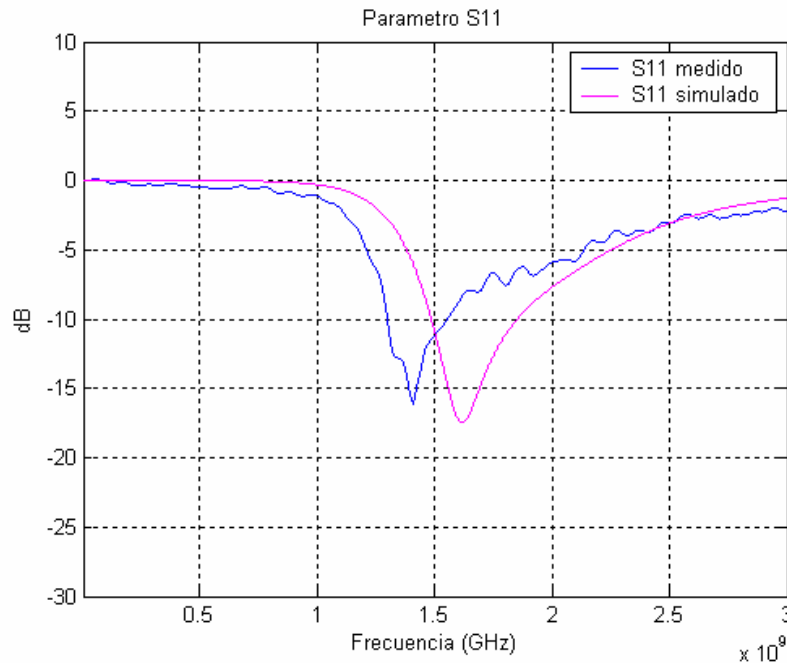


Figura 4.2-10. Comparación del parámetro S_{11} simulado y medido para la 2ª modificación.

El mínimo medido sigue produciéndose a frecuencias inferiores respecto al mínimo simulado y, como en la primera modificación, presenta un menor valor el mínimo simulado.

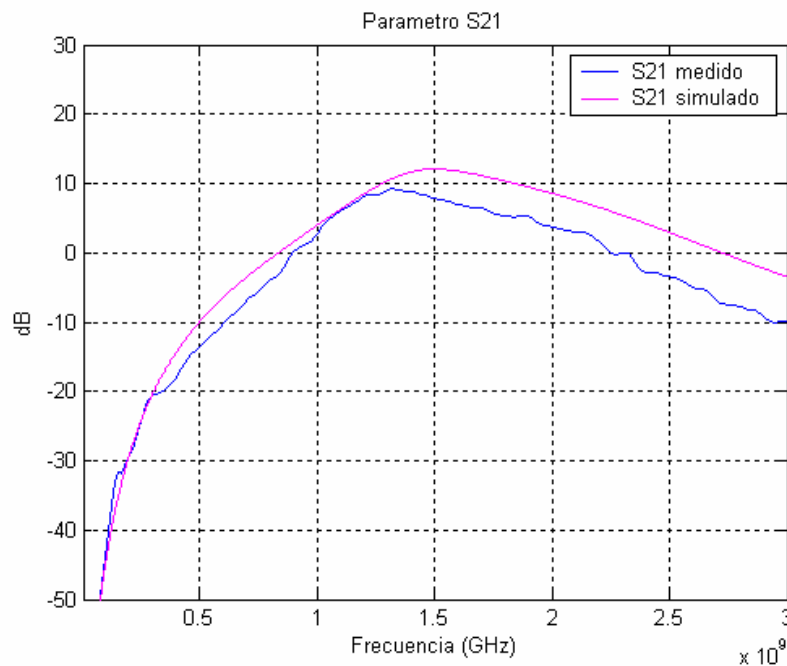


Figura 4.2-11. Comparación del parámetro S_{21} simulado y medido para la 2ª modificación.

El parámetro medido sigue teniendo una forma muy similar a la del simulado, como ocurría en anteriores casos para este amplificador.

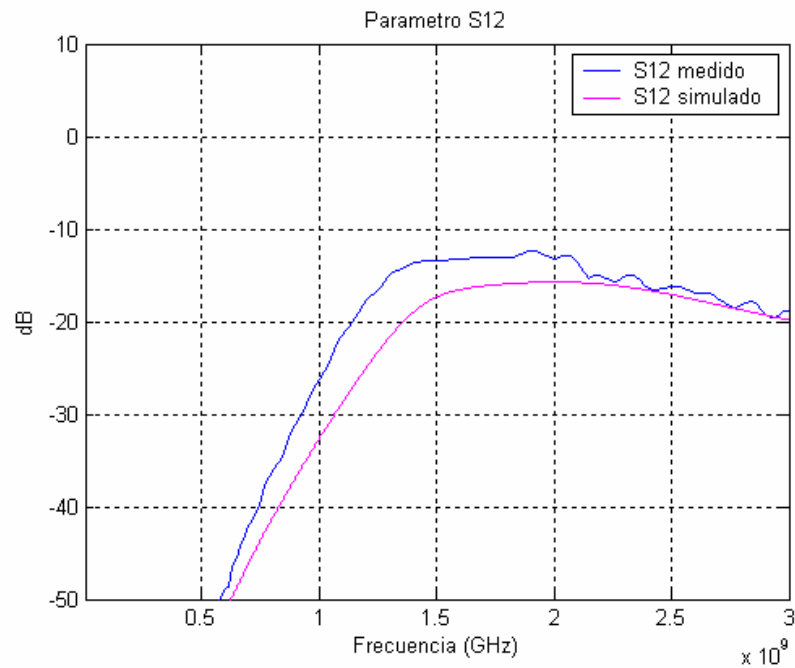


Figura 4.2-12. Comparación del parámetro S_{12} simulado y medido para la 2ª modificación.

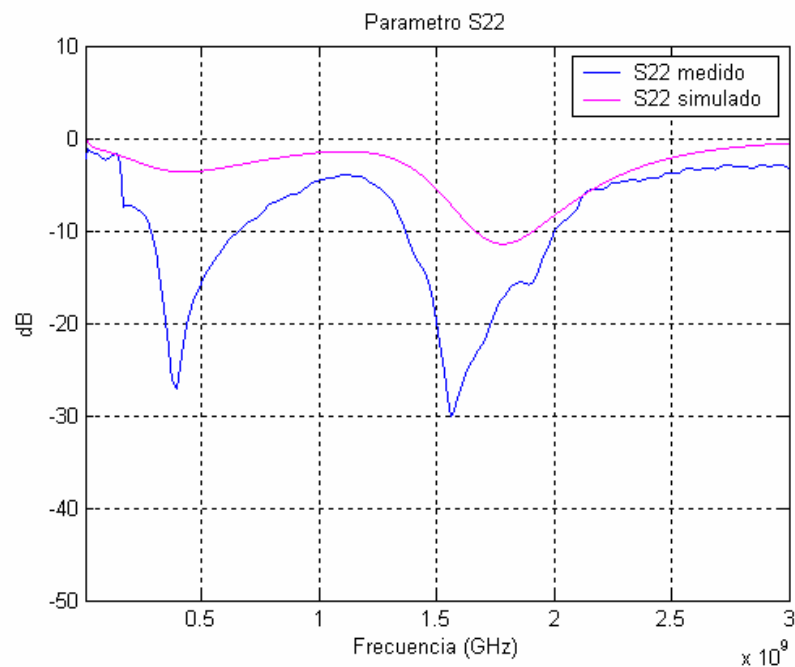


Figura 4.2-13. Comparación del parámetro S_{22} simulado y medido para la 2ª modificación.

El parámetro S_{22} continúa siendo el parámetro que presenta una mayor diferencia de forma entre medido y simulado.

Resumimos los valores obtenidos de los parámetros S a frecuencia de interés para alimentación de 1.2 V:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-6.55	-15.3
$ S_{21} $ (dB)	11.8	8.6
$ S_{12} $ (dB)	-18.6	-13.6
$ S_{22} $ (dB)	-3.65	-13.2

Tabla 4.2-6. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 2ª modificación.

Obtenemos una buena adaptación a la entrada y a la salida, y un elevado valor de ganancia, 8.6 dB.

• 3ª modificación de la bobina de la red de entrada

Esta bobina aparecía en la segunda modificación con un valor de 4.3 nH, cambiando su valor ahora a 3.9 nH. Con esta modificación buscamos aproximar aún más el mínimo de factor de ruido a 1420 MHz.

La gráfica obtenida, con este nuevo valor de bobina, al simular es:

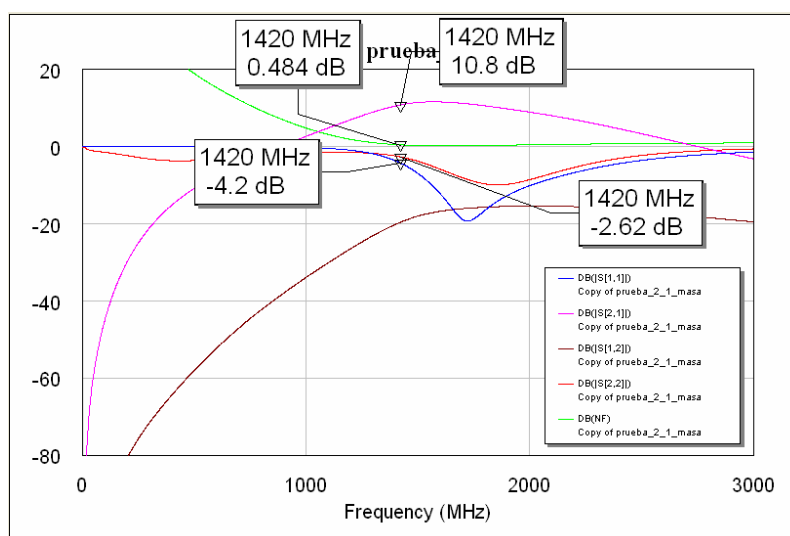


Figura 4.2-14. Parámetros S y factor de ruido simulados de la 3ª modificación.

Alimentando el amplificador con 1.2 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.484	1.3
G (dB)	10.8	9.1

Tabla 4.2-7. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 3ª modificación.

Observamos que, claramente, no hemos conseguido nuestro propósito, ya que el factor de ruido aumenta respecto a la modificación anterior, y el mínimo de factor de ruido, 1 dB, se traslada a la frecuencia de 1510 MHz, lejos de la frecuencia de interés.

Representamos los parámetros S medidos:

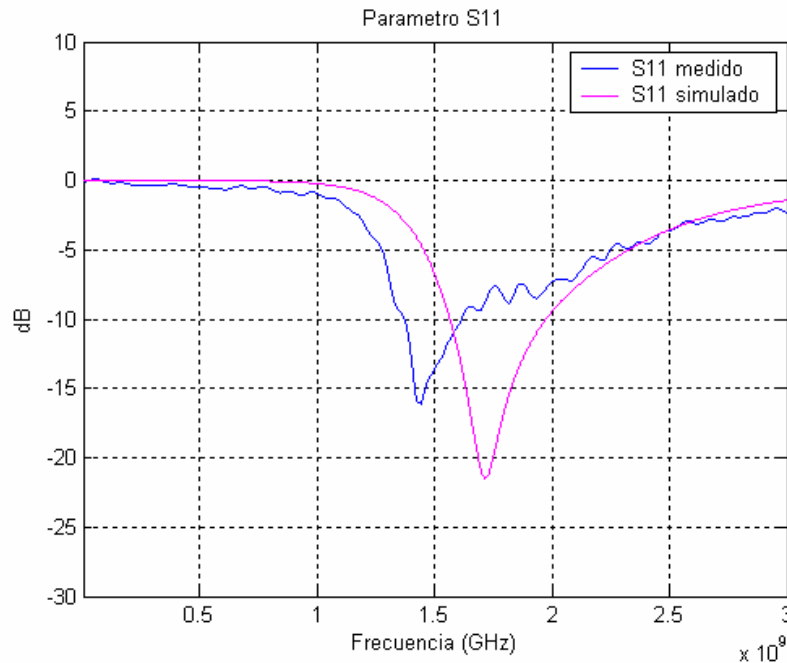


Figura 4.2-15. Comparación del parámetro S_{11} simulado y medido para la 3ª modificación.

La diferencia de valor entre el mínimo simulado y medido aumenta respecto a modificaciones anteriores.

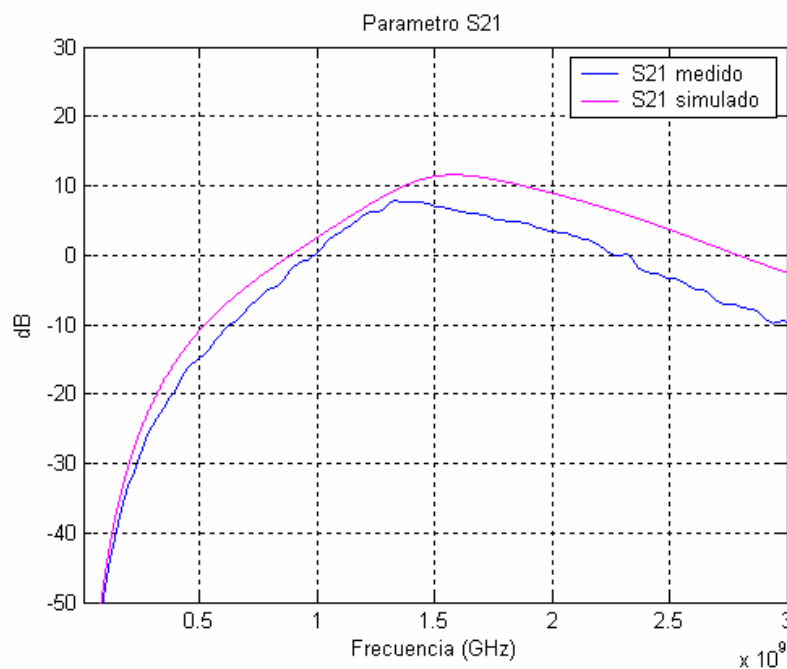


Figura 4.2-16. Comparación del parámetro S_{21} simulado y medido para la 3ª modificación.

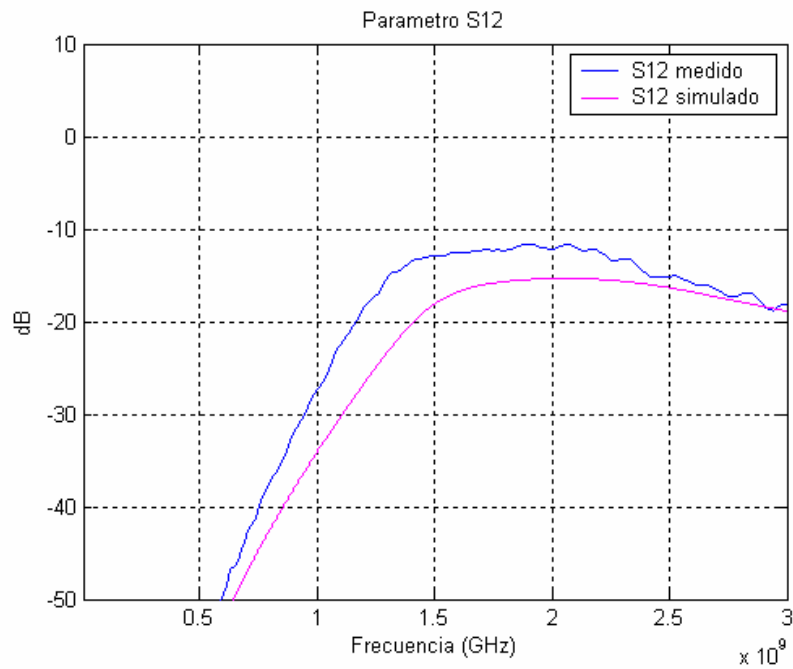


Figura 4.2-17. Comparación del parámetro S_{12} simulado y medido para la 3ª modificación.

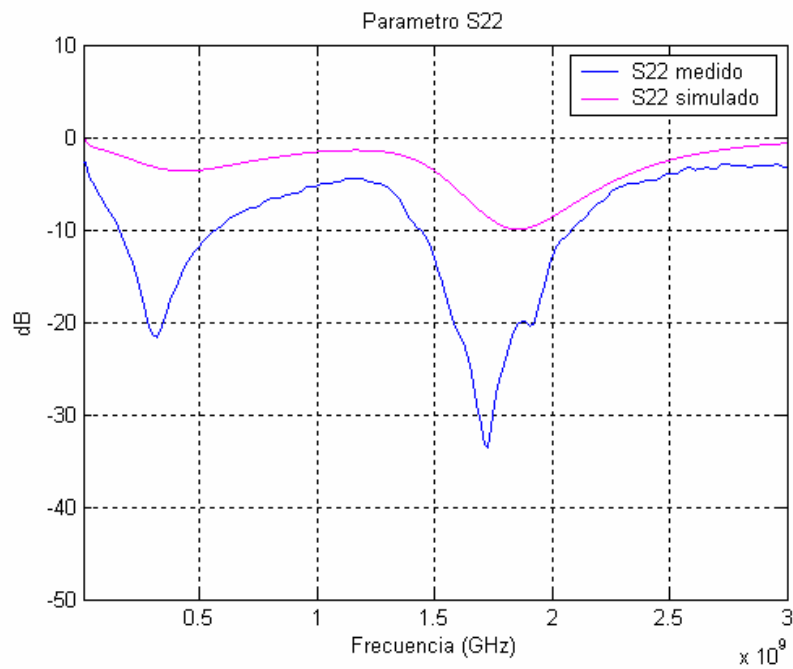


Figura 4.2-18. Comparación del parámetro S_{22} simulado y medido para la 3ª modificación.

Como podemos apreciar, la forma de los parámetros no varía significativamente de una modificación a otra.

Resumimos los valores obtenidos de los parámetros S a la frecuencia de interés para alimentación de 1.2 V:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-4.2	-13.7
$ S_{21} $ (dB)	10.8	8.2
$ S_{12} $ (dB)	-19.8	-13.4
$ S_{22} $ (dB)	-2.62	-8.4

Tabla 4.2-8. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 3ª modificación.

Observamos que la adaptación medida, tanto a la entrada como a la salida, mejora a la adaptación simulada. Esto es debido a que nuestro objetivo es obtener unos buenos resultados tras el proceso de fabricación, no en simulación, ya que no nos importa obtener unos resultados deficientes en simulación a 1420 MHz, si sabemos que al medir a 1420 MHz esos resultados van a ser satisfactorios. De todas formas, no obtenemos unos resultados óptimos en esta modificación, ni en cuanto a factor de ruido ni en cuanto a adaptación a la salida.

Una vez realizadas las modificaciones pertinentes, resumimos en un cuadro los resultados obtenidos para cada una de ellas, variando L_{IN} y manteniendo constante el resto de componentes.

Indicar que en el caso del amplificador original, en el que $L_{IN} = 5.6$ nH, la bobina de la red de salida, L_{OUT} , presenta un valor de 5.6 nH, no como en las otras 3 modificaciones, que se calculan con el valor de $L_{OUT} = 4.7$ nH.

	$L_{IN} = 5.6$ nH	$L_{IN} = 4.7$ nH	$L_{IN} = 4.3$ nH	$L_{IN} = 3.9$ nH
NF (dB)	1.3	1.1	1.0	1.3
G (dB)	9	9.3	9.3	9.1
$ S_{11} $ (dB)	-7.4	-12.2	-15.3	-13.7
$ S_{21} $ (dB)	8	8.6	8.6	8.2
$ S_{12} $ (dB)	-14.6	-13.8	-13.6	-13.4
$ S_{22} $ (dB)	-21	-18	-13.2	-8.4

Tabla 4.2-9. Comparativa de los resultados obtenidos variando L_{IN} .

A la vista de los resultados obtenidos, decidimos fijar el valor de la bobina de la red de entrada a 4.3 nH, ya que para este valor obtenemos un menor factor de ruido, y una mejor adaptación a la entrada.

4.2.1.2. Modificaciones en la red de adaptación de salida

Una vez hemos fijado el valor de la bobina de la red de entrada, buscamos el valor óptimo de la bobina de la red de salida.

• 1ª modificación de la bobina de la red de salida

En primer lugar, el esquemático del amplificador en el que vamos a variar la bobina de la red de salida.

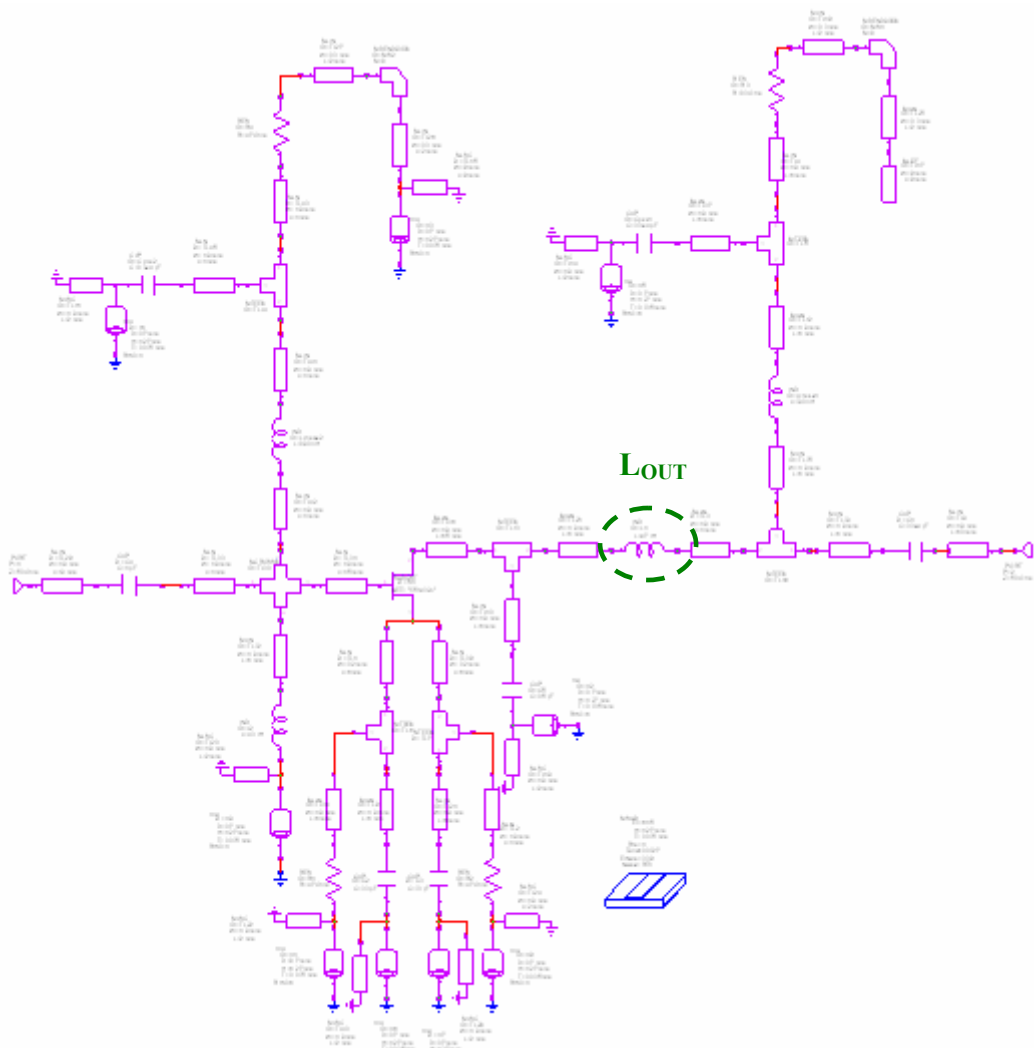


Figura 4.2-19. Esquemático del amplificador original en el que variamos la bobina de la red de salida.

La bobina de salida presentaba, en la 3ª modificación de la bobina de entrada, un valor de 4.7 nH, y ahora su valor pasará a ser de 4.3 nH.

La gráfica obtenida al simular con este nuevo valor de bobina es:

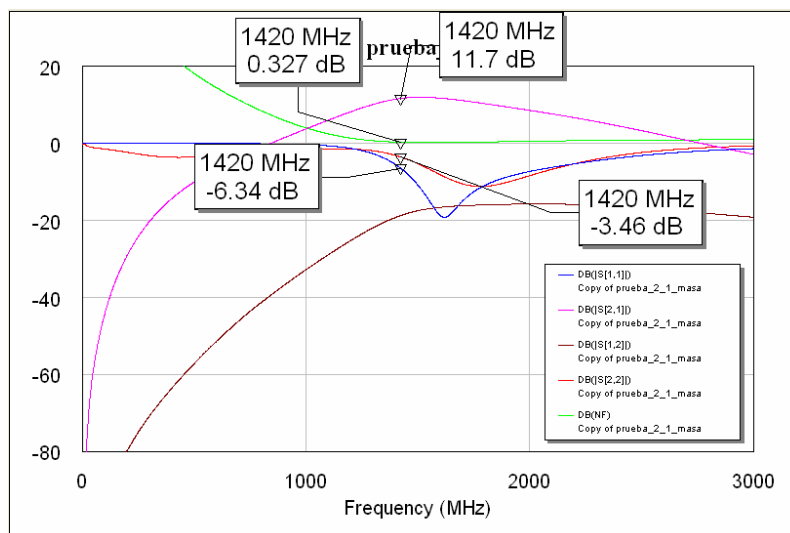


Figura 4.2-20. Parámetros S y factor de ruido simulados de la 1ª modificación de la bobina de salida.

Alimentando el amplificador con 1.2 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.327	1.0
G (dB)	11.7	9.3

Tabla 4.2-10. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 1ª modificación de la bobina de salida.

Obtenemos el mismo factor de ruido y ganancia que para la anterior modificación, ya que no hemos variado la red de adaptación de entrada. El factor de ruido mínimo se encuentra a 1435 MHz, con valor 0.9 dB, aproximadamente como en el caso anterior.

Representamos los parámetros S medidos:

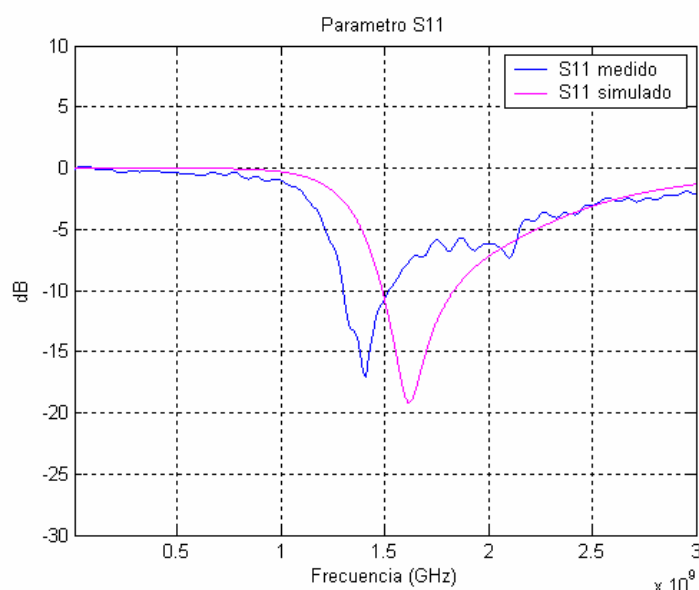


Figura 4.2-21. Comparación del parámetro S_{11} simulado y medido para la 1ª modificación de la bobina de salida.

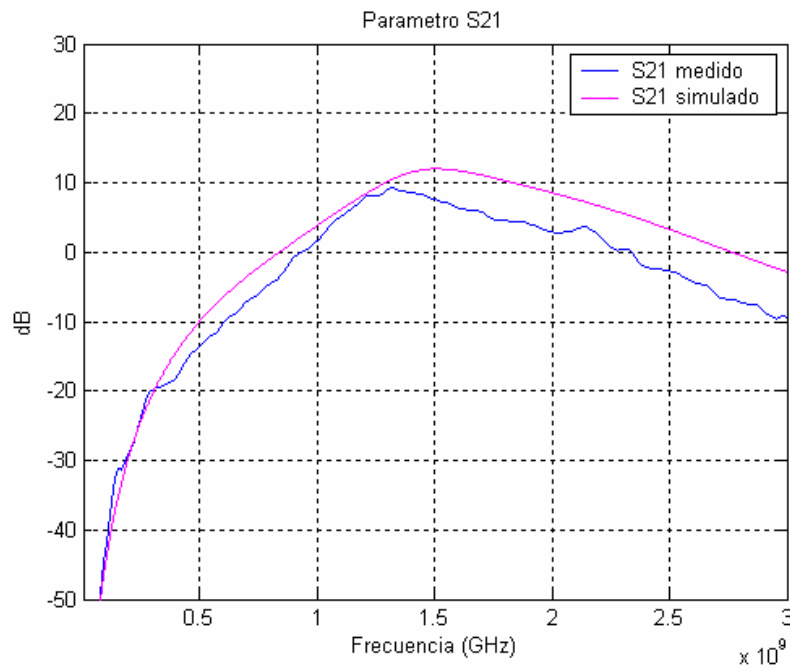


Figura 4.2-22. Comparación del parámetro S_{21} simulado y medido para la 1ª modificación de la bobina de salida.

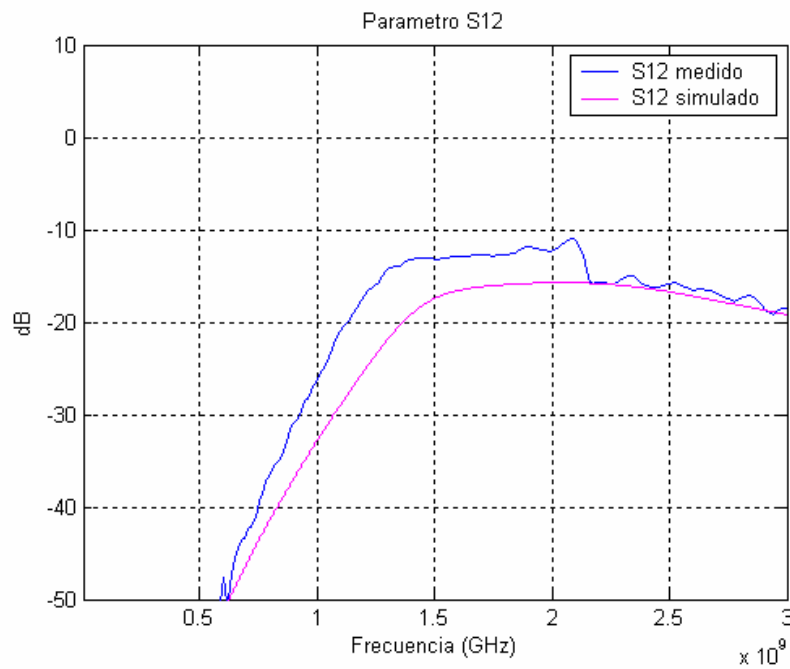


Figura 4.2-23. Comparación del parámetro S_{12} simulado y medido para la 1ª modificación de la bobina de salida.

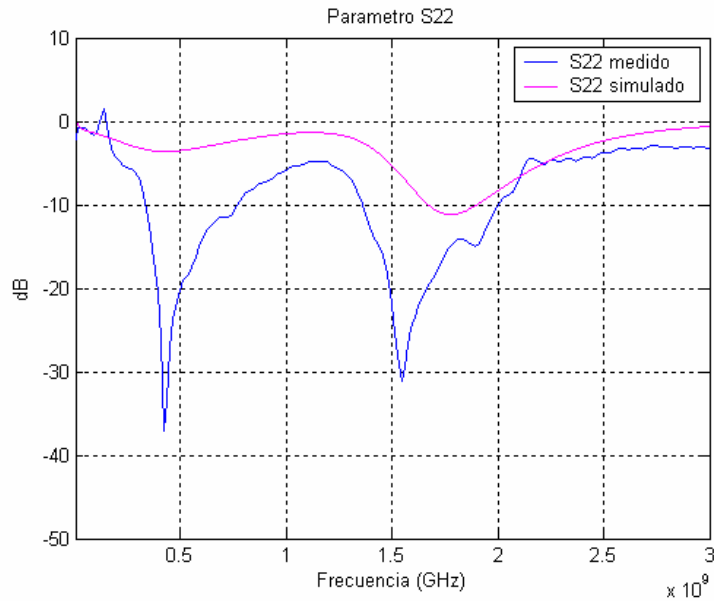


Figura 4.2-24. Comparación del parámetro S_{22} simulado y medido para la 1ª modificación de la bobina de salida.

La forma de los parámetros sigue siendo muy similar a la de que teníamos en modificaciones anteriores, es decir, no hay cambios significativos en la forma de los parámetros tras realizar esta modificación.

Resumimos los valores obtenidos de los parámetros S a la frecuencia de interés para alimentación de 1.2 V:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-6.34	-15.9
$ S_{21} $ (dB)	11.7	8.5
$ S_{12} $ (dB)	-18.8	-13.2
$ S_{22} $ (dB)	-3.46	-14.1

Tabla 4.2-11. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 1ª modificación de la bobina de salida.

Observamos que mejora la adaptación a la entrada y a la salida con respecto a la modificación anterior.

Indicar que no realizamos más modificaciones porque al simular observamos que los resultados no van a mejorar en ningún aspecto.

	$L_{OUT} = 4.7 \text{ nH}$	$L_{OUT} = 4.3 \text{ nH}$
NF (dB)	1.0	1.0
G (dB)	9.3	9.3
$ S_{11} $ (dB)	-15.3	-15.9
$ S_{21} $ (dB)	8.6	8.5
$ S_{12} $ (dB)	-13.6	-13.2
$ S_{22} $ (dB)	-13.2	-14.1

Tabla 4.2-12. Comparativa de los resultados obtenidos variando L_{OUT} .

A la vista de los resultados obtenidos, decidimos que el valor óptimo de L_{OUT} es el de 4.3 nH, ya que mejora tanto la adaptación a la entrada como a la salida respecto al otro valor.

Por tanto, los valores de componentes óptimos para este amplificador son:

	Óptimo
L_{IN} (nH)	4.3
C_{IN} (pF)	1
L_{OUT} (nH)	4.3
C_{OUT} (pF)	0.5

Tabla 4.2-13. Valores óptimos de los componentes de las redes de adaptación del amplificador 2_1 con plano de masa también en la cara superior.

4.2.2. Amplificador 2_1

En primer lugar mostramos el esquemático original de este amplificador, sin modificaciones en los valores de los componentes de las redes de adaptación de entrada y salida.

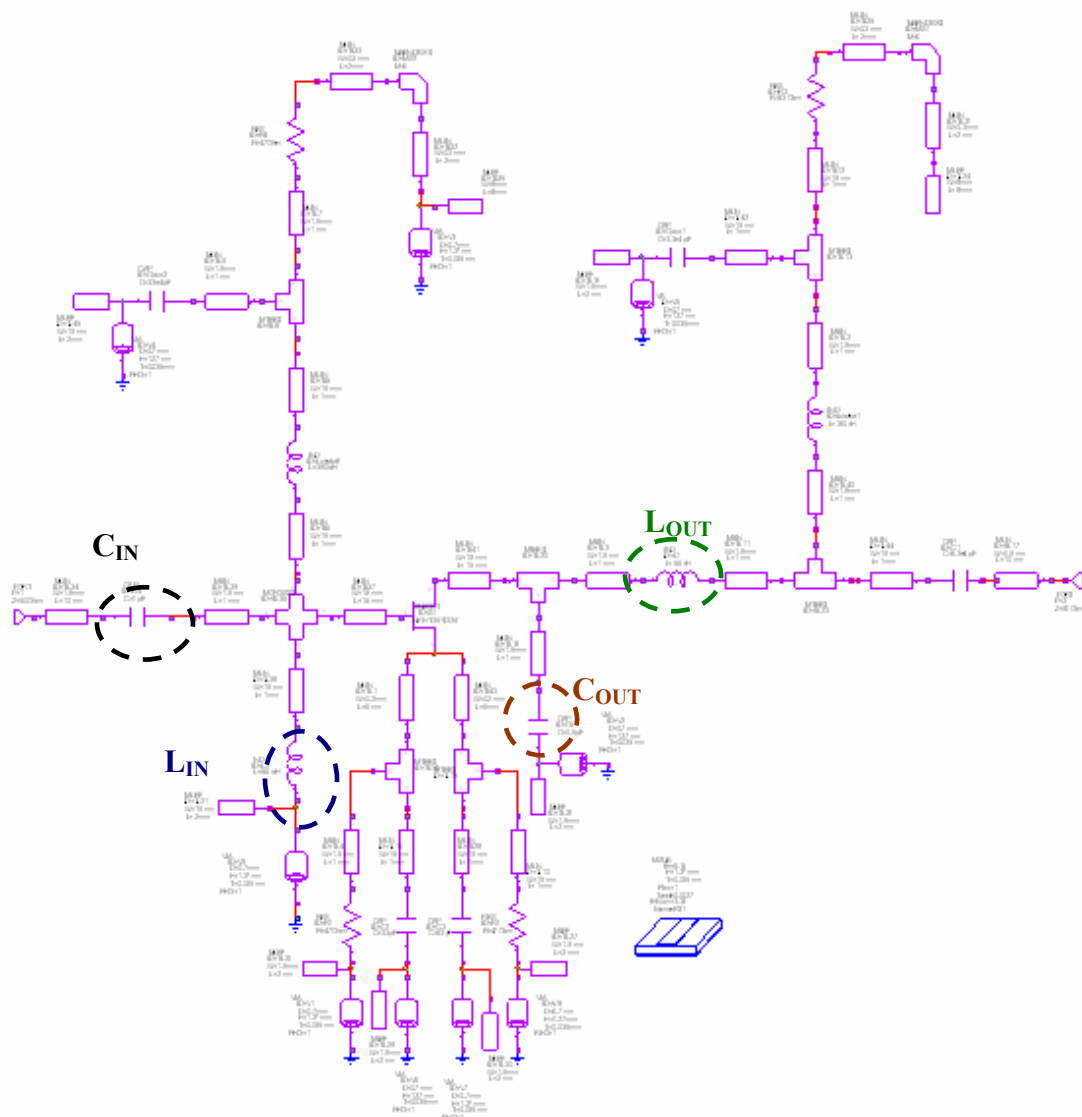


Figura 4.2-25. Esquemático original del amplificador 2_1.

Los valores de los componentes de las redes de adaptación de entrada y salida son:

	Original
L_{IN} (nH)	5.6
C_{IN} (pF)	1
L_{OUT} (nH)	5.6
C_{OUT} (pF)	0.5

Tabla 4.2-14. Valores originales de los componentes de las redes de adaptación.

Siendo L_{IN} y C_{IN} los componentes de la red de adaptación de entrada, y L_{OUT} y C_{OUT} los componentes de la red de adaptación de salida.

Obtenemos los siguientes parámetros S y factor de ruido al simular con *Microwave Office*, donde marcamos el valor de cada parámetro para la frecuencia de interés de 1420 MHz:

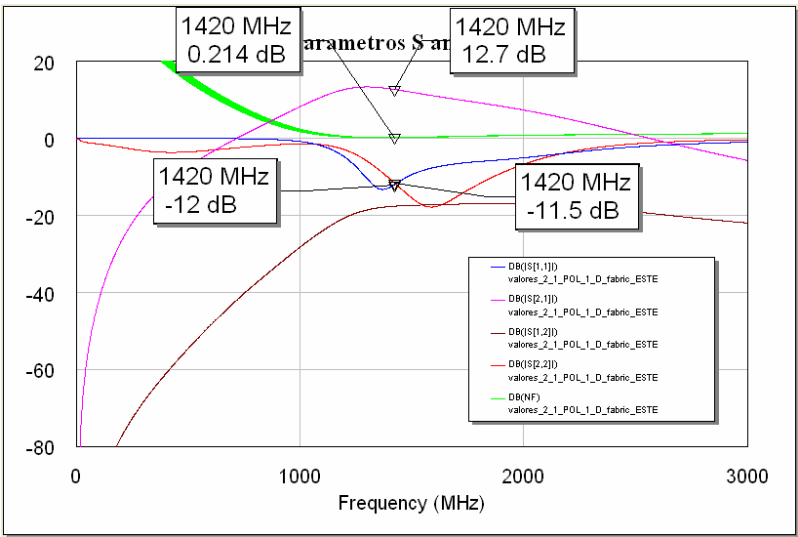


Figura 4.2-26. Parámetros S y factor de ruido simulados del amplificador original.

El parámetro S_{11} se representa en azul, el S_{21} en rosa, el S_{12} en marrón, el S_{22} en rojo, y el factor de ruido en verde.

Obteníamos los siguientes resultados:

Parámetro	Simulado	Medido
NF (dB)	0.214	1.1
G (dB)	12.7	7.2
$ S_{11} $ (dB)	-12	-5.9
$ S_{21} $ (dB)	12.7	6.5
$ S_{12} $ (dB)	-17.6	-14
$ S_{22} $ (dB)	-11.5	-13.3

Tabla 4.2-15. Resultados obtenidos para el amplificador original 2_1.

4.2.2.1. Modificaciones en la red de adaptación de entrada

Nuestro primer objetivo será encontrar un valor óptimo de la bobina de la red de entrada, para lo que realizaremos distintas modificaciones, buscando aquel valor que proporcione mejores resultados.

- **1ª modificación de la bobina de la red de entrada**

Esta primera modificación consistirá en variar el valor de la bobina de la red de de entrada del valor que tenía en el amplificador original, 5.6 nH, a 4.7 nH, con un valor de la bobina de la red de salida de 3.9 nH.

Indicar que no variaremos el valor de los condensadores de las redes de adaptación debido a que, al simular, los resultados empeoran cuando realizamos cualquier modificación.

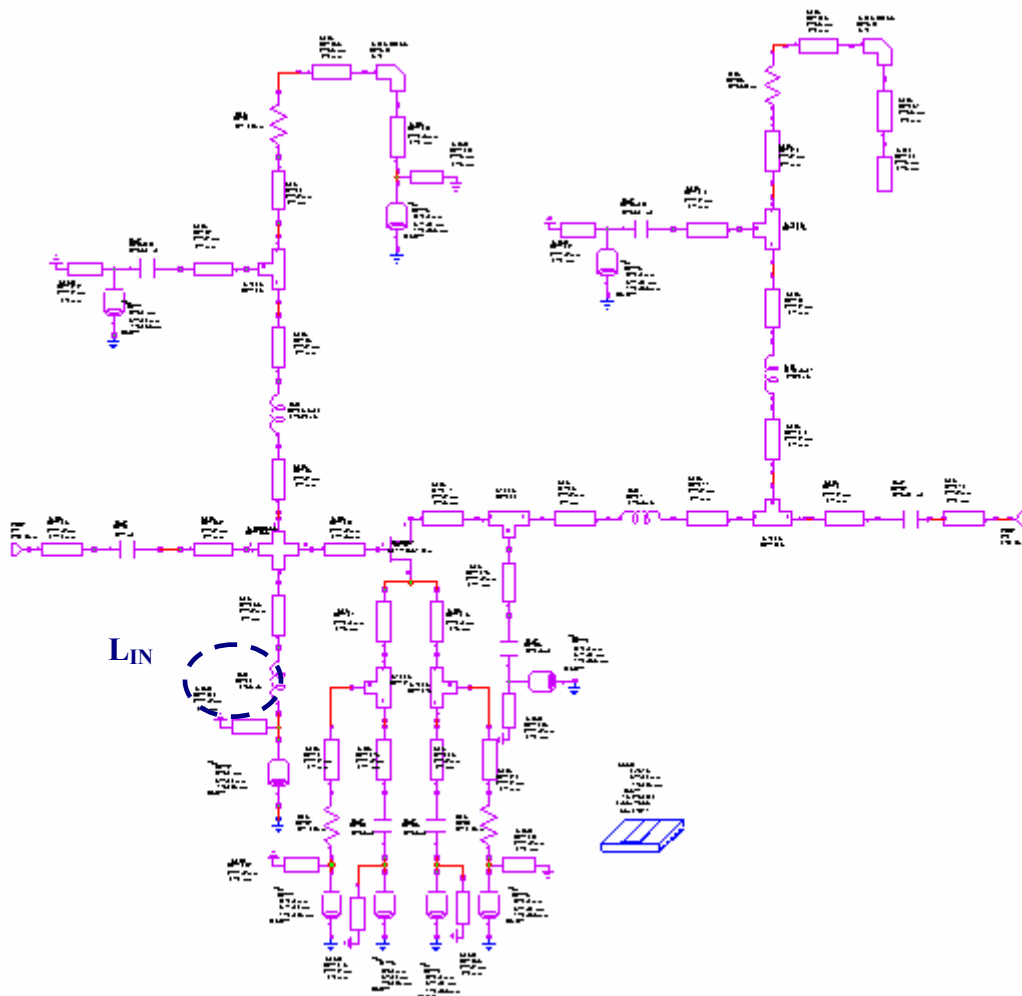


Figura 4.2-27. Esquemático del amplificador original en el que variamos la bobina de la red de entrada.

La gráfica obtenida, con este nuevo valor de bobina, al simular es:

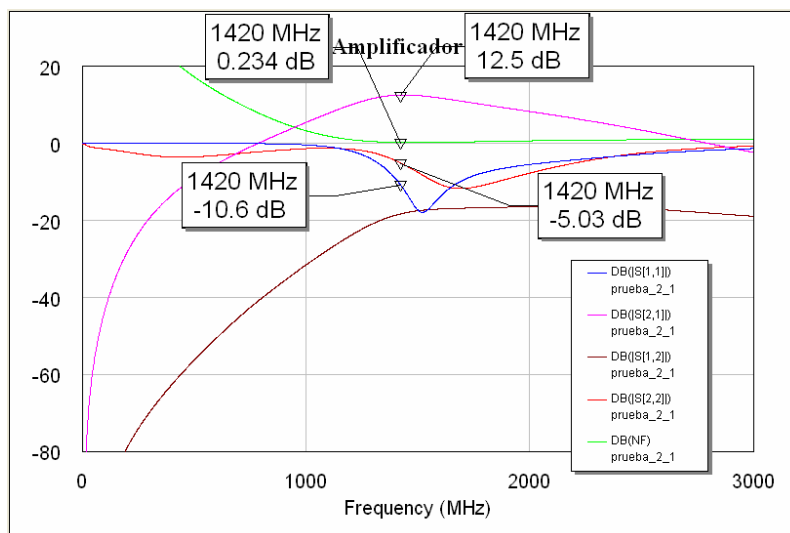


Figura 4.2-28. Parámetros S y factor de ruido simulados de la 1ª modificación.

Al realizar esta 1ª modificación sobre el amplificador original tenemos la ventaja de conocer el desplazamiento en frecuencia que se produce entre los parámetros simulados y medidos, centrándonos en el desplazamiento entre los mínimos de estos parámetros.

Cabe destacar que, aunque ahora los parámetros simulados presenten unas peores prestaciones a 1420 MHz que para el amplificador original, lo realmente importante es qué resultados obtengamos al medir el amplificador fabricado, ya que sabemos que tiene lugar una desviación en frecuencia entre los parámetros simulados y medidos, y nos interesa tener las mejores prestaciones de estos parámetros al medir a 1420 MHz, no al simular a 1420 MHz.

Alimentando el amplificador con 0.9 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.234	1.0
G (dB)	12.5	8.5

Tabla 4.2-16. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 1ª modificación.

El factor de ruido y la ganancia han mejorado respecto al diseño original, ya que el ruido se ha reducido de 1.1 dB a 1 dB, y la ganancia ha aumentado de 7.2 dB a 8.5 dB. Comprobamos la frecuencia a la que se obtiene un factor de ruido mínimo, 1335 MHz, siendo éste de 0.9 dB.

Representamos los parámetros S medidos:

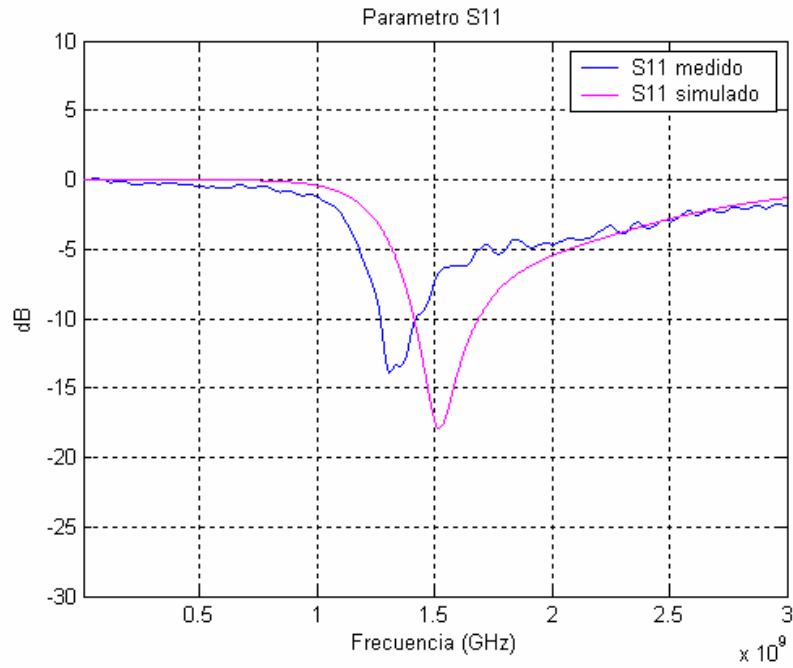


Figura 4.2-29. Comparación del parámetro S_{11} simulado y medido para la 1ª modificación.

El mínimo del parámetro S_{11} medido sigue teniendo lugar a una frecuencia inferior que el mínimo simulado, con un mayor valor el mínimo medido.

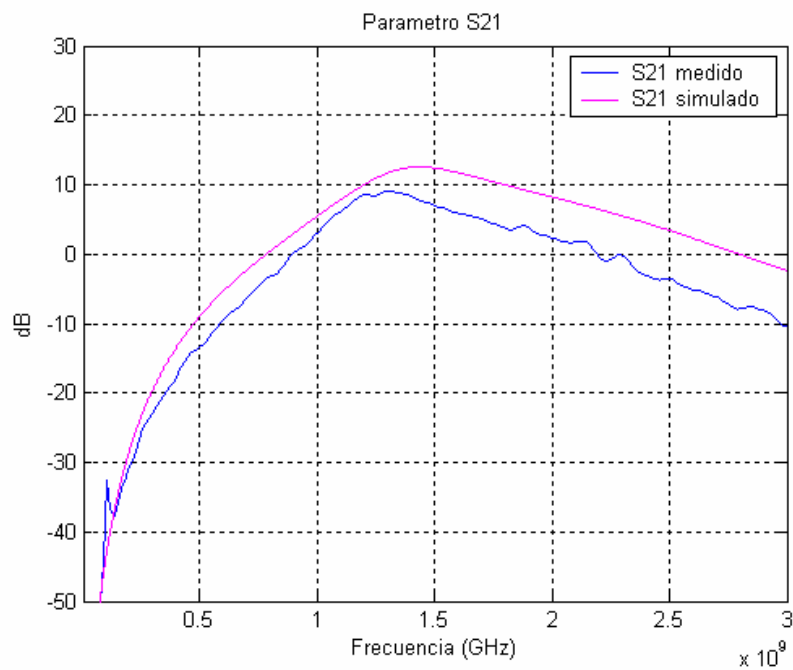


Figura 4.2-30. Comparación del parámetro S_{21} simulado y medido para la 1ª modificación.

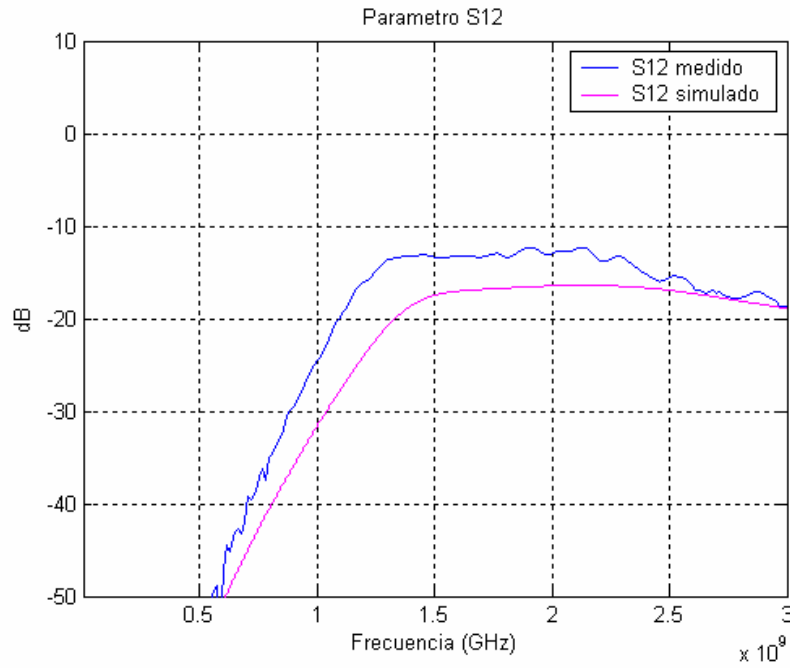


Figura 4.2-31. Comparación del parámetro S_{12} simulado y medido para la 1ª modificación.

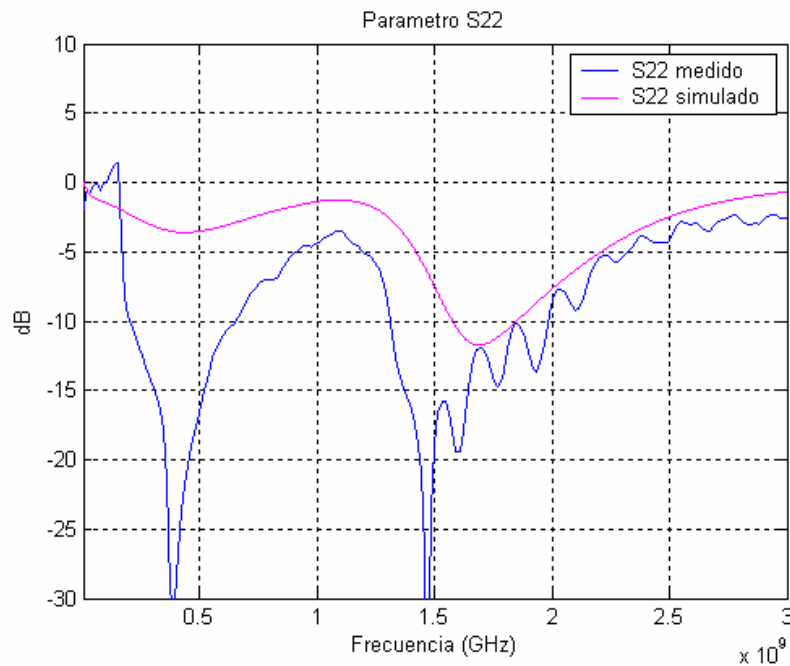


Figura 4.2-32. Comparación del parámetro S_{22} simulado y medido para la 1ª modificación.

En este caso, la forma del parámetro S_{22} medido se desvía bastante de la del parámetro simulado.

Resumimos los valores obtenidos de los parámetros S a la frecuencia de interés:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-10.6	-10.2
$ S_{21} $ (dB)	12.5	8
$ S_{12} $ (dB)	-18.3	-18.2
$ S_{22} $ (dB)	-5.03	-12.8

Tabla 4.2-17. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 1ª modificación.

La adaptación a la salida mejora considerablemente respecto a la simulada, sin embargo, la adaptación a la entrada y la ganancia empeoran.

• 2ª modificación de la bobina de la red de entrada

En la anterior modificación esta bobina tenía un valor de 4.7 nH, y ahora su valor pasará a ser de 4.3 nH, con un valor de la bobina de la red de salida de 5.6 nH.

Elegimos, para comprobar qué resultados aporta, el valor de 4.3 nH porque tenemos la experiencia de este mismo amplificador, pero con plano de masa también en la cara superior, y en él, el valor de L_{IN} que proporcionaba mejores resultados era el de 4.3 nH.

La gráfica obtenida, con este nuevo valor de bobina, al simular es:

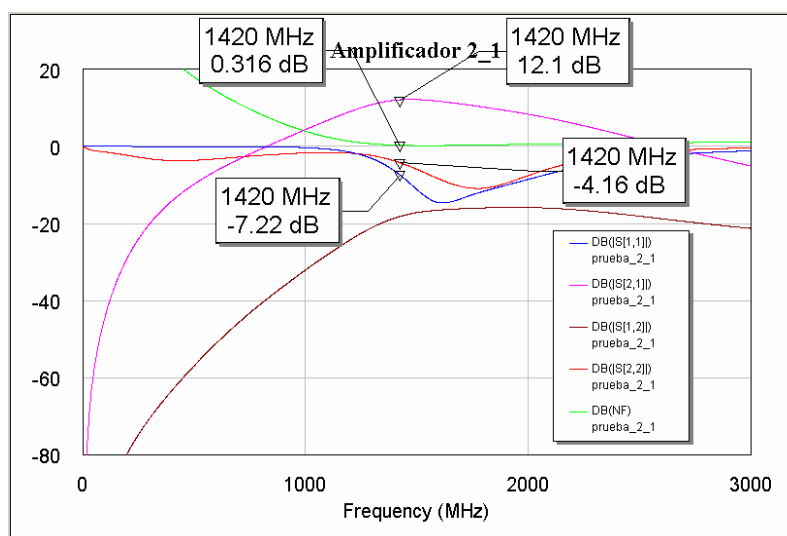


Figura 4.2-33. Parámetros S y factor de ruido simulados de la 2ª modificación.

Alimentando el amplificador con 0.9 V obtenemos, a frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.316	0.9
G (dB)	12.1	8.3

Tabla 4.2-18. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 2ª modificación.

El factor de ruido ha mejorado respecto a la 1ª modificación, ya que se ha reducido de 1 dB a 0.9 dB. Comprobamos la frecuencia a la que se obtiene un factor de ruido mínimo, 1429 MHz, siendo éste de 0.8 dB.

Representamos los parámetros S medidos:

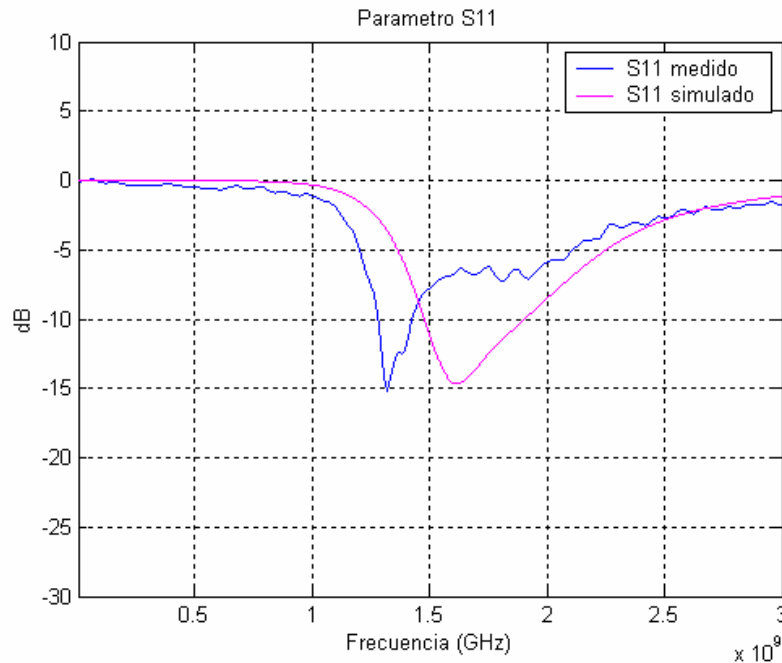


Figura 4.2-34. Comparación del parámetro S_{11} simulado y medido para la 2ª modificación.

El mínimo del parámetro S_{11} medido sigue teniendo lugar a una frecuencia inferior que el mínimo simulado, presentando, en este caso, ese mínimo medido un valor aproximadamente igual que el mínimo simulado.

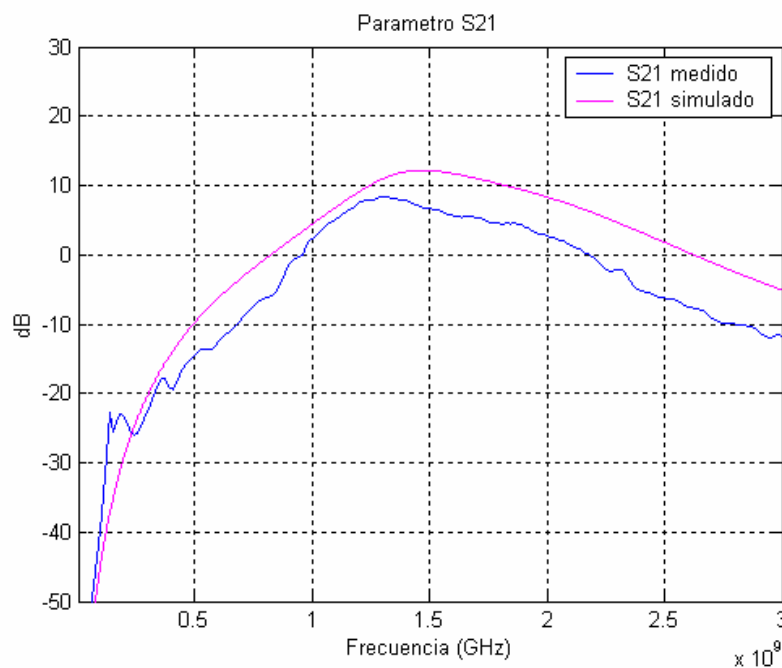


Figura 4.2-35. Comparación del parámetro S_{21} simulado y medido para la 2ª modificación.

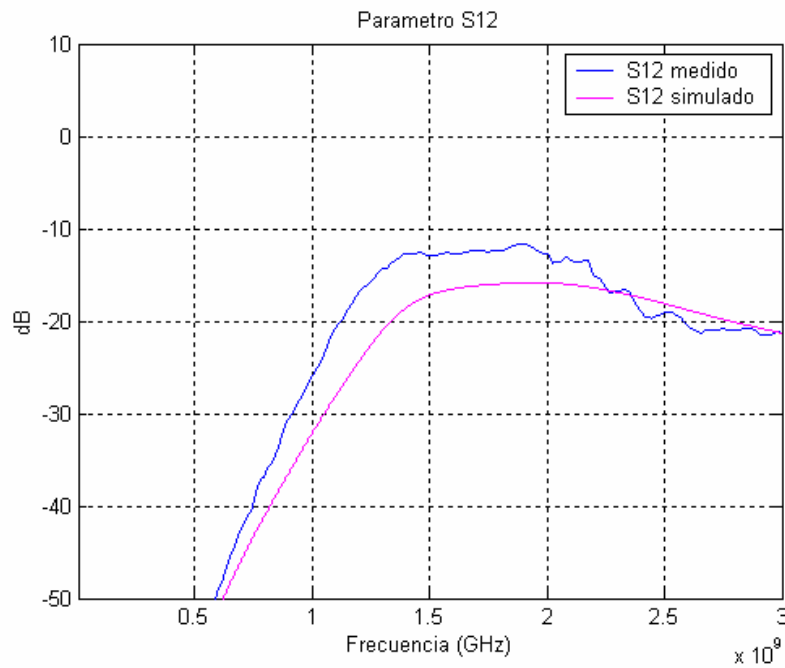


Figura 4.2-36. Comparación del parámetro S_{12} simulado y medido para la 2ª modificación.

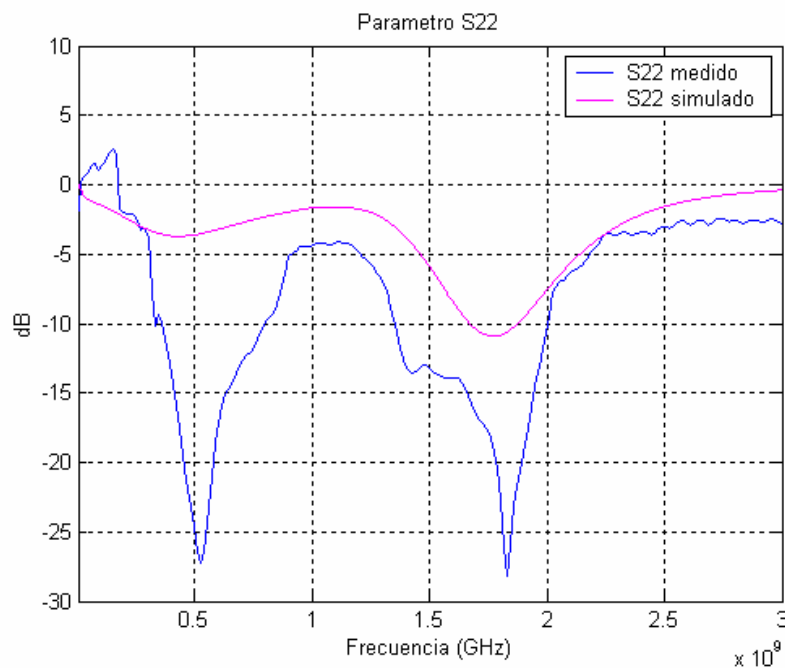


Figura 4.2-37. Comparación del parámetro S_{22} simulado y medido para la 2ª modificación.

Observamos que el mínimo medido del parámetro S_{22} se produce a frecuencias superiores respecto al mínimo simulado, aspecto que no sucedía en el amplificador con plano de masa también en la cara superior, ni sucede en los otros tres parámetros analizados.

Resumimos los valores obtenidos de los parámetros S a la frecuencia de interés:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-7.22	-10.5
$ S_{21} $ (dB)	12.1	7.5
$ S_{12} $ (dB)	-18.2	-12.7
$ S_{22} $ (dB)	-4.16	-13.5

Tabla 4.2-19. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 2ª modificación.

La adaptación a la entrada y a la salida mejora respecto a la simulada, lo cual es muy satisfactorio, ya que nuestro objetivo es obtener unos resultados óptimos al medir, no al simular.

• 3ª modificación de la bobina de la red de entrada

En la segunda modificación esta bobina tenía un valor de 4.3 nH, y ahora su valor pasará a ser de 3.9 nH, buscando que el mínimo de factor de ruido esté cerca de 1420 MHz, y la adaptación a la entrada y a la salida mejoren.

Resaltar que el valor de la bobina de la red de salida vuelve a ser 3.9 nH, ya que aprovechamos para modificar también este valor debido a que en simulación proporciona mejores resultados que $L_{OUT} = 5.6$ nH.

La gráfica obtenida al simular con estos nuevos valores de bobina es:

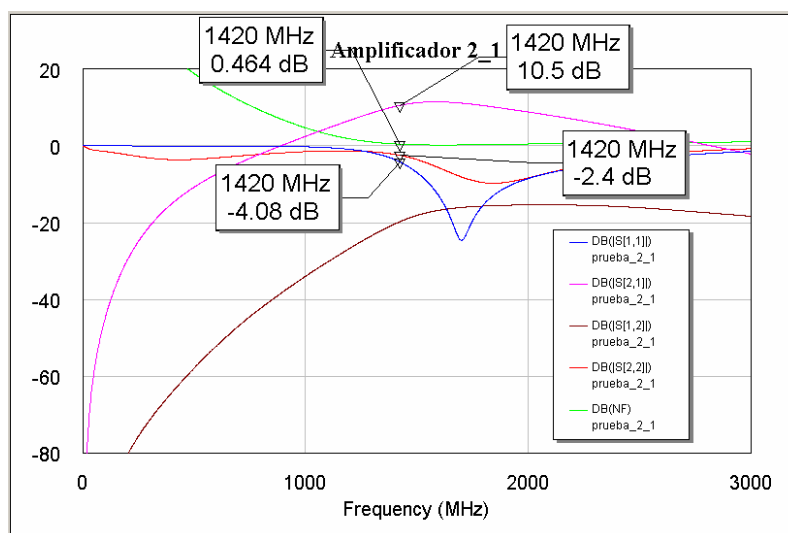


Figura 4.2-38. Parámetros S y factor de ruido simulados de la 3ª modificación.

Alimentando el amplificador con 0.9 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.464	1.2
G (dB)	10.5	8.4

Tabla 4.2-20. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 3ª modificación.

Observamos que los resultados empeoran respecto a la modificación anterior, y el mínimo del factor de ruido se desplaza a la frecuencia de 1440 MHz, por lo que se aleja ligeramente de la frecuencia de interés.

Representamos los parámetros S medidos:

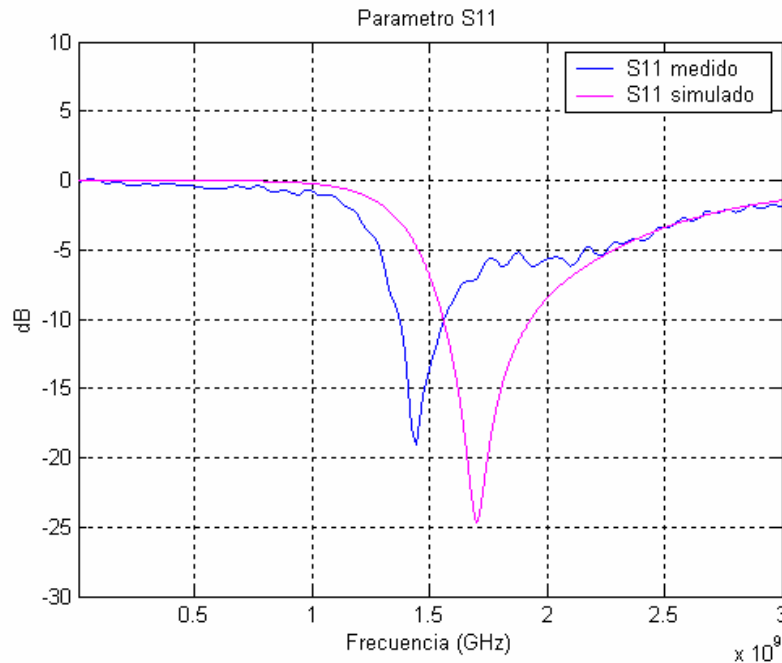


Figura 4.2-39. Comparación del parámetro S_{11} simulado y medido para la 3ª modificación.

La forma del parámetro medido se asemeja muchísimo a la forma del parámetro simulado, más aún que en casos anteriores, aunque sigue habiendo un desplazamiento en frecuencia entre simulado y medido.

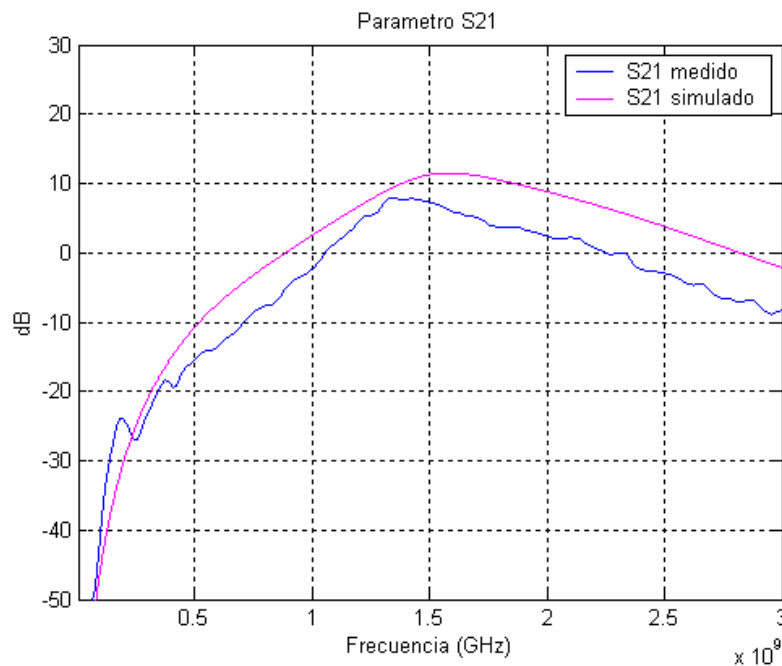


Figura 4.2-40. Comparación del parámetro S_{21} simulado y medido para la 3ª modificación.

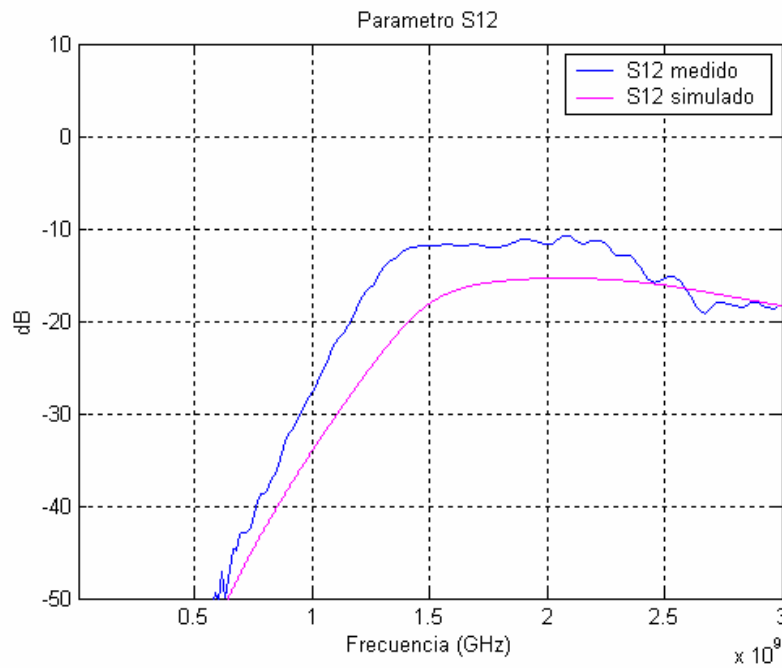


Figura 4.2-41. Comparación del parámetro S_{12} simulado y medido para la 3ª modificación.

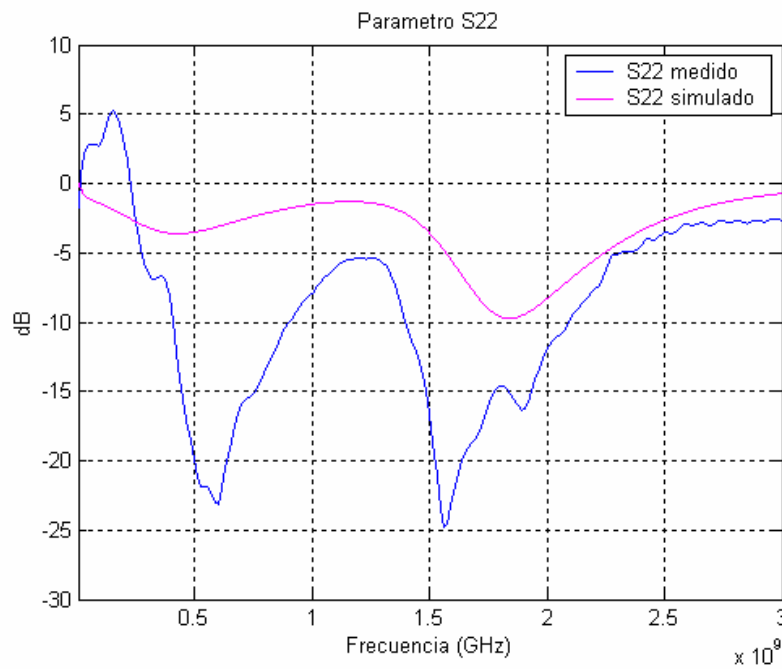


Figura 4.2-42. Comparación del parámetro S_{22} simulado y medido para la 3ª modificación.

Es importante destacar que, para $L_{IN} = 3.9$ nH, $L_{OUT} = 3.9$ nH, el mínimo medido de S_{22} se encuentra a frecuencia inferior que el mínimo simulado, no como en la segunda modificación, que el mínimo medido tenía lugar a frecuencias superiores respecto al simulado.

Resumimos los valores obtenidos de los parámetros S a la frecuencia de interés para alimentación de 0.9 V:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-4.08	-16.7
$ S_{21} $ (dB)	10.5	7.8
$ S_{12} $ (dB)	-19.9	-12.1
$ S_{22} $ (dB)	-2.4	-11.1

Tabla 4.2-21. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 3ª modificación.

Una vez realizadas las modificaciones pertinentes, resumimos en un cuadro los resultados obtenidos para cada una de ellas, variando L_{IN} , y manteniendo constante el resto de componentes.

Indicar que en el caso de la primera y tercera modificación, en las que $L_{IN} = 4.7$ nH y $L_{IN} = 3.9$ nH, respectivamente, la bobina de la red de salida, L_{OUT} , presenta un valor de 3.9 nH, no como en los otros dos casos, que se calculan con el valor de $L_{OUT} = 5.6$ nH.

	$L_{IN} = 5.6$ nH	$L_{IN} = 4.7$ nH	$L_{IN} = 4.3$ nH	$L_{IN} = 3.9$ nH
NF (dB)	1.1	1.0	0.9	1.2
G (dB)	7.2	8.5	8.3	8.4
$ S_{11} $ (dB)	-5.9	-10.2	-10.5	-16.7
$ S_{21} $ (dB)	6.5	8	7.5	7.8
$ S_{12} $ (dB)	-14	-18.2	-12.7	-12.1
$ S_{22} $ (dB)	-13.3	-12.8	-13.5	-11.1

Tabla 4.2-22. Comparativa de los resultados obtenidos variando L_{IN} .

A la vista de los resultados obtenidos, decidimos fijar el valor de la bobina de la red de entrada a 4.3 nH, ya que para este valor obtenemos un menor factor de ruido, fundamentalmente, y una mejor adaptación a la salida.

4.2.2.2. Modificaciones en la red de adaptación de salida

Una vez hemos fijado el valor de la bobina de la red de entrada, 4.3 nH, buscamos el valor óptimo de la bobina de la red de salida.

• 1ª modificación de la bobina de la red de salida

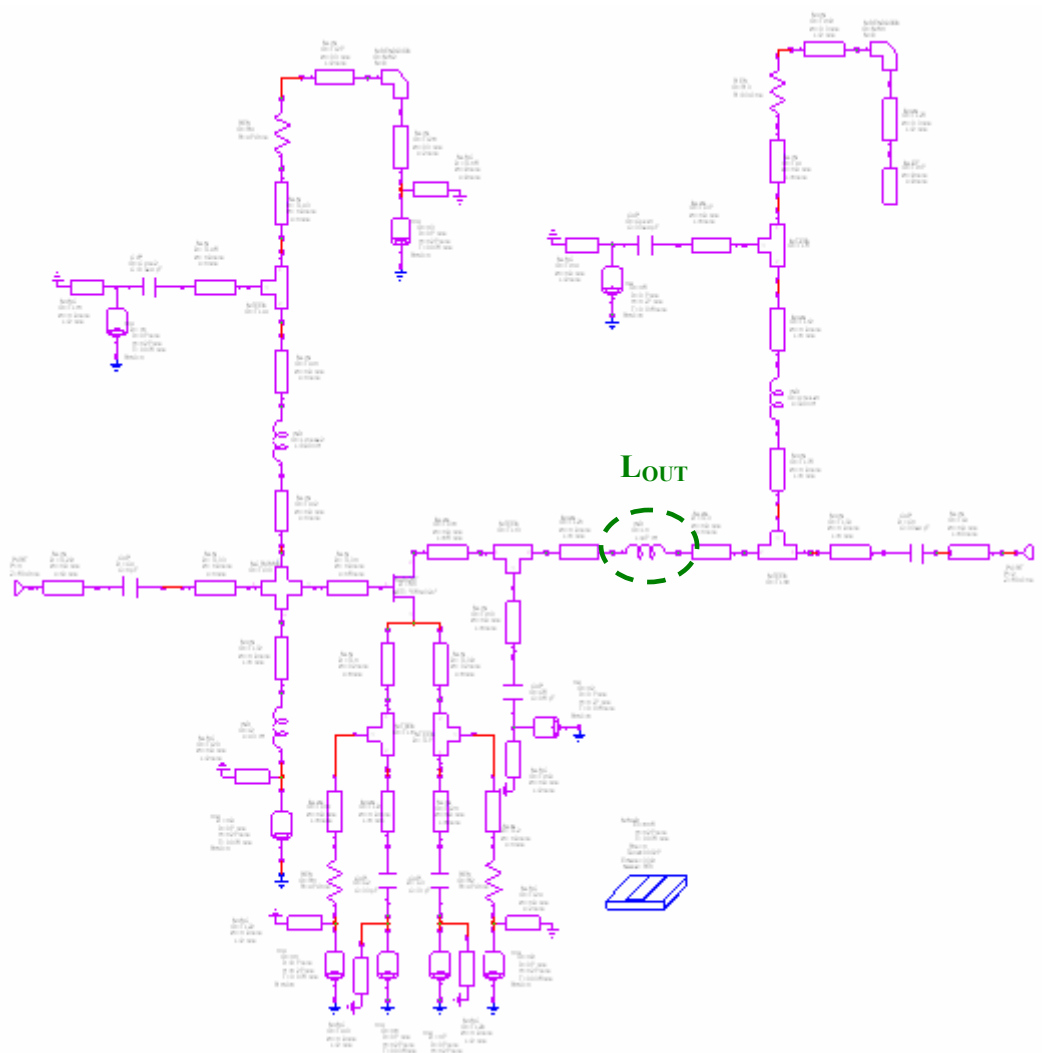


Figura 4.2-43. Esquemático del amplificador original en el que variamos la bobina de la red de salida.

La bobina de la red de salida presentaba un valor de 5.6 nH en la 1ª modificación de la bobina de entrada, para $L_{IN} = 4.3$ nH, y ahora su valor pasará a ser de 4.7 nH. Con esta modificación buscamos mejorar la adaptación a la entrada y a la salida.

La gráfica obtenida, con este nuevo valor de bobina, al simular es:

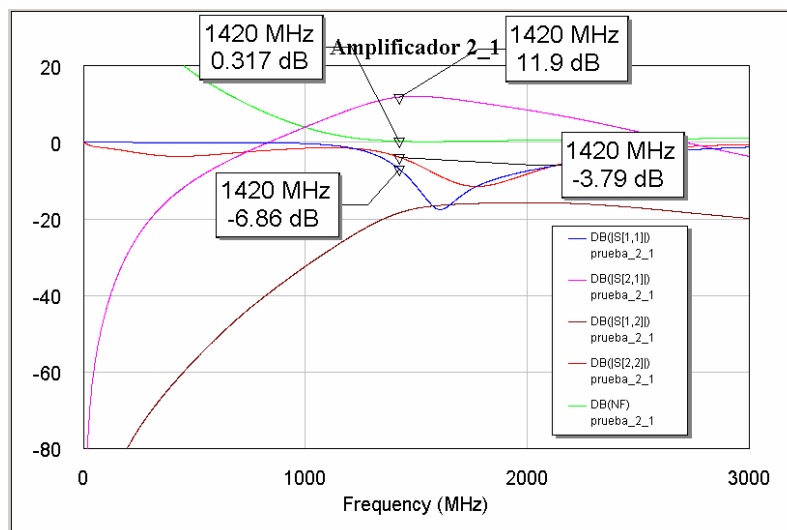


Figura 4.2-44. Parámetros S y factor de ruido simulados de la 1ª modificación de la bobina de salida.

Alimentando el amplificador con 0.9 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.317	0.9
G (dB)	11.9	8.3

Tabla 4.2-23. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 1ª modificación de la bobina de salida.

Representamos los parámetros S medidos:

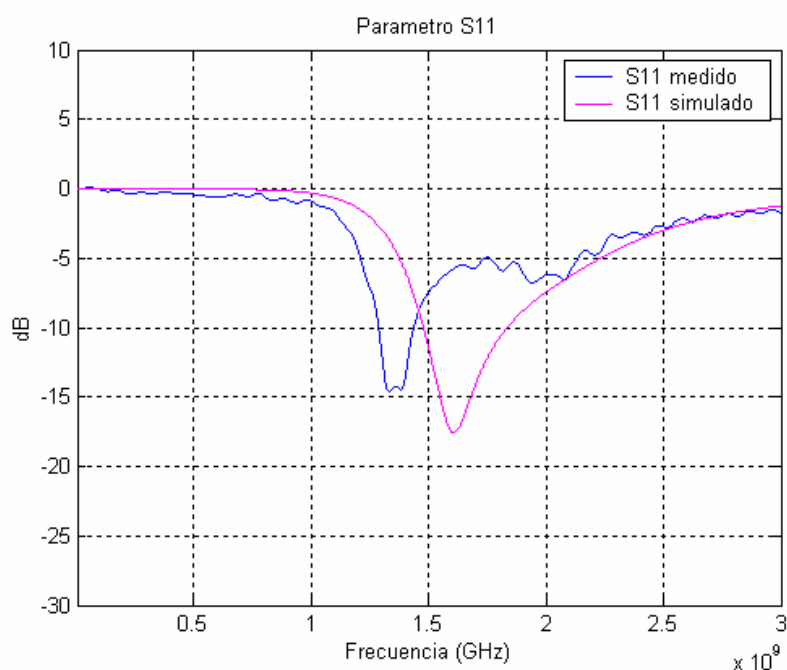


Figura 4.2-45. Comparación del parámetro S_{11} simulado y medido para la 1ª modificación de la bobina de salida.

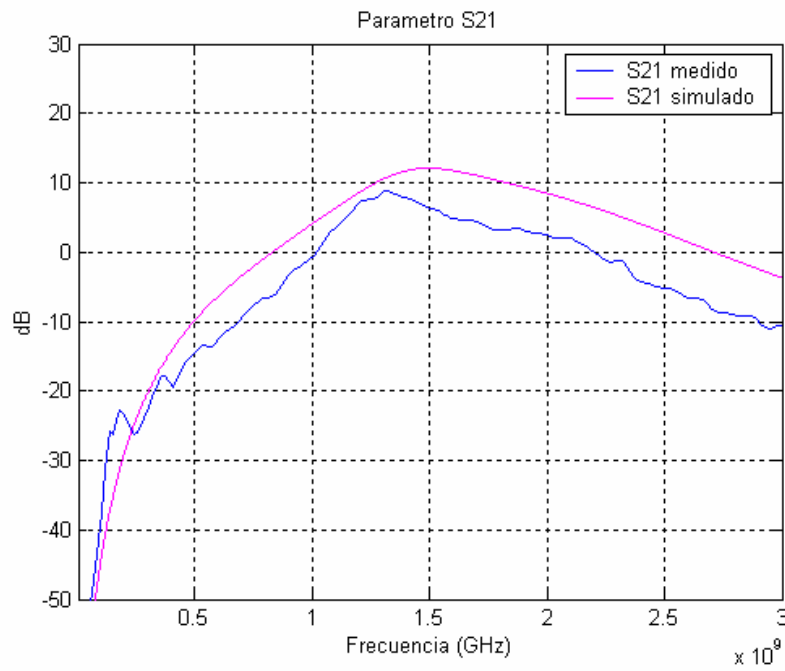


Figura 4.2-46. Comparación del parámetro S_{21} simulado y medido para la 1ª modificación de la bobina de salida.

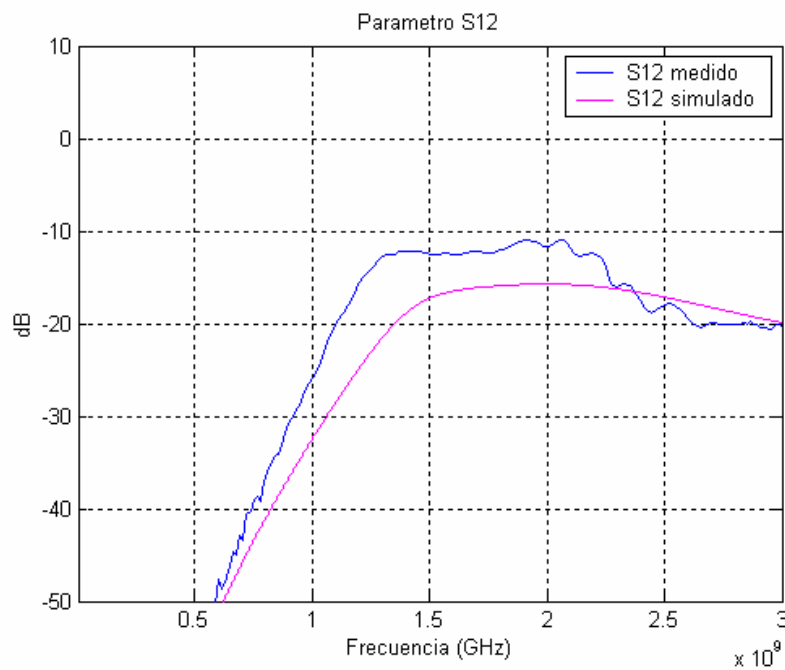


Figura 4.2-47. Comparación del parámetro S_{12} simulado y medido para la 1ª modificación de la bobina de salida.

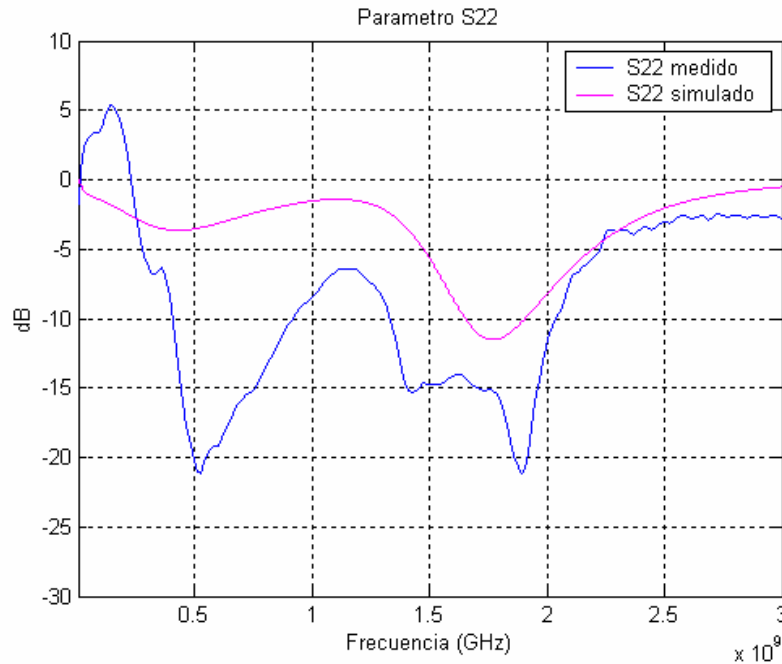


Figura 4.2-48. Comparación del parámetro S_{22} simulado y medido para la 1ª modificación de la bobina de salida.

El mínimo medido de S_{22} tiene lugar a frecuencias superiores respecto al mínimo simulado. Este parámetro sigue siendo el que mayor diferencia en cuanto a forma presenta entre simulado y medido.

Resumimos los valores obtenidos de los parámetros S a la frecuencia de interés para alimentación de 0.9 V. A partir de esta modificación de la bobina de salida, decidimos situar el nivel de potencia en -20 dBm en el analizador de redes, ya que proporciona mejores resultados que para -10 dBm, como hemos estado haciendo para modificaciones anteriores.

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-6.86	-11.5
$ S_{21} $ (dB)	11.9	7.6
$ S_{12} $ (dB)	-18.5	-12.1
$ S_{22} $ (dB)	-3.79	-15.3

Tabla 4.2-24. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 3ª modificación.

Observamos que la adaptación medida, tanto a la entrada como a la salida, mejora a la adaptación simulada, consiguiendo mi objetivo de obtener unos buenos resultados tras el proceso de fabricación a 1420 MHz.

• 2ª modificación de la bobina de la red de salida

El valor de esta bobina en la primera modificación era de 4.7 nH, su valor ahora será de 3.9 nH. Modificamos el valor de 4.7 nH a 3.9 nH, sin pasar por 4.3 nH, porque sabemos que al reducir el valor de L_{OUT} , la adaptación mejorará, y así nos evitamos un paso.

La gráfica obtenida al simular con este nuevo valor de bobina es:

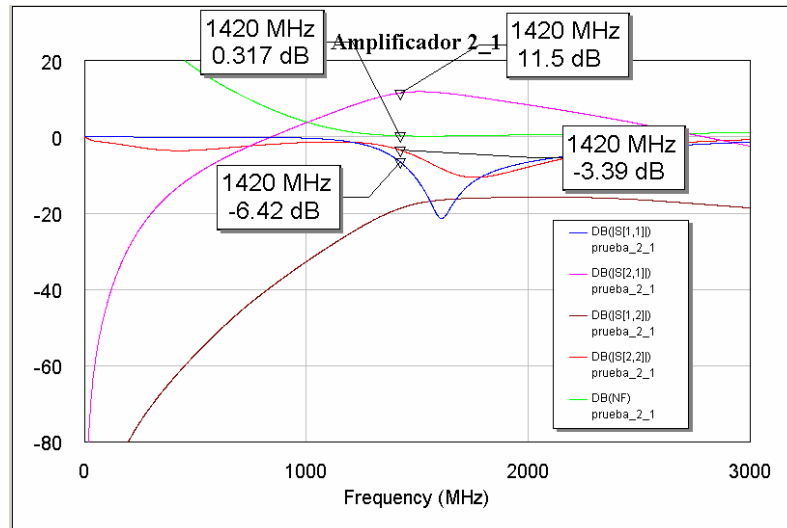


Figura 4.2-49. Parámetros S y factor de ruido simulados de la 2ª modificación de la bobina de salida.

Alimentando el amplificador con 0.9 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.317	0.85
G (dB)	11.5	8.5

Tabla 4.2-25. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 2ª modificación de la bobina de salida.

Obtenemos un factor de ruido bajo, el menor que hemos obtenido hasta el momento. A pesar de no haber variado la red de adaptación de entrada en esta modificación, el factor de ruido ha disminuido ligeramente de 0.9 dB a 0.85 dB, producido, quizás, por algún efecto introducido por el medidor de ruido. El factor de ruido mínimo se encuentra, aproximadamente, a 1430 MHz, y su valor es de 0.8 dB.

Representamos los parámetros S medidos:

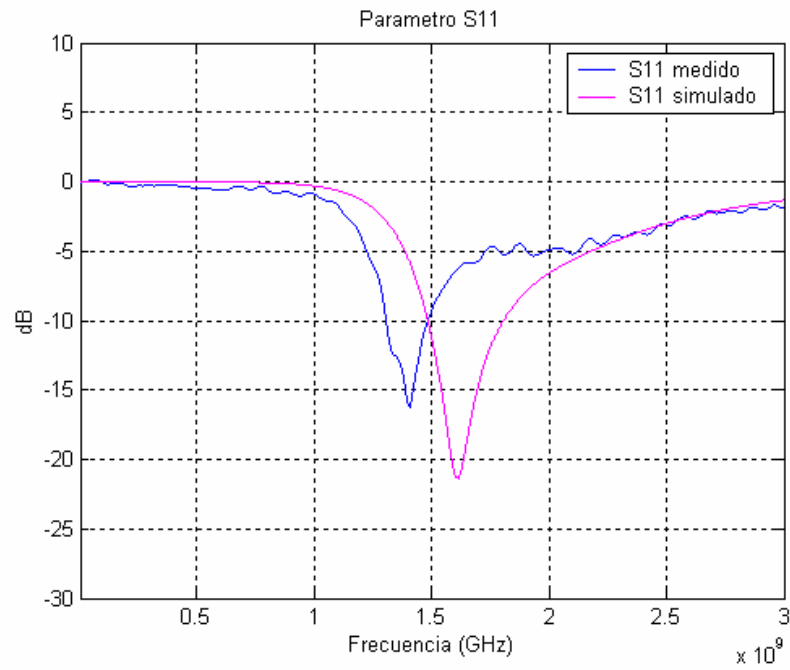


Figura 4.2-50. Comparación del parámetro S_{11} simulado y medido para la 2ª modificación de la bobina de salida.

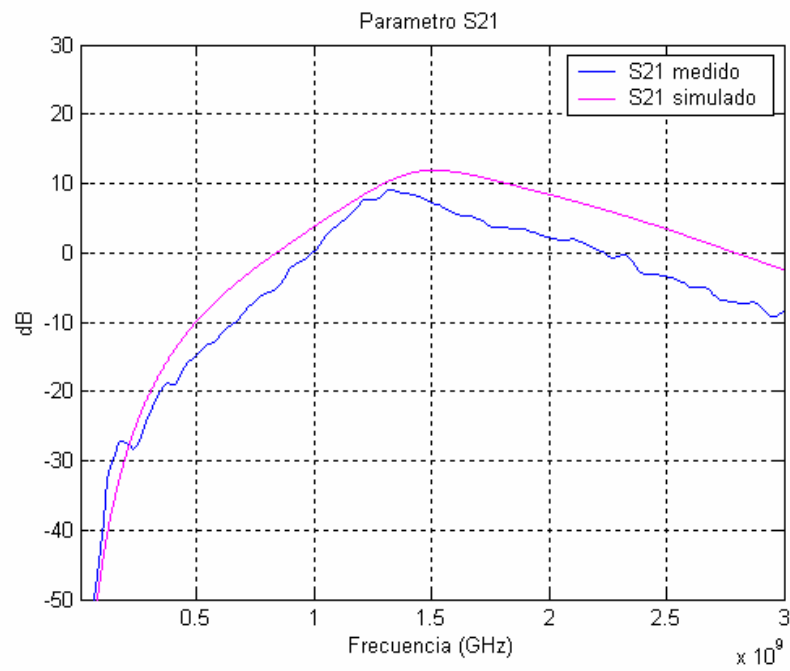


Figura 4.2-51. Comparación del parámetro S_{21} simulado y medido para la 2ª modificación de la bobina de salida.

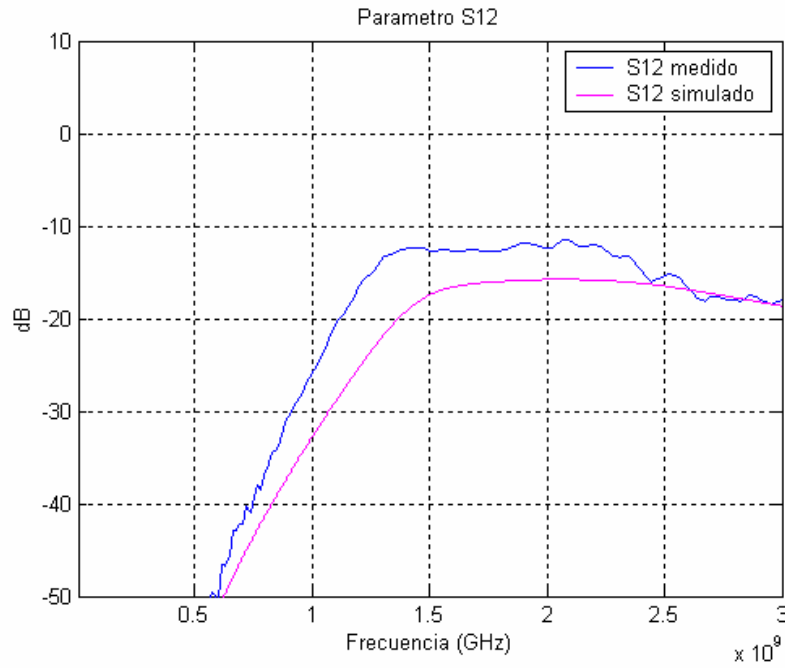


Figura 4.2-52. Comparación del parámetro S_{12} simulado y medido para la 2ª modificación de la bobina de salida.

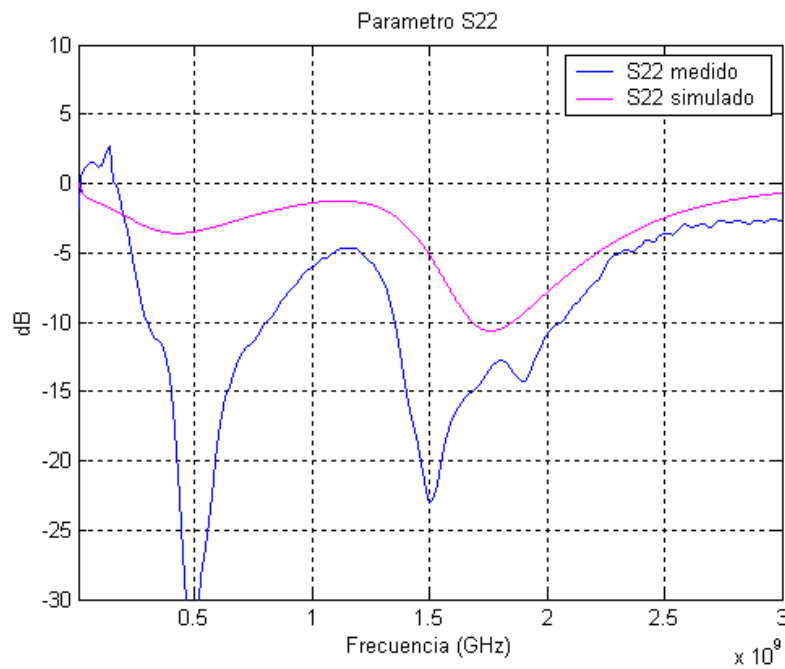


Figura 4.2-53. Comparación del parámetro S_{22} simulado y medido para la 2ª modificación de la bobina de salida.

El mínimo medido de S_{22} se produce ahora a frecuencias inferiores que el mínimo simulado.

Resumimos los valores obtenidos de los parámetros S a frecuencia de interés para alimentación de 0.9 V:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-6.42	-15.2
$ S_{21} $ (dB)	11.5	8.4
$ S_{12} $ (dB)	-18.8	-12.4
$ S_{22} $ (dB)	-3.39	-16.5

Tabla 4.2-26. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 2ª modificación de la red de salida.

Mejora la adaptación a la entrada y a la salida con respecto a la modificación anterior, como ya sabíamos que iba a suceder antes de medir.

• 3ª modificación de la bobina de la red de salida

Esta bobina presentaba en la anterior modificación un valor de 3.9 nH, y ahora su valor pasará a ser de 3.3 nH, buscando mejorar aún más la adaptación a la entrada y a la salida.

La gráfica obtenida al simular con este nuevo valor de bobina es:

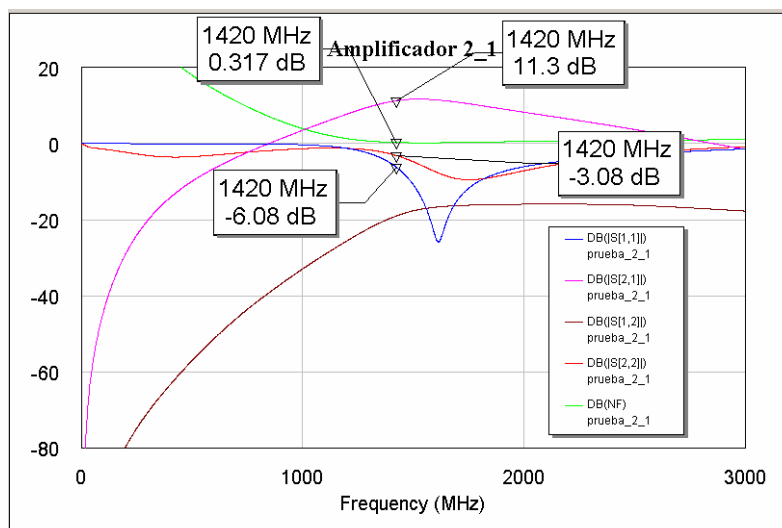


Figura 4.2-54. Parámetros S y factor de ruido simulados de la 3ª modificación de la bobina de salida.

Alimentando el amplificador con 0.9 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.317	0.95
G (dB)	11.3	8.8

Tabla 4.2-27. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 3ª modificación de la bobina de salida.

Obtenemos un factor de ruido superior al obtenido anteriormente, por lo que esta opción de diseño no nos interesará.

Representamos los parámetros S medidos:

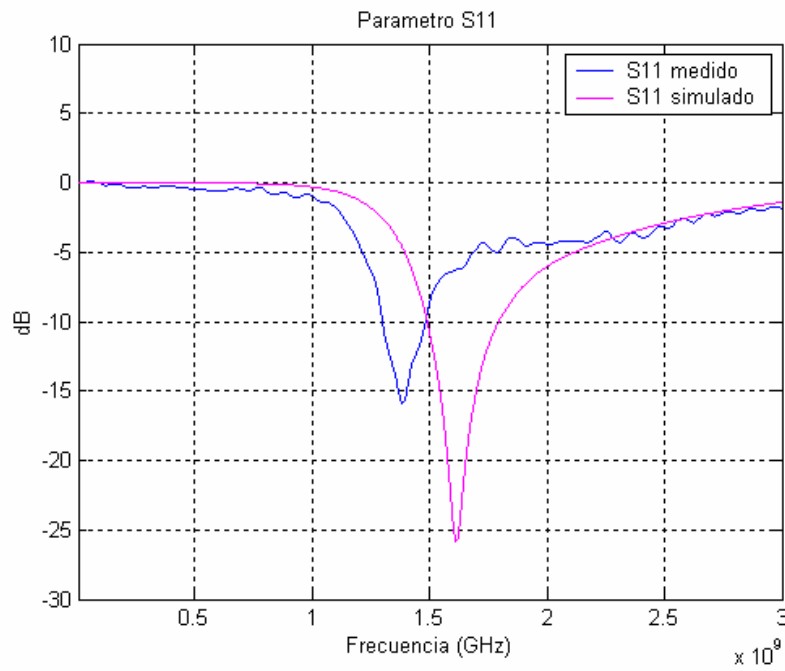


Figura 4.2-55. Comparación del parámetro S_{11} simulado y medido para la 3ª modificación de la bobina de salida.

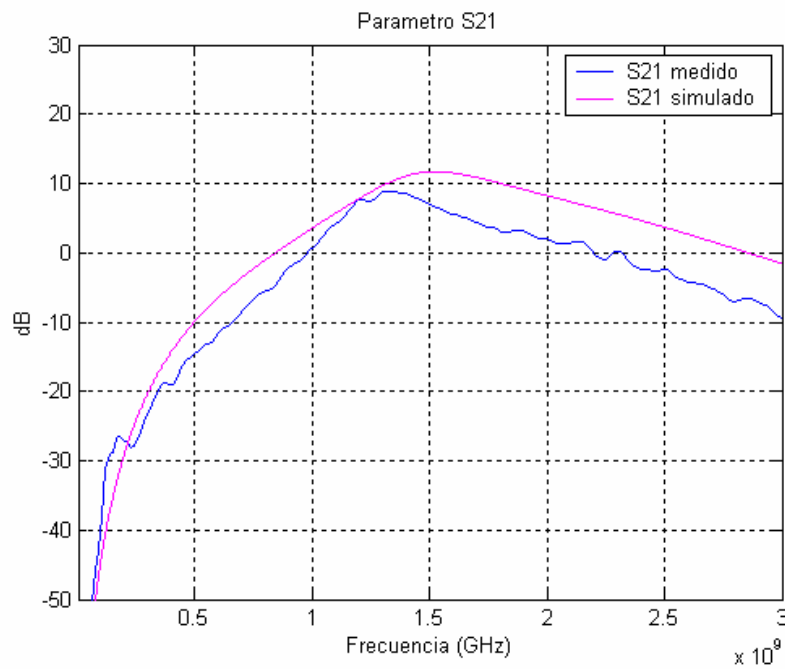


Figura 4.2-56. Comparación del parámetro S_{21} simulado y medido para la 3ª modificación de la bobina de salida.

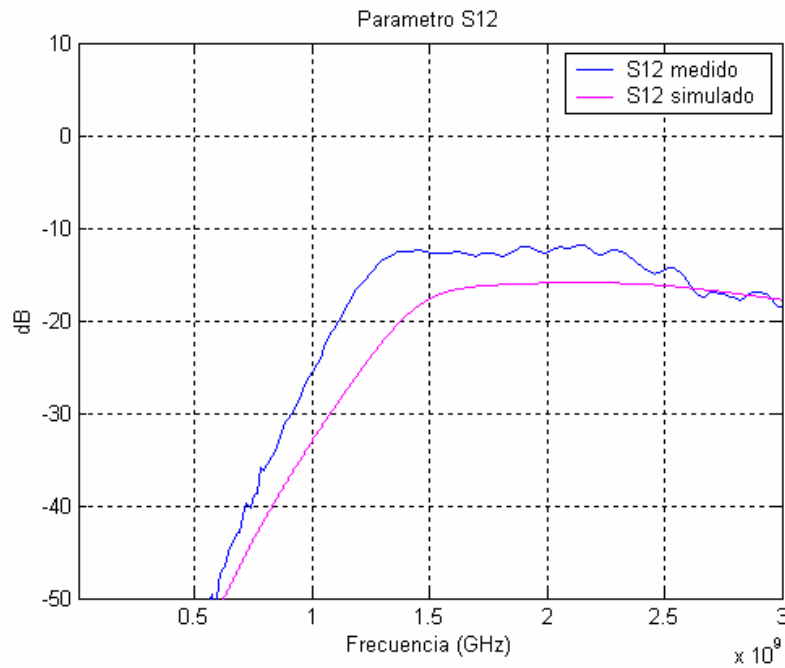


Figura 4.2-57. Comparación del parámetro S_{12} simulado y medido para la 3ª modificación de la bobina de salida.

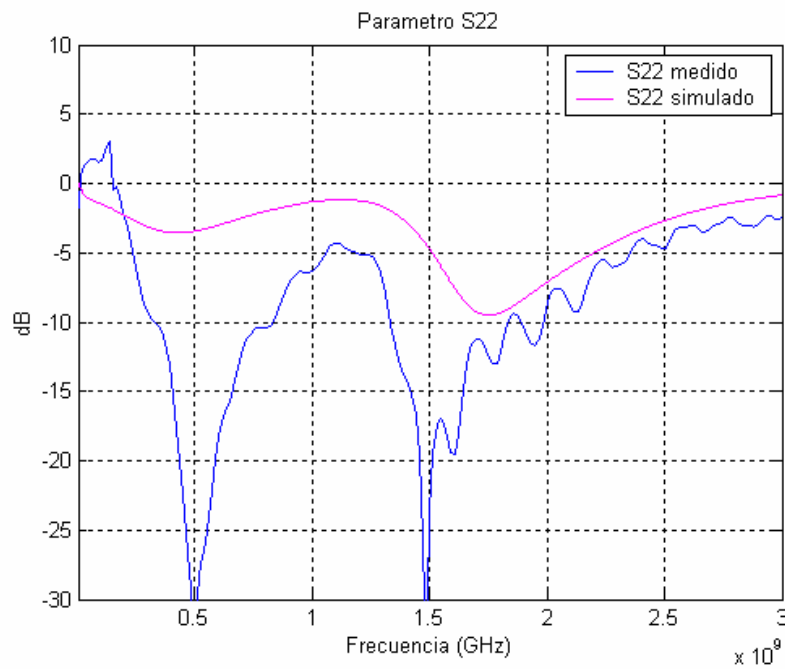


Figura 4.2-58. Comparación del parámetro S_{22} simulado y medido para la 3ª modificación de la bobina de salida.

Resumimos los valores obtenidos de los parámetros S a frecuencia de interés para alimentación de 0.9 V:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-6.08	-13.5
$ S_{21} $ (dB)	11.3	8.2
$ S_{12} $ (dB)	-19.1	-12.4
$ S_{22} $ (dB)	-3.08	-15.0

Tabla 4.2-28. Comparación de los parámetros S simulados y medidos a frecuencia de interés para la 3ª modificación de la red de salida.

Observamos que tanto la adaptación a la entrada como a la salida no mejoran, empeoran, con respecto a la modificación anterior. Por tanto, decidimos no seguir disminuyendo el valor de L_{OUT} , ya que con $L_{OUT} = 3.9$ nH obtenemos los mejores resultados, y con $L_{OUT} = 3.3$ nH los resultados empeoran.

Resumimos en un cuadro los resultados obtenidos para las distintas modificaciones del valor de L_{OUT} , manteniendo constante el valor de $L_{IN} = 4.3$ nH.

	$L_{OUT} = 5.6$ nH	$L_{OUT} = 4.7$ nH	$L_{OUT} = 3.9$ nH	$L_{OUT} = 3.3$ nH
NF (dB)	0.9	0.9	0.85	0.95
G (dB)	8.3	8.3	8.5	8.8
$ S_{11} $ (dB)	-10.5	-11.5	-15.2	-13.5
$ S_{21} $ (dB)	7.5	7.6	8.4	8.2
$ S_{12} $ (dB)	-12.7	-12.1	-12.4	-12.4
$ S_{22} $ (dB)	-13.5	-15.3	-16.5	-15.0

Tabla 4.2-29. Comparativa de los resultados obtenidos variando L_{OUT} .

A la vista de los resultados obtenidos, decidimos que el valor óptimo de L_{OUT} para este amplificador es el de 3.9 nH, ya que, obteniendo un factor de ruido ligeramente inferior, mejora la adaptación a la entrada y a la salida.

Por tanto, los valores de componentes óptimos para este amplificador son:

	Óptimo
L_{IN} (nH)	4.3
C_{IN} (pF)	1
L_{OUT} (nH)	3.9
C_{OUT} (pF)	0.5

Tabla 4.2-30. Valores óptimos de los componentes de las redes de adaptación del amplificador 2_1.

4.2.3. Amplificador 1_1 con plano de masa también en la cara superior

En primer lugar presentamos el esquemático original de este amplificador, sin modificaciones en los valores de los componentes de las redes de adaptación de entrada y salida.

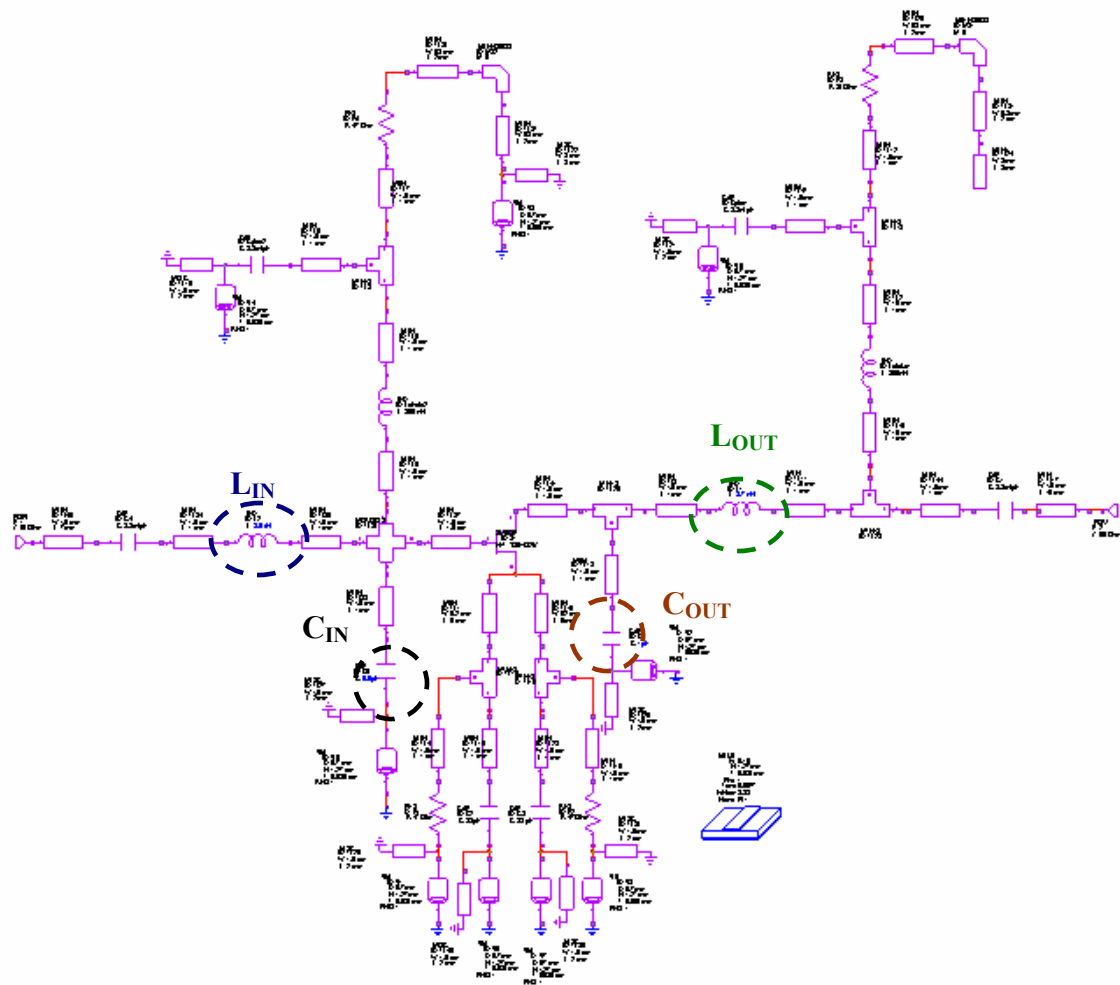


Figura 4.2-59. Esquemático original del amplificador 1_1 con plano de masa también en la cara superior.

Los valores de los componentes de las redes de adaptación de entrada y salida son:

	Original
L_{IN} (nH)	5.6
C_{IN} (pF)	0.5
L_{OUT} (nH)	8.7
C_{OUT} (pF)	1

Tabla 4.2-31. Valores originales de los componentes de las redes de adaptación.

Siendo L_{IN} y C_{IN} los componentes de la red de adaptación de entrada, y L_{OUT} y C_{OUT} los componentes de la red de adaptación de salida.

Obtenemos los siguientes parámetros S y factor de ruido al simular con *Microwave Office*:

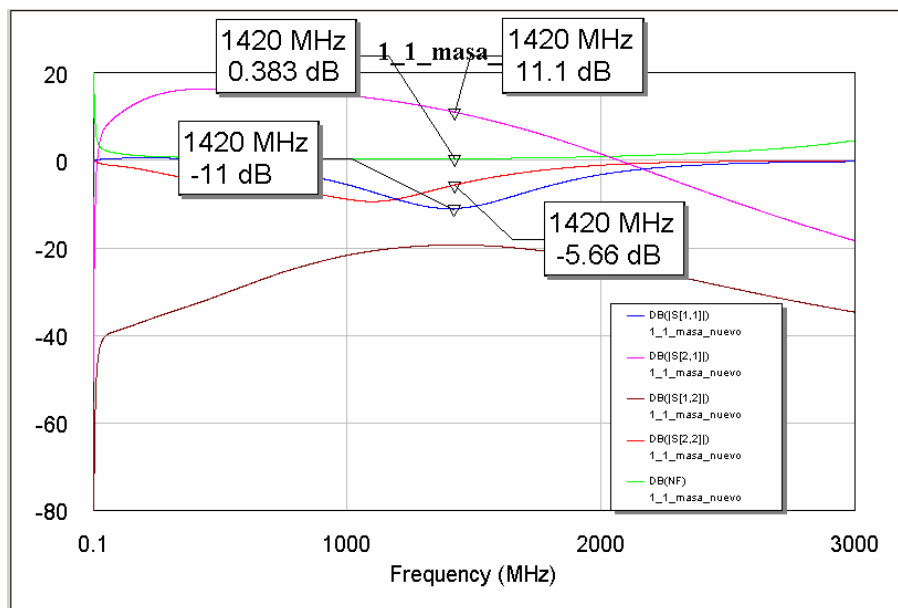


Figura 4.2-60. Parámetros S y factor de ruido simulados del amplificador original.

El parámetro S_{11} se representa en azul, el S_{21} en rosa, el S_{12} en marrón, el S_{22} en rojo, y el factor de ruido en verde.

Obteníamos los siguientes resultados:

Parámetro	Simulado	Medido
NF (dB)	0.383	1.3
G (dB)	11.1	7
$ S_{11} $ (dB)	-11	-7.9
$ S_{21} $ (dB)	11.1	5.4
$ S_{12} $ (dB)	-18.9	-14.4
$ S_{22} $ (dB)	-5.66	-10.6

Tabla 4.2-32. Resultados obtenidos para el amplificador original 1_1 con plano de masa también en la cara superior.

Obteníamos una adaptación a la entrada y una ganancia bastante deficientes, por lo que realizaremos una modificación intentando mejorar los resultados.

• 1ª modificación del amplificador

Esta primera modificación consistirá en variar el valor de la bobina de la red de adaptación de entrada, manteniendo el valor del resto de componentes. Esta bobina presentaba en el amplificador original un valor de 5.6 nH, y ahora su valor será de 3.6 nH, ya que éste es el valor con el que obtendré un menor factor de ruido a 1420 MHz.

Obtenemos los siguientes parámetros S y factor de ruido al simular con *Microwave Office*:

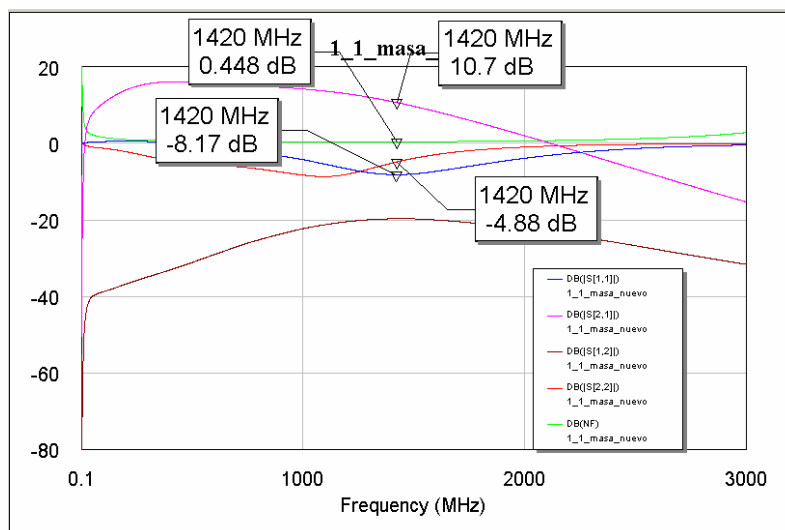


Figura 4.2-61. Parámetros S y factor de ruido simulados de la modificación del amplificador 1_1.

Alimentando el amplificador con 1 V obtenemos, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.448	1.3
G (dB)	10.7	7.5

Tabla 4.2-33. Comparación del factor de ruido y ganancia simulado y medido a frecuencia de interés para la 1ª modificación del amplificador 1_1.

El factor de ruido no disminuye respecto al anterior diseño, y sigue presentando un valor muy alto, por lo que decidimos descartar este diseño para nuestro amplificador de bajo ruido.

Podemos comparar el diseño que proporciona mejores resultados para el amplificador 2_1, con el mejor diseño para el amplificador 2_1 con plano de masa también en la cara superior del amplificador, y así decidir cuál es el mejor diseño para el amplificador de bajo ruido.

	Amplificador 2_1	Amplificador 2_1 con plano de masa en la cara superior
NF (dB)	0.85	1.0
G (dB)	8.5	9.3
$ S_{11} $ (dB)	-15.2	-15.9
$ S_{21} $ (dB)	8.4	8.5
$ S_{12} $ (dB)	-12.4	-13.2
$ S_{22} $ (dB)	-16.5	-14.1

Tabla 4.2-34. Comparativa entre los mejores diseños de ambos amplificadores.

Decidimos que el mejor diseño para el amplificador de bajo ruido es el del amplificador 2_1, ya que, fundamentalmente, presenta un menor factor de ruido. Por otro lado, tiene una ligera menor ganancia y peor adaptación a la entrada que el otro amplificador, aunque mejor adaptación a la salida.

	Amplificador 2_1
L_{IN} (nH)	4.3
C_{IN} (pF)	1
L_{OUT} (nH)	3.9
C_{OUT} (pF)	0.5

Tabla 4.2-35. Valores de componentes de las redes de adaptación del amplificador de bajo ruido.

4.3. Amplificador final de bajo ruido

Una vez hemos obtenido los valores óptimos de los componentes de las redes de adaptación del amplificador elegido, procedemos a fabricar el amplificador final de bajo ruido, sobre el que no se realizará ninguna modificación, buscando de esa forma confirmar los resultados obtenidos para ese mismo amplificador con esos mismos valores de componentes. Indicar que, el mismo amplificador con los mismos valores de componentes, fabricado en dos ocasiones distintas, puede presentar resultados ligeramente distintos en un proceso de fabricación y en otro, debido a las variaciones que pueden producirse durante el proceso de fabricación o introducir los aparatos de medida y, fundamentalmente, debido a la tolerancia de los componentes empleados en el proceso de fabricación.

Recordemos que el esquemático era el siguiente, en el que simplemente hemos variado la longitud de la línea conectada al puerto de entrada y la longitud de la línea conectada al puerto de salida, pasando de 10 mm anteriormente a 7 mm ahora, intentando así reducir las pérdidas que introducen estas líneas de transmisión.

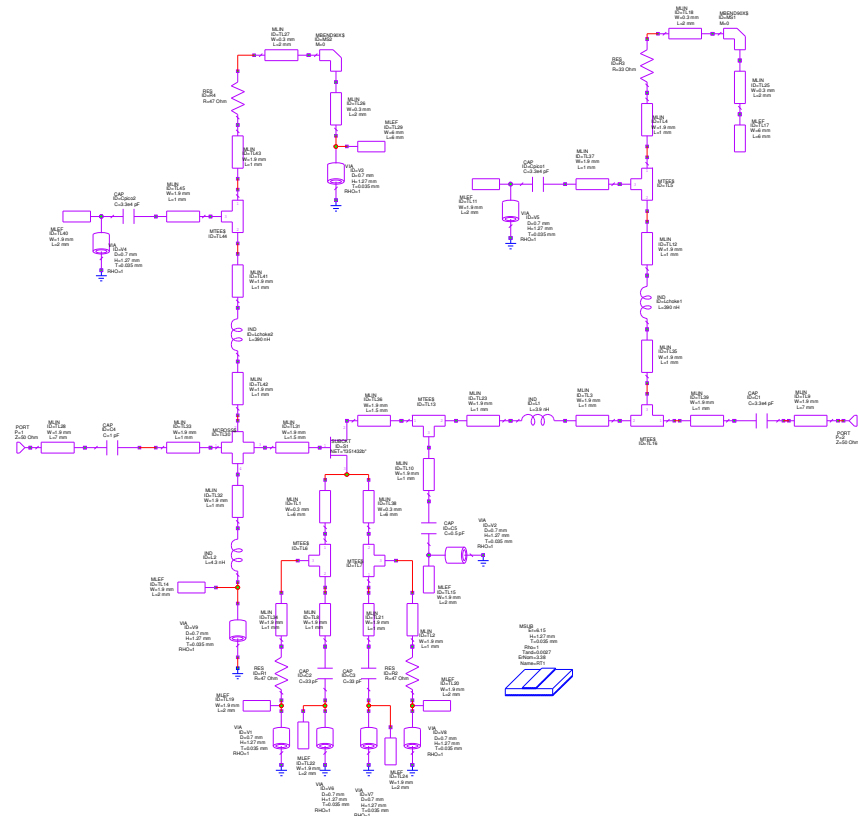


Figura 4.3-1. Esquemático del amplificador final de bajo ruido.

El amplificador final fabricado presenta el siguiente aspecto:

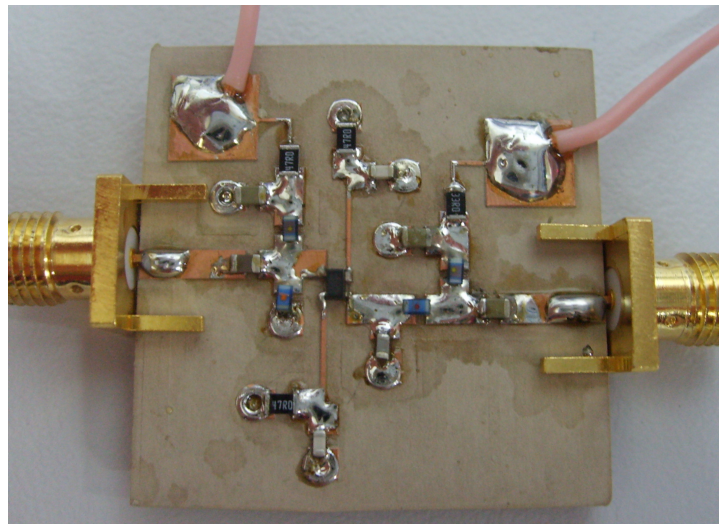


Figura 4.3-2. Fotografía del amplificador final fabricado.

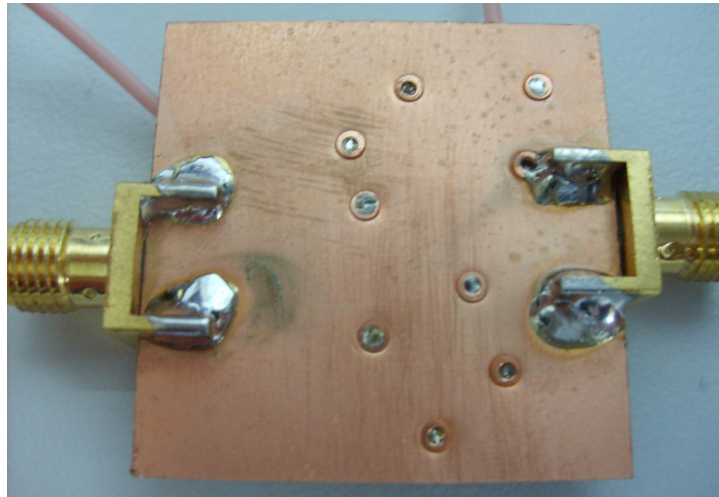


Figura 4.3-3. Fotografía del plano de masa del amplificador final fabricado.

4.3.1. Factor de ruido

En primer lugar medimos, de la forma explicada en el apartado 2.4.2, factor de ruido y ganancia, buscando aquella tensión de alimentación que proporcione mejores resultados, y obteniendo la tensión de 0.9 V como tensión de alimentación del circuito.

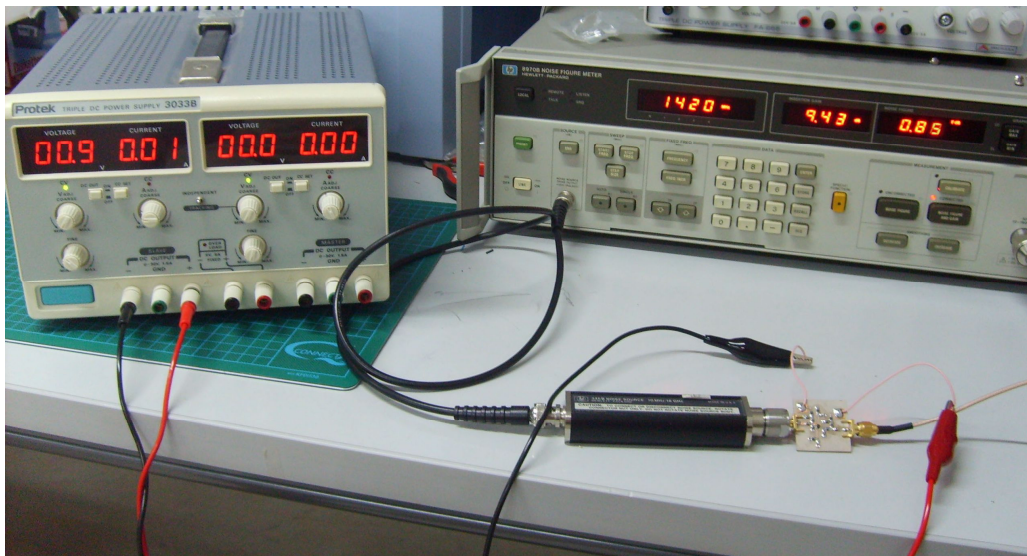


Figura 4.3-4. Proceso de medición del factor de ruido del amplificador final.

Alimentando el amplificador con 0.9 V llegamos a que, a la frecuencia de 1420 MHz:

Parámetro	Simulado	Medido
NF (dB)	0.312	0.85
G (dB)	11.9	9.4

Tabla 4.3-1. Comparación del factor de ruido a frecuencia de interés para el amplificador final.

El resultado obtenido lo podemos comprobar perfectamente en la siguiente imagen:

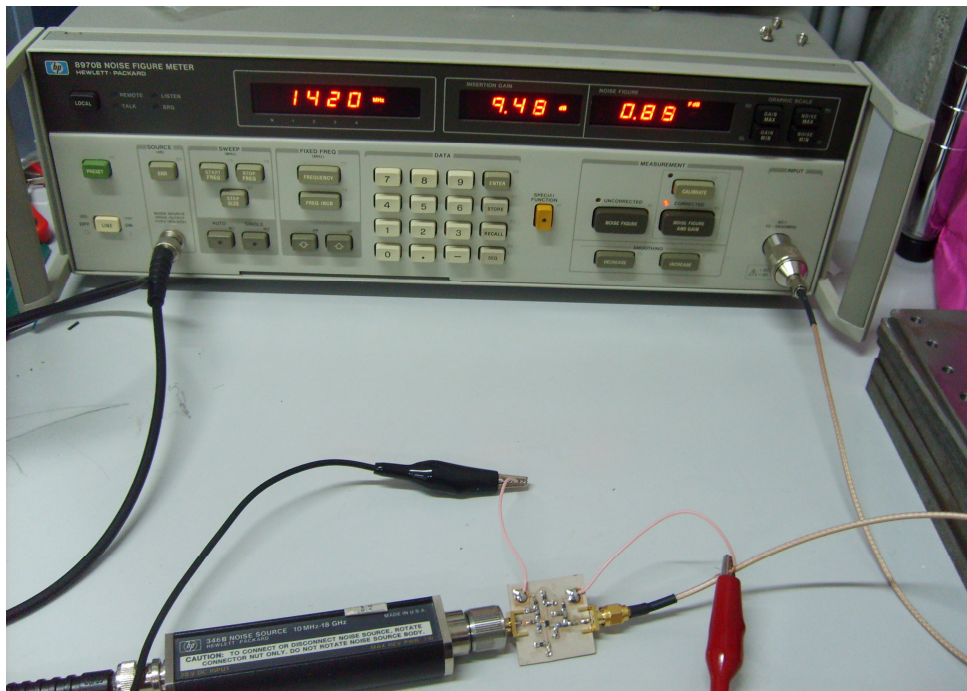


Figura 4.3-5. Factor de ruido y ganancia obtenidos en el amplificador final.

Este factor de ruido mejora el obtenido en [5], que resultó ser 1.17 dB, por lo que podemos afirmar que alcanzamos el principal objetivo de este PFC, reducir el nivel de ruido respecto a [5] y dejarlo por debajo de 1 dB, como así ha sido.

Comprobamos la frecuencia a la que se obtiene el factor de ruido mínimo, 1395 MHz, siendo éste de 0.8 dB.

Representamos la figura de ruido obtenida para el amplificador final en un rango de frecuencias de 100 a 1600 MHz, en lugar de para una frecuencia determinada, como habíamos hecho hasta ahora. Llegamos hasta 1600 MHz porque es la frecuencia máxima para la que el medidor de ruido mide el nivel de ruido.

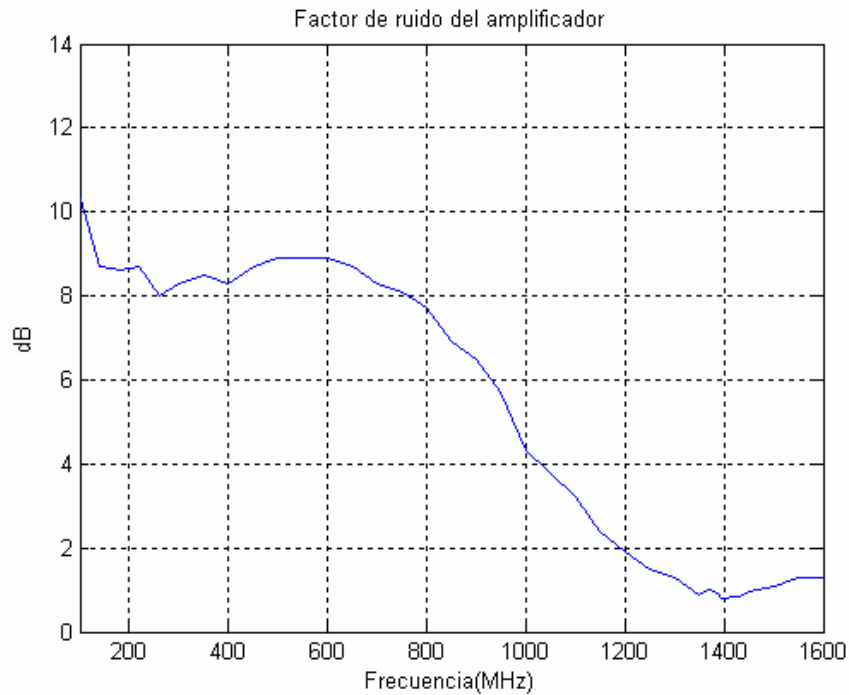


Figura 4.3-6. Factor de ruido del amplificador final para tensión de alimentación de 0.9 V.

A continuación realizamos una comparativa del factor de ruido obtenido de 100 a 1600 MHz para diferentes tensiones de alimentación, 0.9 V, 1.5 V y 2.7 V. Elegimos la tensión de 2.7 V porque comprobamos que era la tensión de alimentación del circuito para la que se cumplían las especificaciones del transistor, es decir, $V_{DS} = 2V$, $I_{DS} = 10\text{ mA}$.

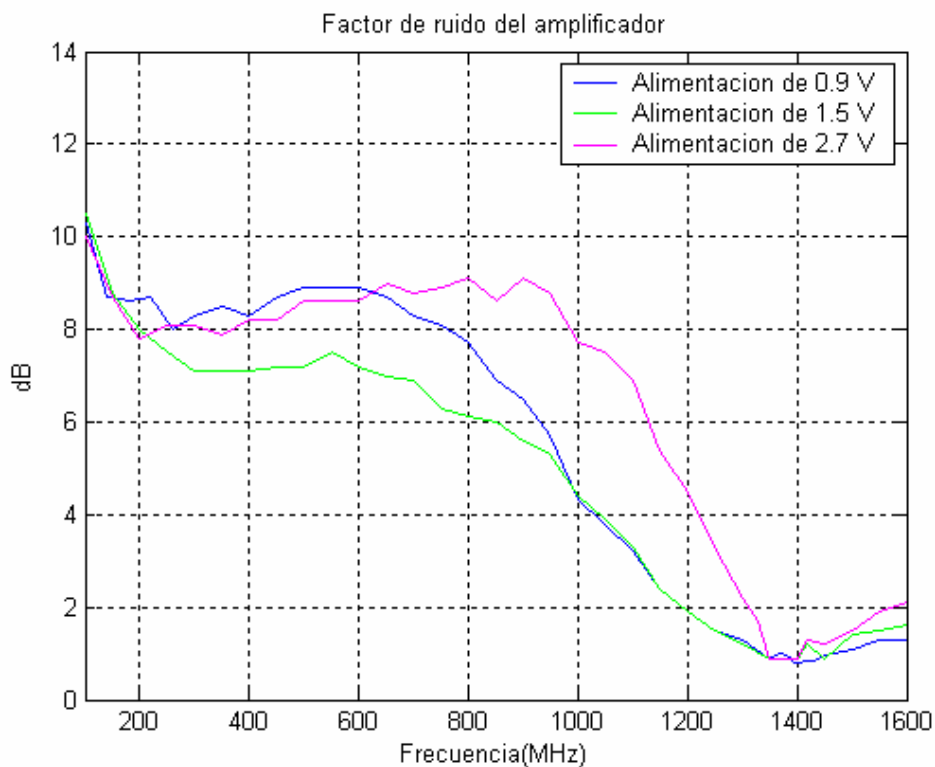


Figura 4.3-7. Comparativa del factor de ruido del amplificador final para diferentes tensiones de alimentación.

Obtenemos una forma similar del factor de ruido para las tres alimentaciones distintas, variando, eso sí, los valores obtenidos de ruido según la alimentación del circuito.

A la frecuencia de 1420 MHz, obtenemos:

	Alimentación = 0.9 V	Alimentación = 1.5 V	Alimentación = 2.7 V
NF (dB)	0.85	1.2	1.3

Tabla 4.3-2. Factor de ruido a 1420 MHz según la tensión de alimentación.

4.3.2. Parámetros S

Medimos los parámetros S del amplificador final mediante el analizador de redes Agilent E5071B disponible en los laboratorios de investigación de la ETSIT, debido a que este analizador de redes proporciona una mayor precisión en la medida de los parámetros S que el analizador utilizado hasta ahora. Calibramos el analizador de redes con el kit de calibración Agilent E5071B disponible, y medimos los parámetros S como muestra el siguiente esquema e imagen:

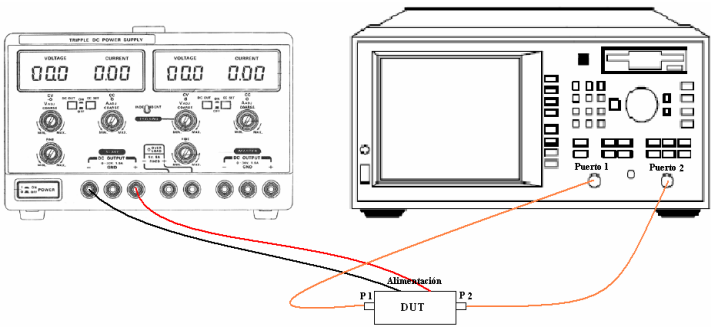


Figura 4.3-8. Esquema de las conexiones a realizar entre dispositivos para poder medir los parámetros S.

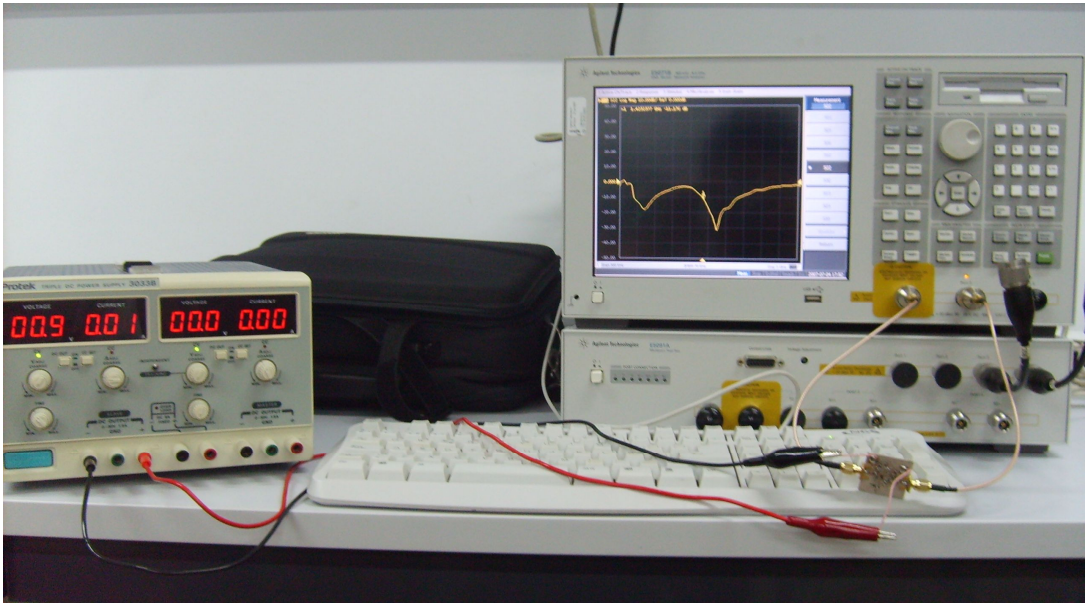


Figura 4.3-9. Proceso de medición de los parámetros S con el analizador de redes.

Representamos cada uno de los parámetros S medidos junto al correspondiente parámetro simulado en *Microwave Office*, para una potencia de -20 dBm, y una tensión de polarización de 0.9 V.

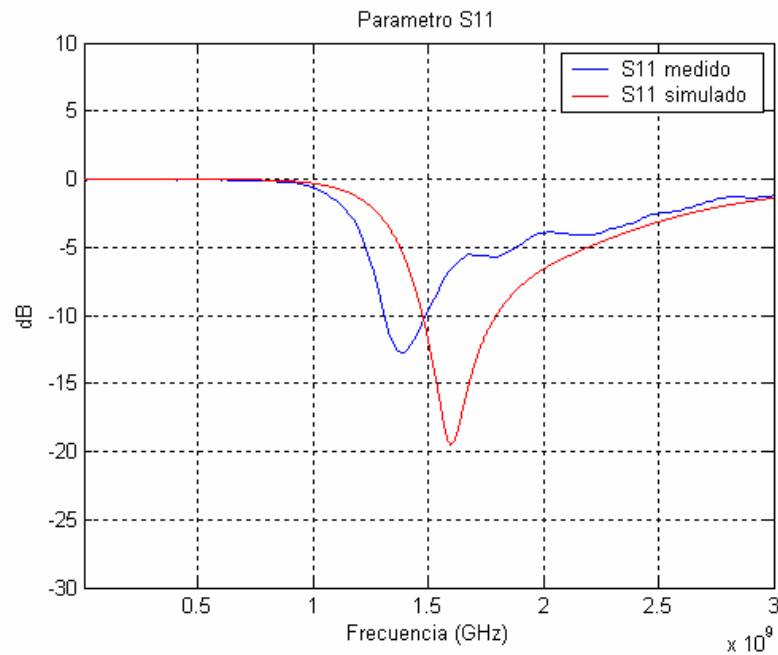


Figura 4.3-10. Comparación del parámetro S_{11} simulado y medido para el amplificador final.

Podemos observar que el mínimo del parámetro S_{11} medido tiene lugar a una frecuencia inferior que el mínimo simulado, presentando ese mínimo medido un valor en decibelios superior al simulado. Obtenemos una forma de onda con menos rizado que en situaciones anteriores debido a que se ha calibrado el analizador de redes.

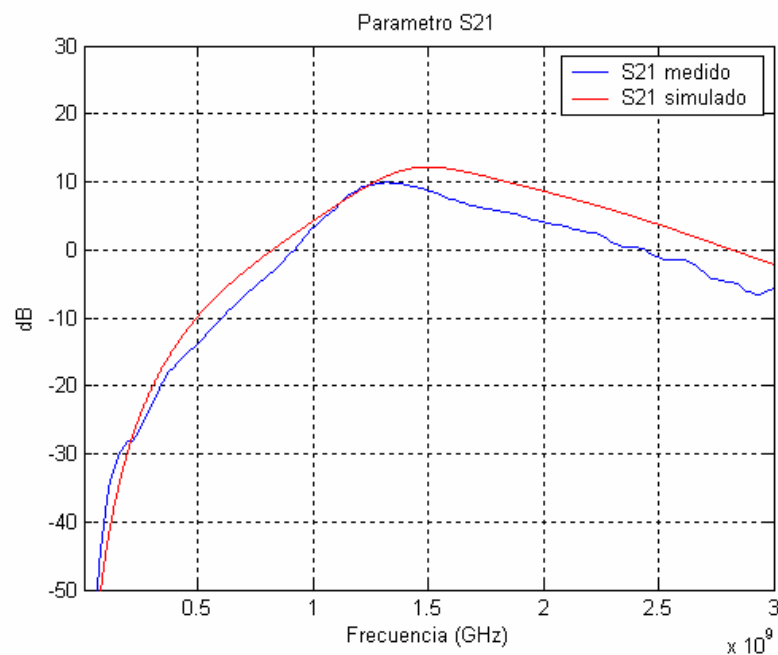


Figura 4.3-11. Comparación del parámetro S_{21} simulado y medido para el amplificador final.

Apreciamos que el parámetro simulado y medido presentan la misma forma, con un ligerísimo desplazamiento hacia frecuencias inferiores del medido respecto al simulado, y con un menor valor de ganancia máxima el parámetro medido.

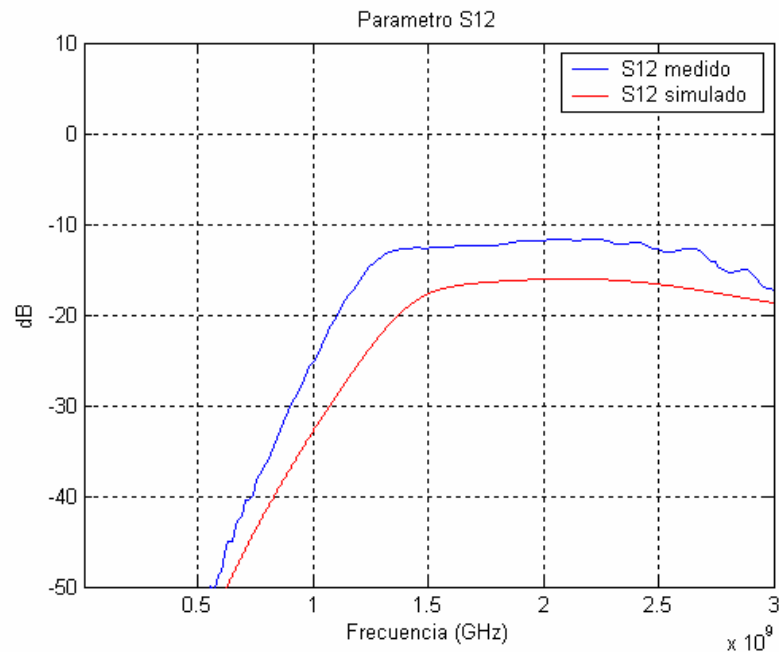


Figura 4.3-12. Comparación del parámetro S_{12} simulado y medido para el amplificador final.

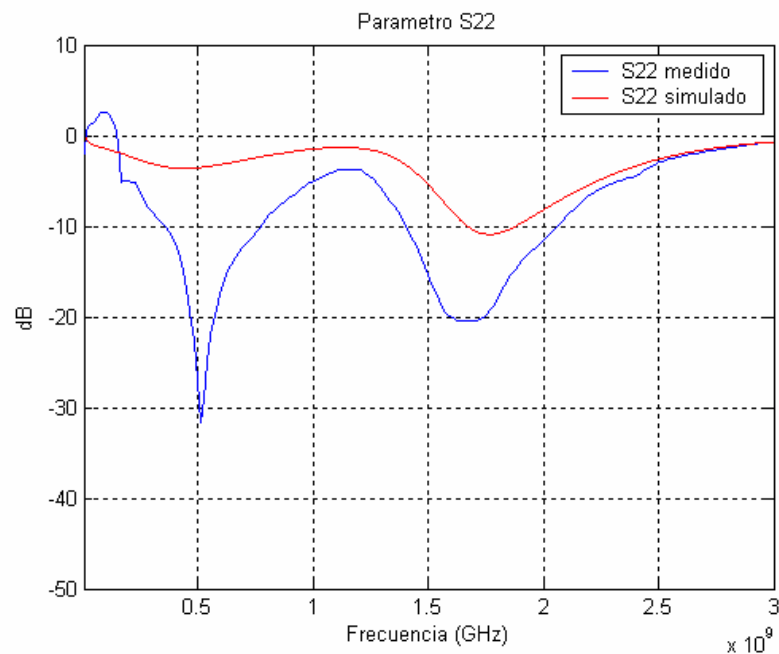


Figura 4.3-13. Comparación del parámetro S_{22} simulado y medido para el amplificador final.

Apreciamos que la forma del parámetro medido varía en cierta medida respecto a la del simulado, aspecto que no sucedía en los otros tres parámetros. Esta variación tiene lugar para frecuencias inferiores a 1 GHz, ya que a partir de esta frecuencia, la forma del parámetro

medido se asemeja en mayor medida a la del simulado. El mínimo del parámetro medido es inferior al simulado, situación favorable, y tienen lugar a una frecuencia semejante.

Resumimos los valores obtenidos de los cuatro parámetros S a la frecuencia de interés:

Parámetro	Simulado	Medido
$ S_{11} $ (dB)	-6.86	-12.25
$ S_{21} $ (dB)	11.9	9.43
$ S_{12} $ (dB)	-19	-12.5
$ S_{22} $ (dB)	-3.53	-11

Tabla 4.3-3. Comparación de los parámetros S a frecuencia de interés para el amplificador final.

Obtenemos una buena adaptación a la entrada y a la salida, ya que ambos parámetros están por debajo de -10 dB, como era nuestro objetivo, y un valor adecuado de ganancia, 9.43 dB.

Seguidamente, calculamos el ancho de banda del amplificador final según los parámetros S_{11} y S_{22} , estableciendo el ancho de banda como el rango de frecuencias para el que el parámetro medido presenta un valor por debajo de -10 dB. En el caso del parámetro S_{11} , el ancho de banda es de 183 MHz, mientras que para el parámetro S_{22} , el ancho de banda aumenta a 1070 MHz, ya que tenemos en cuenta que hay dos picos que se sitúan por debajo de -10 dB.

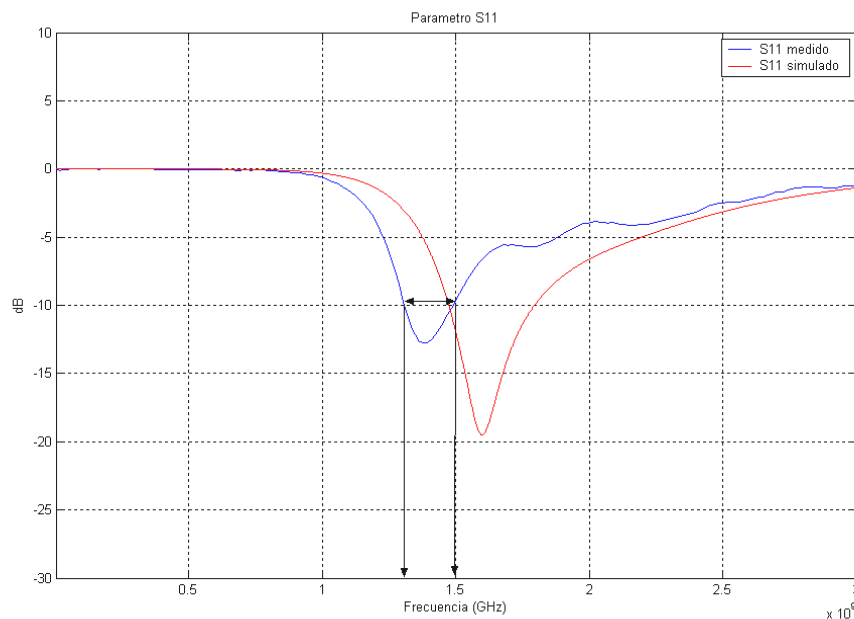


Figura 4.3-14. Ancho de banda del amplificador final para el parámetro S_{11} .

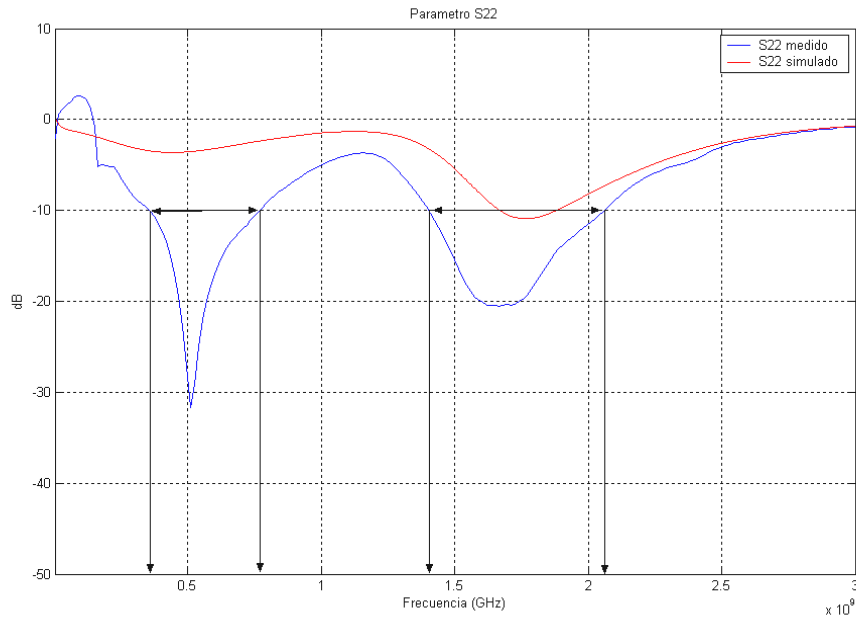


Figura 4.3-15. Ancho de banda del amplificador final para el parámetro S_{22} .

A continuación comparamos cada uno de los parámetros S medidos del amplificador final para distintos valores de alimentación, como ya hicimos anteriormente para el factor de ruido. Los valores de alimentación del circuito serán 0.9 V, 1.5 V y 2.7 V.

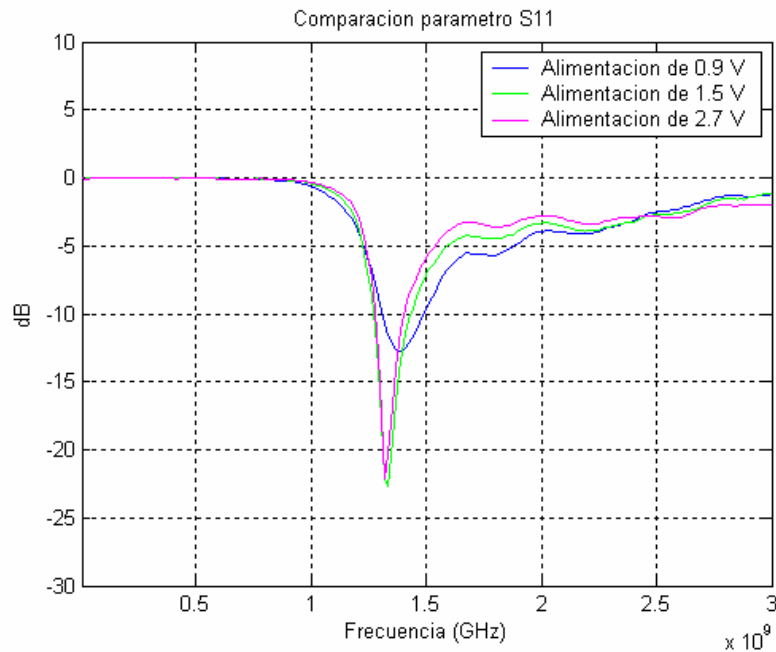


Figura 4.3-16. Comparativa del parámetro S_{11} del amplificador final para diferentes tensiones de alimentación.

Observamos una forma similar del parámetro para las tres alimentaciones, diferenciándose únicamente en el valor mínimo que presenta el parámetro según la alimentación. Para 1.5 V y 2.7 V el valor mínimo del parámetro es de menor valor en

decibelios, situación deseada, que para 0.9 V. Sin embargo, el mínimo de S_{11} para 1.5 V y 2.7 V no tiene lugar a 1420 MHz, sino a una frecuencia inferior.

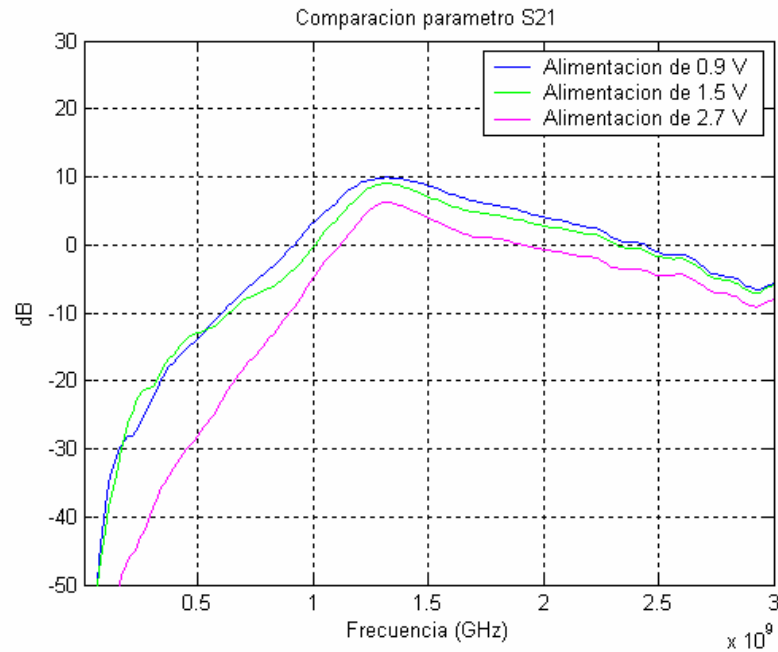


Figura 4.3-17. Comparativa del parámetro S_{21} del amplificador final para diferentes tensiones de alimentación.

La forma del parámetro S_{21} es muy similar para las tres alimentaciones, presentando el valor máximo de ganancia a la misma frecuencia.

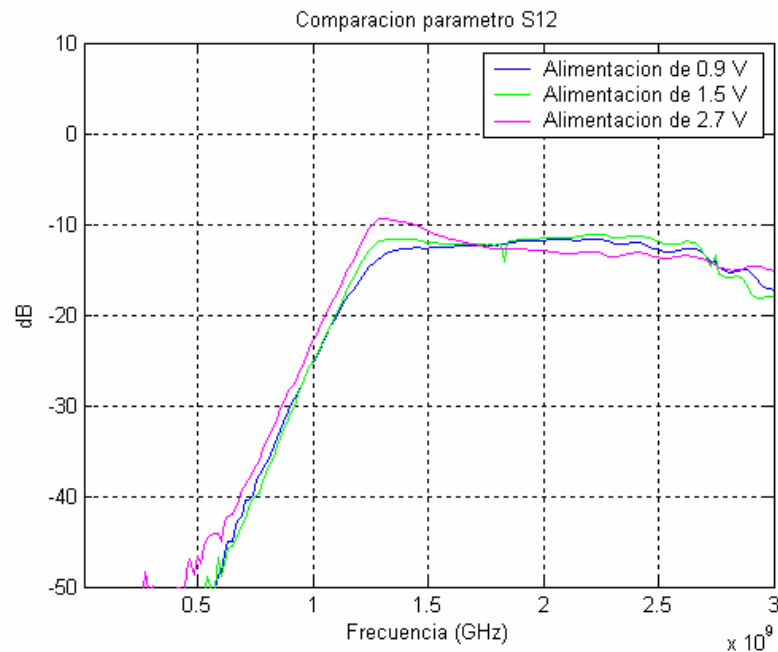


Figura 4.3-18. Comparativa del parámetro S_{12} del amplificador final para diferentes tensiones de alimentación.

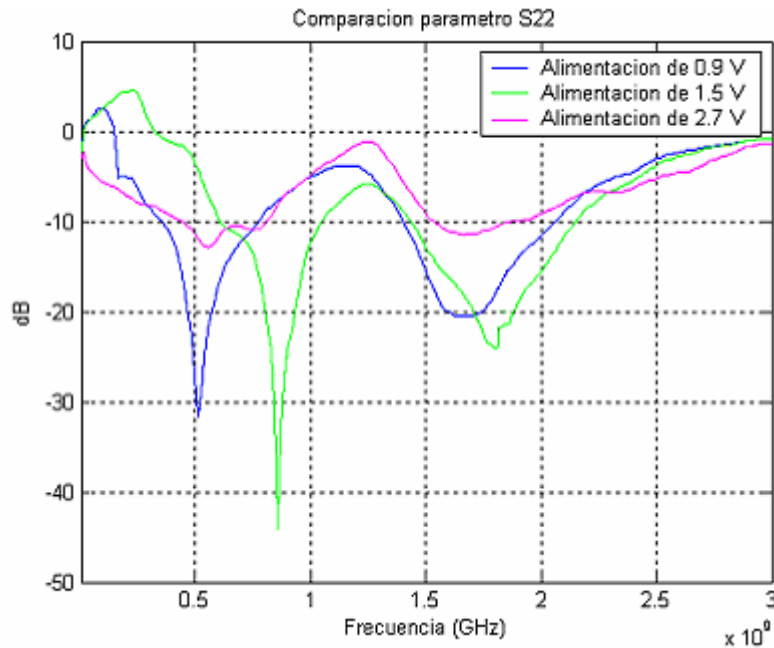


Figura 4.3-19. Comparativa del parámetro S_{22} del amplificador final para diferentes tensiones de alimentación.

En este parámetro podemos apreciar una mayor diferencia de forma según la tensión de alimentación. Para el caso de 0.9 V y 1.5 V, el parámetro presenta una forma similar, con un desplazamiento hacia frecuencias superiores para el caso de 1.5 V. Ya vimos anteriormente que, para alimentación de 0.9 V, la forma del parámetro medido variaba respecto a la del simulado, como podemos ver en la figura de abajo, y como ocurre también para 1.5 V.

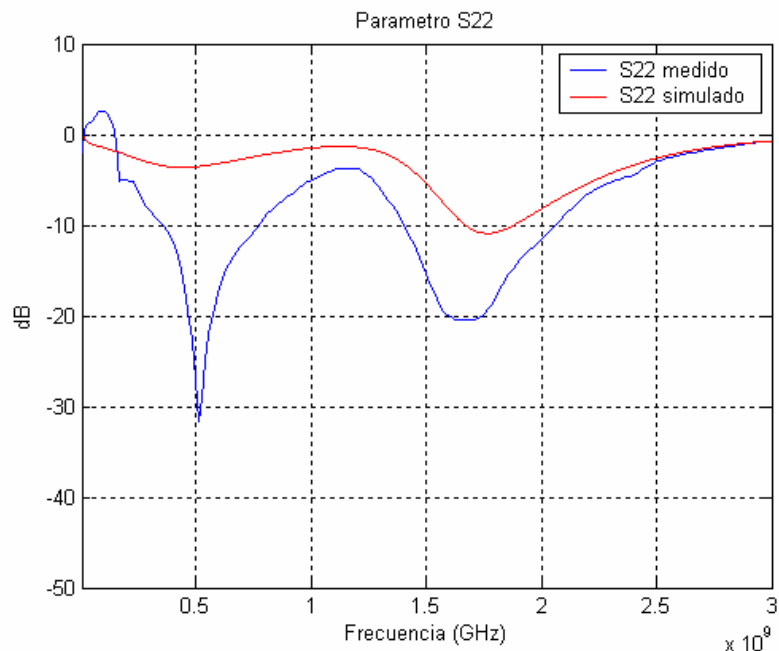


Figura 4.3-20. Parámetro S_{22} simulado y medido del amplificador final para alimentación de 0.9 V.

Esta circunstancia no ocurre en el parámetro S_{22} para alimentación de 2.7 V, como podemos apreciar en la siguiente imagen, donde se aprecia que la forma del parámetro medido se asemeja más a la del simulado que para otras alimentaciones.

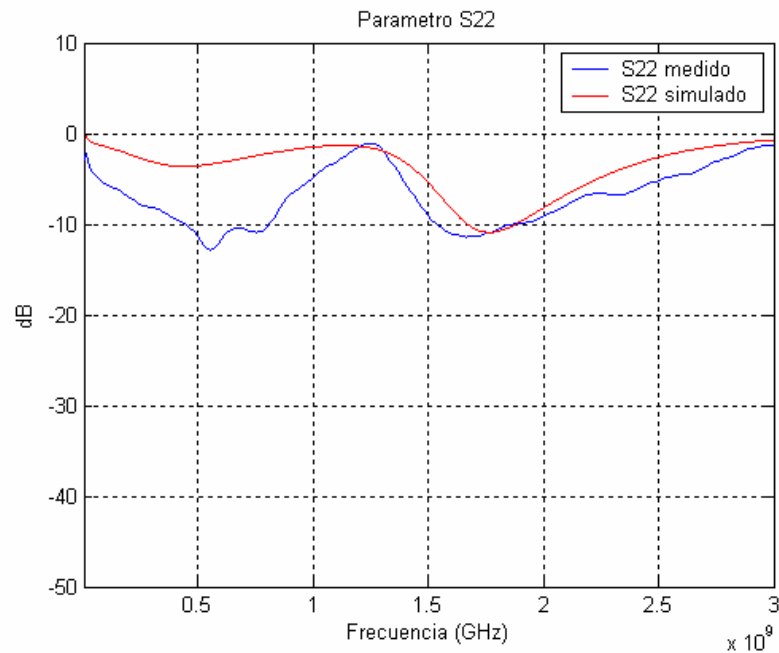


Figura 4.3-21. Parámetro S_{22} simulado y medido del amplificador final para alimentación de 2.7 V.

Esta circunstancia es así debido a que ésta es la tensión de alimentación del circuito para la que se cumplen las especificaciones del transistor, es decir, $V_{DS} = 2V$, $I_{DS} = 10 \text{ mA}$. Este hecho conlleva que la respuesta medida se asemeje más a la respuesta simulada, aunque no fue la tensión escogida para alimentar el amplificador por no ser la que mejores resultados proporcionaba a 1420 MHz.

Capítulo 5

Conclusiones. Líneas futuras

5.1. Conclusiones

El principal objetivo de este PFC consistía en reducir la figura de ruido a 1420 MHz respecto al PFC previo [5]. Por lo tanto, en primer lugar compararemos el factor de ruido obtenido en este PFC con respecto al obtenido en [5].

Parámetro	PFC actual	PFC previo [5]
NF (dB)	0.85	1.17

Tabla 5.1-1. Comparación del factor de ruido obtenido en este PFC respecto al logrado en el PFC previo.

Podemos observar la reducción que se ha producido en el factor de ruido respecto a [5], obteniendo un factor de ruido por debajo de 1 dB, consiguiendo así los dos objetivos principales de este proyecto, reducir el nivel de ruido y dejarlo por debajo de 1 dB. Este hecho ha sido posible debido a que se han diseñado las redes de adaptación del amplificador empleando únicamente componentes concentrados, a diferencia de lo que se hizo en [5], donde se efectuó un diseño combinando las líneas de transmisión con los componentes concentrados. Si comparamos este diseño con el que se también se realizó en [5], en el que sólo se emplearon líneas de transmisión, podemos afirmar claramente que el diseño con líneas de transmisión aumenta considerablemente el ruido, ya que entonces el factor de ruido obtenido fue de 5.2 dB.

Otro de los objetivos propuestos en este PFC era intentar mejorar la adaptación y la ganancia a 1420 MHz respecto a [5], obteniendo en cada caso:

Parámetro	PFC actual	PFC previo [5]
$ S_{11} $ (dB)	-12.25	-17.266
$ S_{21} $ (dB)	9.43	1. 10.664
$ S_{12} $ (dB)	-12.5	2. -14.621
$ S_{22} $ (dB)	-11	3. -20.539

Tabla 5.1-2. Comparación de los parámetros S obtenidos en este PFC respecto a los logrados en el PFC previo empleando líneas de transmisión y componentes concentrados.

Observamos que no hemos podido mejorar la adaptación ni la ganancia respecto a [5], pero hemos conseguido nuestro propósito de obtener unos parámetros S_{11} y S_{22} por debajo de -10 dB, valor a partir del cual se considera buena adaptación a la entrada y a la salida, y una ganancia cercana a los 10 dB. De cualquier forma, estos resultados se podían esperar, ya que empleando únicamente componentes concentrados buscábamos reducir el factor de ruido, aunque la adaptación pudiera empeorar respecto a [5]. Esto es debido a que no disponemos de cualquier valor del componente concentrado, nos tenemos que contentar con los valores suministrados por el fabricante, aspecto que no ocurre con las líneas de transmisión, ya que puedo elegir cualquier anchura o longitud de línea, lo que supone una dificultad añadida a la hora de mejorar los parámetros del amplificador, como ya explicamos detenidamente en la introducción del proyecto.

En cualquier caso, si comparamos la adaptación y ganancia obtenidas en este PFC con los resultados alcanzados en el otro diseño de [5] a 1420 MHz, empleando únicamente líneas de transmisión, nos damos cuenta que mejoramos la adaptación y la ganancia:

Parámetro	PFC actual	PFC previo [5]
$ S_{11} $ (dB)	-12.25	-13.576
$ S_{21} $ (dB)	9.43	9.2665
$ S_{12} $ (dB)	-12.5	-19.59
$ S_{22} $ (dB)	-11	-5.19

Tabla 5.1-3. Comparación de los parámetros S obtenidos en este PFC respecto a los logrados en el PFC previo empleando únicamente líneas de transmisión.

Otra conclusión importante respecto a los parámetros S es que he obtenido una forma de onda, en el rango de frecuencias de 0 a 3 GHz, bastante similar entre el parámetro simulado y medido, en el caso de los parámetros S_{11} , S_{21} y S_{12} . No ocurre así para el parámetro S_{22} , en el que la forma del parámetro simulado difiere respecto a la del medido, situación que no sucede cuando alimentamos el circuito con 2.7 V, tensión de alimentación del circuito para la que se cumplen las especificaciones del transistor, es decir, $V_{DS} = 2V$, $I_{DS} = 10$ mA. No alimentamos el circuito con esta tensión porque no proporciona los mejores resultados a 1420 MHz, sino que lo alimentamos con 0.9 V.

Otro de los objetivos buscados en este PFC consistía en reducir el tamaño del amplificador fabricado respecto a [5]. En el PFC previo [5] el amplificador final fabricado tenía unas dimensiones de 5.6 cm de anchura x 4.7 cm de altura, mientras que en este PFC hemos conseguido reducir el tamaño a 3 cm de anchura x 3 cm de altura, por lo que podemos afirmar que hemos conseguido nuestro propósito. Esta reducción de tamaño se debe al empleo de componentes concentrados en lugar de líneas de transmisión.

Por otro lado, conviene destacar que en este PFC la metodología empleada, en relación a [4] y [5], ha sido diferente. El motivo es que se ha explicado detenidamente cada uno de los pasos de diseño del amplificador final, analizando qué coeficientes de reflexión necesitamos obtener a la entrada y a la salida de la red de adaptación de entrada y salida para obtener un diseño de mínimo ruido. Asimismo, otra diferencia importante en este PFC respecto a [4] y [5] es que se han analizado todas las posibles redes de adaptación, comparando sus prestaciones. De esta forma, se ha realizado un diseño mucho más sistematizado que los anteriores, abordando todas las posibles combinaciones.

Otro de los objetivos de este PFC era realizar un estudio detallado de la posición que deben ocupar las redes de polarización y de desacoplo en la red de adaptación, y su influencia en las redes de adaptación, como explicamos en el apartado 2.2.5 para los 4 amplificadores diseñados. La conclusión a la que llegamos es que la posición de la red de desacoplo y de polarización dentro de la red de adaptación influye en los resultados obtenidos, y obtenemos mejores resultados si la red de desacoplo y de polarización se encuentra alejada del transistor a si se encuentra próxima a éste.

Otra conclusión a la que llegamos después de realizar el proyecto es que la optimización de los resultados obtenidos al medir es fundamental, ya que se pueden obtener unos resultados excelentes al simular, y luego al medir, esos resultados sean bastante nefastos. Esto es así

debido a que se produce una desviación en frecuencia entre los parámetros medidos y los simulados. Conociendo aproximadamente esta desviación en frecuencia entre medido y simulado puedo optimizar los resultados medidos, buscando obtener unos resultados satisfactorios a 1420 MHz al medir, no al simular. Esta optimización consiste en variar los valores de los componentes de las redes de adaptación, variación que se realiza sobre el amplificador fabricado, quitando el componente ya soldado, y soldando el nuevo componente, de valor diferente al anterior.

Esta situación la podemos contemplar en la siguiente tabla, en la que comparamos los resultados obtenidos para el mismo amplificador, sin ninguna modificación y con los valores óptimos de componentes después de efectuar varias modificaciones.

Parámetro	Amplificador Original	Amplificador Final
NF (dB)	1.1	0.85
G (dB)	7.2	9.4
S ₁₁ (dB)	-5.9	-12.25
S ₂₁ (dB)	6.5	9.43
S ₁₂ (dB)	-14	-12.5
S ₂₂ (dB)	-13.3	-11

Tabla 5.1-4. Comparación de los resultados obtenidos para el mismo amplificador sin ninguna modificación y después de varias modificaciones.

Se aprecia la notable mejoría en cuanto a reducción del factor de ruido, aumento de ganancia, y mejora en la adaptación.

5.2. Líneas futuras

Después de haber realizado este PFC, podemos afirmar que la consecución de unos determinados objetivos para el amplificador de bajo ruido, como factor de ruido inferior a 1 dB, se produce como fruto de un proceso basado en la experiencia, iniciado en los dos PFCs previos [4] y [5]. En este PFC se han conseguido alcanzar una serie de objetivos, sin embargo, todavía hay margen de mejora. Por esta razón, en este apartado se proponen distintas opciones a seguir en la mejora del diseño del LNA.

Una de las principales fuentes de ruido de la electrónica convencional basada en semiconductores es el llamado ruido térmico, producido por el movimiento natural de las partículas en un material que se encuentra a una temperatura diferente al cero absoluto (0° K). Este movimiento genera corrientes parásitas aún en ausencia de una señal de entrada, creando un ruido conocido como ruido de Johnson. Estas corrientes parásitas, al estar bajo la acción del amplificador, pueden magnificarse cientos o miles de veces. Para evitar el efecto del ruido térmico, se ha recurrido al enfriamiento artificial de los amplificadores, ya sea mediante aire acondicionado o, en condiciones más extremas, mediante criogenización a través del uso de nitrógeno o helio líquido, entre otros.

Por lo tanto, una de las posibles líneas futuras para intentar reducir aún más la figura de ruido del amplificador sería la criogenización del amplificador obtenido en este proyecto. El principal inconveniente de esta medida radica en su coste y en su dificultad de aplicación.

Otra alternativa que se podría realizar en futuros PFC consistiría en obtener $\rho_{S\ OPT}$ de manera práctica. Esta propuesta consiste en fabricar la red de adaptación de entrada independientemente del resto del circuito, con la menor anchura de línea posible. Una vez fabricado, las anchuras de las líneas serán modificadas, haciendo uso de una cinta de plata adhesiva, colocando segmentos de ésta junto a las líneas elaboradas. Este cambio de anchura conllevará un cambio de impedancia de la fuente y con ello, del coeficiente de reflexión. De esta manera, obtendríamos los parámetros de ruido experimentalmente, en lugar de los proporcionados por el catálogo del fabricante.

También se propone para una futura realización, diseños basados en la implementación de circuitos comerciales, de los que disponemos de la hoja de especificaciones proporcionada por el fabricante.

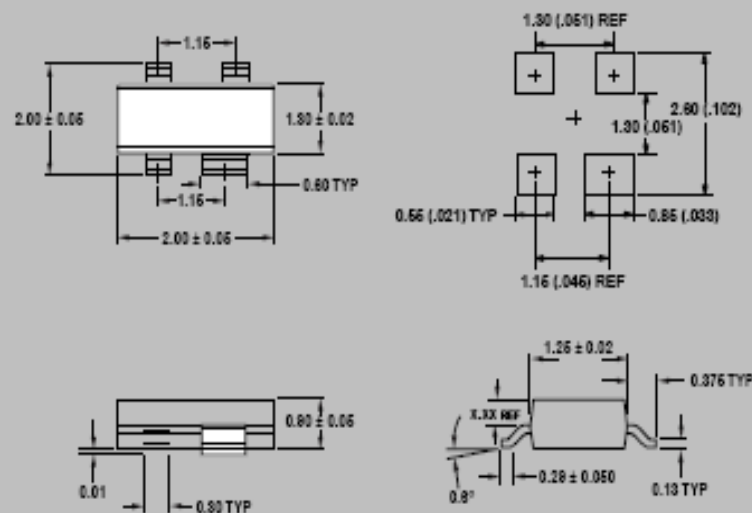
Anexo A. Dimensiones físicas del transistor ATF-35143

Part Number Ordering Information

Part Number	No. of Devices	Container
ATF-35143-TR1	3000	7" Reel
ATF-35143-TR2	10000	13" Reel
ATF-35143-BLK	100	antistatic bag

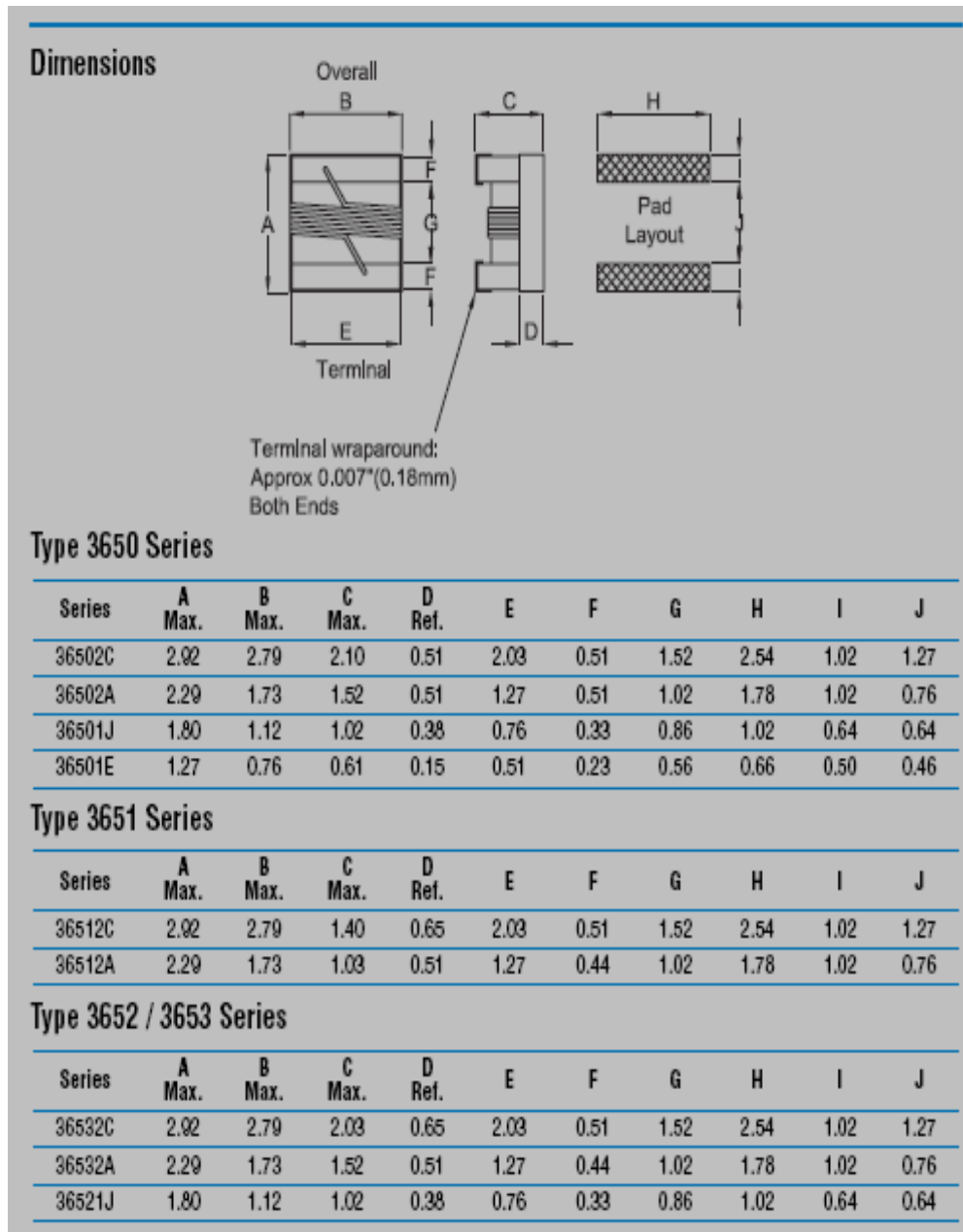
Package Dimensions

Outline 43 (SOT-343/SC-70 4 lead)



DIMENSIONS ARE IN MILLIMETERS (INCHES)

Anexo B. Dimensiones físicas de las bobinas de la serie 36501J



Anexo C. Dimensiones físicas de los condensadores SMD Kemet de formato 0603

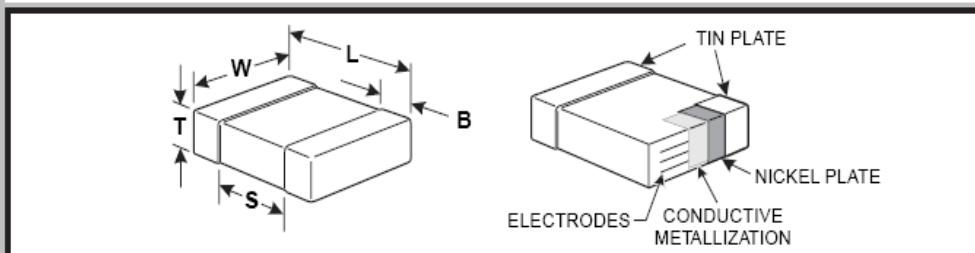
KEMET

CERAMIC CHIP/STANDARD

FEATURES

- CoG (NP0), X7R, X5R, Z5U and Y5V Dielectrics
- 10, 16, 25, 50, 100 and 200 Volts
- Standard End Metallization: Tin-plate over nickel barrier
- Available Capacitance Tolerances: ± 0.10 pF; ± 0.25 pF; ± 0.5 pF; $\pm 1\%$; $\pm 2\%$; $\pm 5\%$; $\pm 10\%$; $\pm 20\%$; and $+80\%$ -20%
- Tape and reel packaging per EIA481-1. (See page 59 for specific tape and reel information.) Bulk Cassette packaging (0402, 0603, 0805 only) per IEC60286-6 and EIAJ 7201.

CAPACITOR OUTLINE DRAWINGS



DIMENSIONS—MILLIMETERS AND (INCHES)

EIA SIZE CODE	METRIC SIZE CODE (Ref only)	L # LENGTH	W # WIDTH	T (EIA) # THICKNESS MAX.	B BANDWIDTH	S MIN. SEPARATION	MOUNTING TECHNIQUE
0402*	1005	1.0 (.04) \pm .05 (.002)	0.5 (.02) \pm .05 (.002)	0.55 (.022)	0.20 (0.008)-0.40 (0.016)	0.3 (.012)	Solder Reflow
0603*	1608	1.6 (.063) \pm 0.15 (.006)	0.8 (.032) \pm 0.15 (.006)	0.9 (.035)	0.35 (.014) \pm 0.15 (.006)	0.7 (.028)	Solder Wave † or Solder Reflow
0805*	2012	2.0 (.079) \pm 0.2 (.008)	1.25 (.049) \pm 0.2 (.008)	1.3 (.051)	0.5 (.02) \pm .25 (.010)	0.75 (.030)	
1206*	3216	3.2 (.126) \pm 0.2 (.008)	1.6 (.063) \pm 0.2 (.006)	1.5 (.059)	0.5 (.02) \pm .25 (.010)	N/A	
1210*	3225	3.2 (.126) \pm 0.2 (.008)	2.5 (.098) \pm 0.2 (.008)	1.7 (.067)	0.5 (.02) \pm .25 (.010)	N/A	Solder Reflow
1612	4532	4.5 (.177) \pm 0.3 (.012)	3.2 (.126) \pm 0.3 (.012)	1.7 (.067)	0.6 (.024) \pm .35 (.014)	N/A	
1825*	4564	4.5 (.177) \pm 0.3 (.012)	6.4 (.252) \pm 0.4 (.016)	1.7 (.067)	0.6 (.024) \pm .35 (.014)	N/A	
2220	5650	5.6 (.220) \pm 0.4 (.016)	5.0 (.197) \pm 0.4 (.016)	1.8 (.071)	0.6 (.024) \pm .35 (.014)	N/A	
2225	5664	5.6 (.220) \pm 0.4 (.016)	6.3 (.248) \pm 0.4 (.016)	2.0 (.079)	0.6 (.024) \pm .35 (.014)	N/A	

* Note: Indicates EIA Preferred Case Sizes (Tightened tolerances apply for 0402, 0603, and 0805 packaged in bulk cassette, see page 63.)

† Note: These thicknesses are EIA maximums. Most chips are considerably thinner. Consult factory for details. Also, some extended values may be slightly thicker than EIA maximums.

‡ For extended value 1210 case size - solder reflow only.

CAPACITOR ORDERING INFORMATION (Standard Chips - For Military see page 53)

CERAMIC SIZE CODE	C	0805	C	103	K	5	R	A	C*	END METALLIZATION
SPECIFICATION										C-Standard (Tin-plated nickel barrier)
C - Standard										FAILURE RATE LEVEL
CAPACITANCE CODE										A - Not Applicable
Expressed in Picofarads (pF)										TEMPERATURE CHARACTERISTIC
First two digits represent significant figures.										Designated by Capacitance Change Over Temperature Range
Third digit specifies number of zeros. (Use 9 for 1.0 through 9.9pF. Use 8 for 0.5 through 0.99pF)										G - CoG (NP0) (± 30 PPM/°C)
(Example: 2.2pF = 229 or 0.50 pF = 508)										R - X7R ($\pm 15\%$) (-55°C + 125°C)
CAPACITANCE TOLERANCE										P - X5R ($\pm 15\%$) (-55°C + 85°C)
B - ± 0.10 pF J - $\pm 5\%$										U - Z5U (+22%, -56%) (+10°C + 85°C)
C - ± 0.25 pF K - $\pm 10\%$										V - Y5V (+22%, -82%) (-30°C + 85°C)
D - ± 0.5 pF M - $\pm 20\%$										VOLTAGE
F - $\pm 1\%$ P - (GMV) - special order only										1 - 100V 3 - 25V
G - $\pm 2\%$ Z - +80%, -20%										2 - 200V 4 - 16V
										5 - 50V 8 - 10V

* Part Number Example: C0805C103K5RAC (14 digits - no spaces)

9 - 6.3V

Anexo D. Dimensiones físicas de los condensadores SMD Epcos de formato 0805



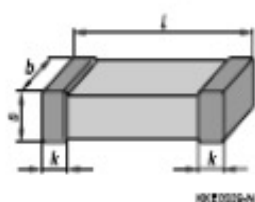
Multilayer Ceramic Capacitors
CoG

Capacitance tolerances

	$C_R \leq 4,7 \text{ pF}$			$5,6 \text{ pF} \leq C_R \leq 8,2 \text{ pF}$		
Code letter	B	C (standard)	D	B	C (standard)	D (standard)
Tolerance	$\pm 0,1 \text{ pF}$ (on request)	$\pm 0,25 \text{ pF}$	$\pm 0,5 \text{ pF}$	$\pm 0,1 \text{ pF}$ (on request)	$\pm 0,25 \text{ pF}$ (on request)	$\pm 0,5 \text{ pF}$

	$C_R \geq 10 \text{ pF}$			
Code letter	F	G	J (standard)	K
Tolerance	$\pm 1 \%$ (on request for 50 V and 100 V; not available for 200 V)	$\pm 2 \%$ (on request for 50 V and 100 V; not available for 200 V)	$\pm 5 \%$	$\pm 10 \%$

Dimensional drawing

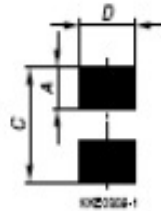


Dimensions (mm)

Case size (Inch) (mm)	0402 1005	0603 1608	0805 2012	1206 3216	1210 3225
<i>l</i>	$1,0 \pm 0,10$	$1,6 \pm 0,15$	$2,0 \pm 0,20$	$3,2 \pm 0,20$	$3,2 \pm 0,30$
<i>b</i>	$0,5 \pm 0,05$	$0,8 \pm 0,10$	$1,25 \pm 0,15$	$1,6 \pm 0,15$	$2,5 \pm 0,30$
<i>s</i>	$0,5 \pm 0,05$	$0,8 \pm 0,10$	1,30 max.	1,30 max.	1,70 max.
<i>k</i>	0,1 – 0,4	0,1 – 0,4	0,13 – 0,75	0,25 – 0,75	0,25 – 0,75

Tolerances to JEDEC 32101-801

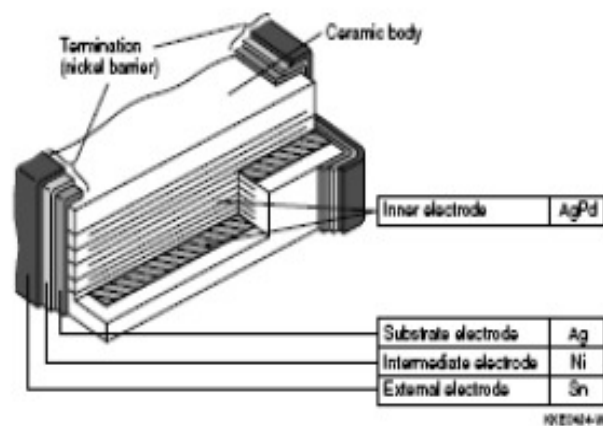
Recommended solder pad



Maximum dimensions (mm)

Case size (Inch/mm)	Type	A	C	D
0402/1005	single chip	0,6	1,7	0,6
0603/1608	single chip	1,0	3,0	1,0
0805/2012	single chip	1,2	3,4	1,3
1206/3216	single chip	1,2	4,5	1,8
1210/3225	single chip	1,2	4,5	2,8

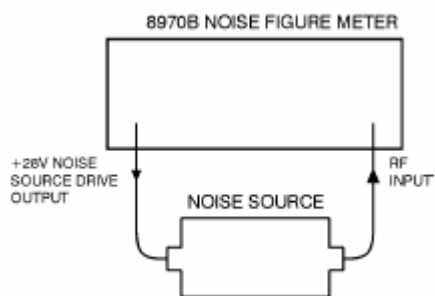
Termination



Anexo E. Chequeo de funcionamiento de la fuente de ruido

Antes de empezar a emplear la fuente de ruido realizaremos un sencillo chequeo de funcionamiento, para lo que seguiremos los siguientes pasos:

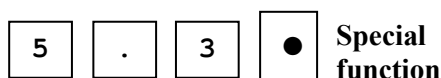
1. Quitar todos los cables de la entrada del medidor de ruido, presionar la tecla “PRESET” y asegurarse que en los display aparezcan los mensajes: “30 MHz” en el de la izquierda y “-- FdB” en el de la derecha.
2. Conectar la fuente de ruido al medidor.



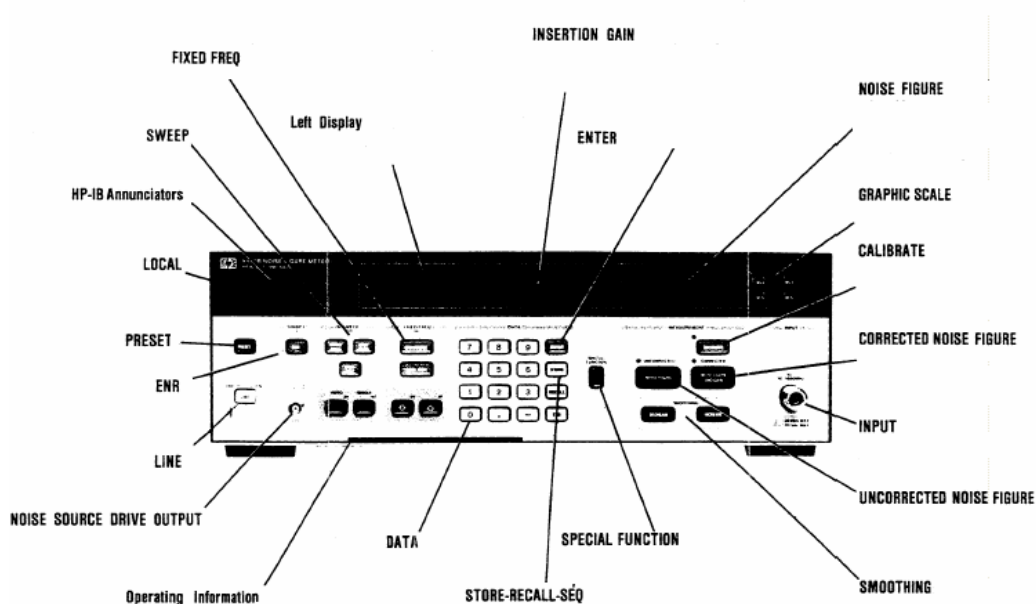
3. Introducir la frecuencia de 100 MHz, para lo que hay que pulsar los siguientes botones:



4. Establecer la función especial 5.3, que nos permitirá introducir el valor de ENR (Exceso Noise Ratio) a 100 MHz, dado por el fabricante de la fuente.

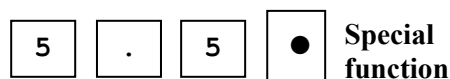


5. Introducir el valor de ENR a 100 MHz, proporcionado por el fabricante en la etiqueta de la fuente de ruido.
6. En el display de la derecha del medidor de ruido debe aparecer un valor menor de 7.4 dB para que la fuente de ruido funcione correctamente.



Anexo F. Introducción de la tabla de ENR al medidor de la figura de ruido

El medidor de ruido permite guardar los datos de cinco fuentes diferentes. Antes de realizar las medidas de la figura de ruido tenemos que asegurarnos que la tabla de ENR de la fuente que vamos a emplear en la operación se encuentre almacenada en la memoria del medidor. Comprobaremos primero los datos guardados en la tabla cero, llamada tabla de referencia, para ello deberemos marcar:



Aparecerán cinco dígitos que corresponden con los cinco últimos dígitos del número de serie de la fuente, si el número no coincide se comprueba en cuatro tablas restantes, marcando:



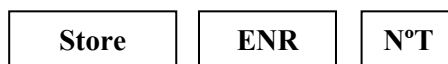
X es el número de la tabla, que puede ser entre 1 y 4. Si no se encuentran los datos de la fuente a emplear se tienen que introducir los valores de la tabla, para ello se realizan los siguientes pasos:

4. Se pulsa el botón “ENR” en el panel del medidor y en los displays aparecerá:



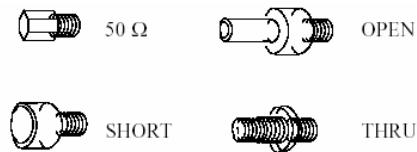
FFFF corresponderá al valor de la frecuencia, EEEE es el valor de ENR correspondiente a la frecuencia, NºT es el número de tabla y NºD es la posición del dato en la tabla.

5. Se introduce el valor de la frecuencia cuando el display empiece a parpadear y presionamos “Enter”, si se equivoca antes de presionar “Enter” es suficiente con presionar “Noise Figure” para modificar el valor. Si, en cambio, se equivoca después de presionar “Enter”, hay que emplear los botones “Down arrow” y “Up arrow” para corregir el valor.
6. Una vez introducida la frecuencia, empieza a parpadear el display de ENR, se marca su valor y se presiona “Enter”. Si ocurre un error se modifica de manera explicada en el paso 2.
7. Introducidos los valores de frecuencia y de ENR correspondientes, se incrementa en una unidad el número de posición en la tabla y se repiten los pasos 2 y 3 hasta introducir la tabla entera.
8. Para almacenar toda la información introducida es preciso marcar:

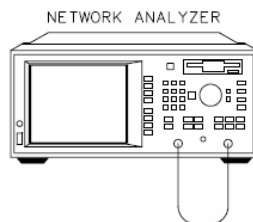


Anexo G. Calibración del analizador de redes

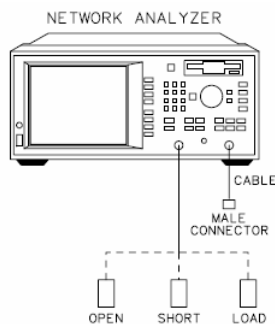
Para la calibración del analizador de redes necesitaremos un kit de calibración, que contiene los siguientes circuitos:



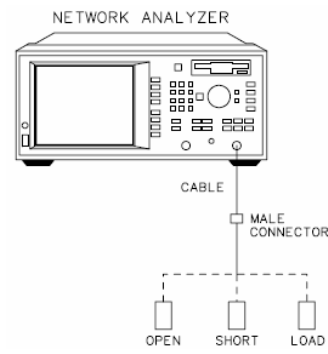
1. Se pulsa el botón “CAL”, situado en el panel de control del equipo, para empezar con el proceso de calibración.
2. En la parte derecha de la pantalla, junto a los botones, aparecen varias opciones de calibración, elegimos la opción “User 2-Port” pulsando el botón correspondiente. La siguiente pantalla nos ofrece la misma opción, que seleccionamos pulsando el botón más próximo.
3. Se conecta la línea *through* entre dos puertos, tal y como nos indica el mensaje que aparece en la pantalla y marcamos el botón correspondiente a la opción “Measure Standard”.



4. Se conecta el circuito *open* en el puerto 1 y se pulsa el botón “Measure Standard”.
5. Se conecta el circuito *short* en el puerto 1 y se pulsa “Measure Standard”.
6. Por último, se conecta la carga en el puerto 1 y se pulsa “Measure Standard”.



7. Los pasos 4, 5 y 6 se repiten para el puerto 2.



Referencias

- [1] David M. Pozar, “*Microwave Engineering*”, 3rd Ed., John Wiley and Sons, 1998, (ISBN: 0-471-64451-X)
- [2] Robert E. Collin, “*Foundations for Microwave Engineering*”, 2nd Ed., IEEE Press, 2001, (ISBN: 0-7803-6031-1)
- [3] Inder Bahl, “*Microwave Solid State Circuit Design*”, 2nd Ed., John Wiley and Sons, 2003, (ISBN: 04-7120-755-1)
- [4] “*Diseño y fabricación de amplificadores de microondas de bajo ruido para su aplicación en radioastronomía*” PFC de Ricardo Alarcón Llamas. Director: José Luis Gómez Tornero (Universidad Politécnica de Cartagena).
- [5] “*Mejora en el diseño del amplificador de bajo ruido en la banda de 1420 MHz para aplicaciones de radioastronomía*” PFC de Anna Kamasheva. Director: David Cañete Rebenaque (Universidad Politécnica de Cartagena).
- [6] “*Transmisión por soporte físico: líneas de transmisión y circuitos pasivos de microondas*” Alejandro Díaz Morcillo, María Eugenia Requena Pérez, Juan Monzó Cabrera (UPCT)
- [7] Asignatura “*Transmisión por Soporte Físico*” de José Luis Gómez Tornero (UPCT)
- [8] Manual Microwave Office
- [9] Manual Analizador de redes HP 8714ES
- [10] Manual fuente de ruido HP 346B
- [11] Manual medidor de ruido HP 8970B
- [12] “*Agilent Technologies Web Page*” (www.agilent.com)
- [13] <http://www.amidata.es>
- [14] <http://www.arrl.org/qst>
- [15] <http://www.highfrequencyelectronics.com/>

Agradecimientos

Sin duda alguna, que hoy pueda estar terminando el PFC y a pocos días de convertirme en Ingeniero se lo debo fundamentalmente a mi familia. Muchas gracias a mi padre, Antonio Peñafiel Ramón, a mi madre, María Teresa Beltrán Noguer, a mi hermano, Álvaro Peñafiel Beltrán, y a mi tía, Concepción Peñafiel Ramón, por toda la ayuda durante estos 6 años. Gracias por haberos sacrificado en tantas ocasiones para que yo pudiera disponer de lo que necesitaba en cada momento, gracias por vuestra paciencia y apoyo en tantos y tantos momentos duros que he pasado durante estos años de carrera, sobre todo, en verano y en la convocatoria de Septiembre, y gracias por haber estado siempre disponibles cuando lo he necesitado. Sin vosotros no hubiera sido posible.

Gracias a todos mis amigos, compañeros de piso y de carrera que he conocido durante estos años en Cartagena. No me puedo olvidar de uno de los mayores personajes que he conocido nunca, Pablo Aroca, extraordinaria persona y autor de obras que han pasado a la historia. Gracias por haber hecho más llevadero nuestro último año en Cartagena, he tenido la enorme suerte de conocerte. Gracias a Leandro García por sus continuos e inolvidables regalos, nunca supimos cómo corresponderte, y por toda la ayuda prestada a la realización de este PFC, intentaremos seguir saliendo a la remontada. Tampoco me puedo olvidar de Víctor Cremades, una de las mejores personas que he conocido, y extraordinario compañero de piso. Gracias por ser cómo eres, no cambies nunca, porque vales mucho y hay muy poca gente como tú.

Gracias también a Alfonso, Sergio, Javi, Alex, Juan, Fran, Sebas, por vuestra ayuda y apoyo durante estos largos años de carrera. Destacar, como no, a Martín Páez, un auténtico crack, un clásico, un amigo de toda la vida, una persona inmejorable, sólo puedo decirte “bien jugado”.

Mención especial merece David López Hortelano, compañero de carrera a quien le debo muchísimo por todo lo que hizo por mi durante la carrera, muchas gracias por todo.

Por otro lado, dar las gracias a D. David Cañete Rebenaque por haber estado siempre disponible y dispuesto a ayudarme, por la inestimable ayuda prestada y tiempo dedicado a la realización de este PFC.

Gracias a D. José Luis Gómez Tornero por haberme transmitido una parte de sus extensos conocimientos, por transmitir esas ganas de trabajar, ese entusiasmo, y gracias por tu enorme amabilidad, aún en los momentos de mayor agobio de trabajo.

Gracias, como no, a D. David Henarejos Navarro, por su infinita paciencia a la hora de quitar y soldar componentes, sin ti no hubiera sido posible.

A todas las personas nombradas y aquellas que no he mencionado, pero también deberían estar presentes, gracias por haberme convertido en mejor persona.

“Ningún pensamiento puede llegar a tener jamás la fuerza, la vivacidad de una impresión”
David Hume

